



Universidad  
Carlos III de Madrid

**ESCUELA POLITÉCNICA SUPERIOR**

**DEPARTAMENTO DE TECNOLOGÍA ELECTRÓNICA**

**GRUPO DE SISTEMAS ELECTRÓNICOS DE POTENCIA**

# **DISEÑO E IMPLEMENTACIÓN DE UN CORRECTOR DE FACTOR DE POTENCIA**

**TRABAJO FIN DE GRADO**

**GRADO EN INGENIERÍA ELECTRÓNICA INDUSTRIAL Y AUTOMÁTICA**

**AUTOR:**

**ALEJANDRO BAYÓN SANDOVAL**

**TUTOR:**

**ANTONIO LÁZARO BLANCO**

**FEBRERO 2014**

<b>CAPÍTULO 1 INTRODUCCIÓN .....</b>	<b>10</b>
<b>1.1 Planteamiento del problema.....</b>	<b>11</b>
<b>1.2 Definición de factor de potencia y distorsión armónica .....</b>	<b>13</b>
<b>1.3 Entorno socio-económico.....</b>	<b>16</b>
<b>1.4 Marco regulador .....</b>	<b>22</b>
<b>1.5 Estado de la técnica .....</b>	<b>26</b>
1.5.1 Soluciones pasivas.....	28
1.5.2 Soluciones activas .....	34
1.5.2.1 CFP de una etapa.....	35
1.5.2.2 CFP de doble etapa.....	38
<b>1.6 Solución propuesta y objetivos.....</b>	<b>40</b>
1.6.1 Solución Propuesta .....	40
1.6.2 Objetivos .....	44
<b>CAPÍTULO 2 Convertidor Elevador (Boost) .....</b>	<b>45</b>
<b>2.1 Introducción .....</b>	<b>46</b>
<b>2.2 Convertidor elevador en lazo abierto .....</b>	<b>48</b>
2.2.1 Convertidor elevador en MCC .....	48
2.2.1.1 Modelo conmutado en MCC .....	48
2.2.1.2 Modelo promediado en MCC.....	51
2.2.1.3 Modelo en pequeña señal en MCC .....	53
2.2.2 Convertidor elevador en MCD .....	69
2.2.2.1 Modelo conmutado en MCD.....	69
2.2.2.2 Modelo promediado en MCD.....	71
2.2.2.3 Modelo en pequeña señal en MCD.....	73
<b>2.3 Convertidor elevador en lazo cerrado.....</b>	<b>82</b>
2.3.1 Tipos de control .....	82
2.3.1.1 Control en modo Tensión.....	83
2.3.1.2 Control en modo corriente.....	85
2.3.1.3 Control en ModoCorrientePromediada .....	87
<b>2.4 Convertidor elevador control modo corriente promediada .....</b>	<b>90</b>
2.4.1 Lazo interno de corriente.....	90
2.4.1.1 Modulador.....	91
2.4.1.2 Sensor de corriente .....	93
2.4.1.3 Regulador de corriente.....	96
2.4.2 Lazo externo de tensión.....	105

2.4.2.1 Regulador de tensión .....	109
2.4.2.2 Sensor de tensión.....	114
<b>CAPÍTULO 3 Diseño del Corrector de Factor de Potencia .....</b>	<b>116</b>
3.1 Introducción .....	117
3.2 Diseño de la etapa de potencia .....	121
3.2.1 Parámetros iniciales.....	121
3.2.2 Bobina $L$ .....	123
3.2.3 Condensador de salida $C_o$ .....	125
3.2.4 Diodo $D_o$ .....	126
3.2.5 Transistor $Q$ .....	129
3.3 Diseño de la etapa de control.....	131
3.3.1 Diseño del lazo interno de corriente .....	131
3.3.1.1 Sensor de corriente .....	131
3.3.1.2 Limitador de la corriente de pico .....	132
3.3.1.3 Multiplicador .....	133
3.3.1.4 Regulador de corriente.....	134
3.3.2 Diseño del lazo externo de tensión.....	136
3.3.3 Lazo Feed-Forward.....	138
3.3.4 $R_{vac}$ , $R_{B1}$ , $R_{set}$ , $R_{moyCt}$ .....	141
3.3.5 Integrado UC3854 .....	143
<b>CAPÍTULO 4 Simulaciones .....</b>	<b>148</b>
4.1 Metodología.....	149
4.2 Formas de onda .....	173
4.3 Resultados.....	185
<b>CAPÍTULO 5 Diseño placa PCB.....</b>	<b>190</b>
5.1 Lista de materiales.....	191
5.2 Metodología.....	194
5.3 Resultados.....	218
5.3.1 Fotolitos .....	218
5.3.2 Prototipo final .....	220
<b>CAPÍTULO 6 PLANIFICACIÓN Y Estudio Económico .....</b>	<b>221</b>
6.1 Planificación .....	222
6.2 Presupuesto .....	222
<b>CAPÍTULO 7 CONCLUSIONES Y TRABAJOS FUTUROS .....</b>	<b>225</b>



<b>7.1 Conclusiones y trabajos futuros.....</b>	<b>226</b>
7.1.1 Conclusiones .....	226
7.1.2 Trabajos futuros .....	228
<b>ANEXO 1.....</b>	<b>229</b>
Anexo1: Hoja de cálculo de los componentes .....	230
<b>Bibliografía y referencias.....</b>	<b>234</b>

## ÍNDICE DE FIGURAS

<i>Figura 1. 1 Representación vectorial de la potencia.</i>	14
<i>Figura 1. 2 Tensión y corriente de entrada sin CFP (Ref.: [3]).</i>	18
<i>Figura 1. 3 Tensión y corriente de entrada con CFP (Ref.: [3]).</i>	19
<i>Figura 1. 4 Amplitud de los armónicos de la corriente de entrada sin CFP (Ref.: [3]).</i>	19
<i>Figura 1. 5 Amplitud de los armónicos de la corriente de entrada con CFP (Ref.: [3]).</i>	20
<i>Figura 1. 6 Circuito rectificador con filtro y condensador de entrada.</i>	28
<i>Figura 1. 7 Amplitud armónicos circuito rectificador con filtro y condensador de entrada.</i>	29
<i>Figura 1. 8 Circuito Valley-Fill.</i>	30
<i>Figura 1. 9 Amplitud armónicos circuito Valley-Fill.</i>	31
<i>Figura 1. 10 Circuito LCD.</i>	32
<i>Figura 1. 11 Amplitud armónicos circuito LCD.</i>	32
<i>Figura 1. 12 Circuito con bobina AC y DC.</i>	33
<i>Figura 1. 13 Esquema general CFP de una etapa.</i>	35
<i>Figura 1. 14 Convertidor CC/CC reductor.</i>	36
<i>Figura 1. 15 Convertidor CC/CC elevador.</i>	36
<i>Figura 1. 16 Convertidor CC/CC flyback.</i>	37
<i>Figura 1. 17 Esquema general CFP de doble etapa.</i>	38
<i>Figura 2. 1 Circuito en conmutación del convertidor elevador en MCC.</i>	48
<i>Figura 2. 2 <b>TON</b> para el convertidor elevador en MCC.</i>	49
<i>Figura 2. 3 <b>TOFF</b> para el convertidor elevador en MCC.</i>	49
<i>Figura 2. 4 Formas de onda tensión y corriente por la bobina.</i>	49
<i>Figura 2. 5 Formas de onda de la corriente por el diodo y la tensión en el transistor.</i>	51
<i>Figura 2. 6 Modelo promediado convertidor elevador en MCC.</i>	52
<i>Figura 2. 7 Modelo en pequeña señal convertidor elevador en MCC.</i>	54
<i>Figura 2. 8 Perturbaciones de entrada y salida del modelo en pequeña señal del convertidor elevador.</i>	54
<i>Figura 2. 9 Funciones de transferencia de la planta.</i>	56
<i>Figura 2. 10 Diagrama de bloques de las ecuaciones [27] y [28].</i>	57
<i>Figura 2. 11 Corriente inyectada a la carga <b>ZRC</b></i>	58
<i>Figura 2. 12 Diagrama de bloques de las ecuaciones [27], [28] y [31].</i>	59
<i>Figura 2. 13 Diagrama de bloques de las ecuaciones [27] y [31].</i>	59
<i>Figura 2. 14 Diagrama de bloques de la ecuación [38], corriente por la bobina.</i>	61
<i>Figura 2. 15 Diagrama de bloques de las ecuaciones [27], [31] y [38]</i>	62

Figura 2. 16 Diagrama de bloques de las ecuaciones[27], [31] y [38] agrupado, planta del convertidor elevador en MCC.....	64
Figura 2. 17 Diagrama de bloques de las ecuaciones[27], [31] y [38] agrupado y simplificado, planta del convertidor elevador en MCC.....	64
Figura 2. 18 Diagrama de bloques de la planta anulando la perturbación del ciclo de trabajo. 65	
Figura 2. 19 Diagrama de bloques de la planta anulando la perturbación de la tensión de entrada.....	66
Figura 2. 20 Formas de onda del convertidor elevador en MCD.....	69
Figura 2. 21 Convertidor elevador en MCD durante $(1 - D1 - D2)Ts$ .....	70
Figura 2. 22 Modelo conmutado convertidor elevador en MCD. ....	72
Figura 2. 23 Diagrama de bloques de la planta del convertidor elevador en MCD. ....	74
Figura 2. 24 Diagrama de bloques simplificado de la planta del convertidor elevador en MCD. 76	
Figura 2. 25 Convertidor CC/CC control en modo tensión.....	83
Figura 2. 26 Convertidor CC/CC control en modo corriente.....	85
Figura 2. 27 CFP Control en modo corriente. ....	86
Figura 2. 28 Convertidor elevador con control modo corriente promediada.....	87
Figura 2. 29 Equivalente lazo interno de corriente (Ref.: [13]). ....	88
Figura 2. 30 Subcircuitos control modo corriente promediada.....	89
Figura 2. 31 Diagrama de bloques lazo interno de corriente.....	90
Figura 2. 32 Formas de onda Modulador.....	91
Figura 2. 33 Diagrama de bloques lazo interno de corriente con función de transferencia modulador.....	92
Figura 2. 34 Diagrama colocación del sensor de corriente. ....	93
Figura 2. 35 Diagrama de bloques lazo interno de corriente con función de transferencia modulador y sensor se corriente.....	95
Figura 2. 36 Circuito equivalente regulador de corriente.....	96
Figura 2. 37 Respuesta en frecuencia regulador tipo II(Ref.: [13]).....	97
Figura 2. 38 Respuesta en frecuencia de $R(s)$ , $TMR(s)$ y $T(s)$ (Ref.: [13]).....	99
Figura 2. 39 Circuito equivalente regulador de corriente simplificado. ....	102
Figura 2. 40 Diagrama de bloques ecuación [123].....	103
Figura 2. 41 Diagrama de bloques lazo interno de corriente con función de transferencia del modulador, sensor de corriente y regulador de corriente.....	104
Figura 2. 42 Diagrama de bloques lazo externo de tensión. ....	105
Figura 2. 43 Diagrama de bloques ecuación [130].....	106
Figura 2. 44 Diagrama de bloques lazo externo de tensión con ecuación [130].....	106
Figura 2. 45 Diagrama de bloques convertidor elevador control corriente promediada.....	108
Figura 2. 46 Circuito equivalente regulador de tensión. ....	109
Figura 2. 47 Respuesta en frecuencia regulador PI (Ref.: [13]).....	110
Figura 2. 48 Circuito equivalente regulador de tensión simplificado.....	111
Figura 2. 49 Diagrama de bloques ecuación [134].....	112

<i>Figura 2. 50 Diagrama de bloques lazo externo de tensión con ecuación [130] y función de transferencia del regulador de tensión. ....</i>	<i>112</i>
<i>Figura 2. 51 Circuito equivalente sensor de tensión.....</i>	<i>114</i>
<i>Figura 3. 1 Convertidor elevador realimentado. ....</i>	<i>117</i>
<i>Figura 3. 2 Esquema básico convertidor elevador corrector de factor de potencia.....</i>	<i>118</i>
<i>Figura 3. 3 Subcircuitos convertidor elevador CFP. ....</i>	<i>120</i>
<i>Figura 3. 4 Lazo Feed-Forward. ....</i>	<i>138</i>
<i>Figura 3. 5 Respuesta ante escalón del lazo Feed-Forward. ....</i>	<i>139</i>
<i>Figura 3. 6 Diagrama de bloques integrado UC3854. ....</i>	<i>144</i>
<i>Figura 4. 1 Esquemático PSIM convertidor elevador CFP.....</i>	<i>153</i>
<i>Figura 4. 2 Etapa de potencia del convertidor elevador CFP.....</i>	<i>154</i>
<i>Figura 4. 3 Inicio SmartControl.....</i>	<i>156</i>
<i>Figura 4. 4 Boost(LCS_VMC)PFC (datos etapa de potencia). ....</i>	<i>157</i>
<i>Figura 4. 5 AC/DC PFC Boost converter. ....</i>	<i>158</i>
<i>Figura 4. 6 Current sensor (ganancia sensor de corriente). ....</i>	<i>159</i>
<i>Figura 4. 7 Type 2 (ganancia modulador y resistencia R11). ....</i>	<i>160</i>
<i>Figura 4. 8 Cross Frequency and Phase margin input (lazo interno). ....</i>	<i>161</i>
<i>Figura 4. 9 Voltage divider (ganancia del sensor y Vref).....</i>	<i>163</i>
<i>Figura 4. 10 PI_unatt (R11 y Vref).....</i>	<i>165</i>
<i>Figura 4. 11 Cross frequency and Phase margin input (lazo externo). ....</i>	<i>167</i>
<i>Figura 4. 12 AC/DC PFC Boost converter (completado). ....</i>	<i>168</i>
<i>Figura 4. 13 Parámetros para simulación 1. ....</i>	<i>169</i>
<i>Figura 4. 14 Simulation Control.....</i>	<i>171</i>
<i>Figura 4. 15 Tensión y corriente de entrada para simulación 1.....</i>	<i>173</i>
<i>Figura 4. 16 Tensión y corriente de salida para simulación 1. ....</i>	<i>174</i>
<i>Figura 4. 17 Potencia de entrada activa, aparente y factor de potencia para simulación 1. ...</i>	<i>174</i>
<i>Figura 4. 18 Tensión y corriente de entrada para simulación 2.....</i>	<i>175</i>
<i>Figura 4. 19 Tensión y corriente de salida para simulación 2. ....</i>	<i>176</i>
<i>Figura 4. 20 Potencia de entrada activa, aparente y factor de potencia para simulación 2. ...</i>	<i>176</i>
<i>Figura 4. 21 Tensión y corriente de entrada para simulación 3.....</i>	<i>177</i>
<i>Figura 4. 22 Tensión y corriente de salida para simulación 3. ....</i>	<i>178</i>
<i>Figura 4. 23 Potencia de entrada activa, aparente y factor de potencia para simulación 3. ...</i>	<i>178</i>
<i>Figura 4. 24 Tensión y corriente de entrada para simulación 4.....</i>	<i>179</i>
<i>Figura 4. 25 Tensión y corriente de salida para simulación 4. ....</i>	<i>180</i>
<i>Figura 4. 26 Potencia de entrada activa, aparente y factor de potencia para simulación 4. ...</i>	<i>180</i>

<i>Figura 4. 27 Tensión y corriente de entrada para simulación 5.</i>	<i>181</i>
<i>Figura 4. 28 Tensión y corriente de salida para simulación 5.</i>	<i>182</i>
<i>Figura 4. 29 Potencia de entrada activa, aparente y factor de potencia para simulación 5. ...</i>	<i>182</i>
<i>Figura 4. 30 Tensión y corriente de entrada para simulación 6.</i>	<i>183</i>
<i>Figura 4. 31 Tensión y corriente de salida para simulación 6.</i>	<i>184</i>
<i>Figura 4. 32 Potencia de entrada activa, aparente y factor de potencia para simulación 6. ...</i>	<i>184</i>
<i>Figura 5. 1 New Project (Capture CIS).</i>	<i>197</i>
<i>Figura 5. 2 Esquemático convertidor elevador CFP Orcad Capture.</i>	<i>198</i>
<i>Figura 5. 3 Place Part.</i>	<i>199</i>
<i>Figura 5. 4 Property Editor.</i>	<i>200</i>
<i>Figura 5. 5 CreateNetlist.</i>	<i>201</i>
<i>Figura 5. 6 Load Template File.</i>	<i>204</i>
<i>Figura 5. 7 Load Netlist Source.</i>	<i>205</i>
<i>Figura 5. 8 Save File As.</i>	<i>206</i>
<i>Figura 5. 9 Link Footprint to Component.</i>	<i>207</i>
<i>Figura 5. 10 Placa PCB componentes sin colocar.</i>	<i>208</i>
<i>Figura 5. 11 Nets.</i>	<i>209</i>
<i>Figura 5. 12 Placa PCB componentes colocados.</i>	<i>210</i>
<i>Figura 5. 13 Edit Obstacle (bordes de la placa).</i>	<i>211</i>
<i>Figura 5. 14 Placa PCB componentes colocados y bordes de placa.</i>	<i>212</i>
<i>Figura 5. 15 Layers.</i>	<i>213</i>
<i>Figura 5. 16 Placa PCB componentes colocados, borde de placa y rutado de pistas.</i>	<i>214</i>
<i>Figura 5. 17 Placa PCB componentes colocados, borde de placa y rutado de pistas con áreas de cobre.</i>	<i>215</i>
<i>Figura 5. 18 EditObstacle (plano de masa).</i>	<i>216</i>
<i>Figura 5. 19 Placa PCB final.</i>	<i>217</i>
<i>Figura 5. 20 Placa PCB capa TOP.</i>	<i>218</i>
<i>Figura 5. 21 Placa PCB capa BOTTOM.</i>	<i>219</i>
<i>Figura 5. 22 Foto del prototipo.</i>	<i>220</i>



## ÍNDICE DE TABLAS

<i>Tabla 1. 1 Límites de amplitud de armónicos de la corriente de línea.....</i>	<i>25</i>
<i>Tabla 1. 2 Ventajas e inconvenientes de elegir un convertidor CFP de doble etapa con respecto a un convertidor CFP de una etapa. ....</i>	<i>41</i>
<i>Tabla 2. 1 Comparativa de los distintos modelos de un convertidor CC/CC.....</i>	<i>47</i>
<i>Tabla 3. 1 Parámetros iniciales de la etapa de potencia.....</i>	<i>122</i>
<i>Tabla 3. 2 Descripción de los pines del integrado UC3854.....</i>	<i>147</i>
<i>Tabla 4. 1 Datos de frecuencia de cruce y margen de fase para las distintas simulaciones.....</i>	<i>150</i>
<i>Tabla 4. 2 Metodología para el desarrollo de las simulaciones con PSIM. ....</i>	<i>152</i>
<i>Tabla 4. 3 Datos de la etapa de potencia.....</i>	<i>155</i>
<i>Tabla 4. 4 Datos del fichero de componentes de SmartControl exportado a PSIM. ....</i>	<i>171</i>
<i>Tabla 5. 1 Lista de materiales. ....</i>	<i>193</i>
<i>Tabla 5. 2 Metodología para el desarrollo de la placa PCB en Orcad.....</i>	<i>196</i>
<i>Tabla 5. 3 Términos comunes de la aplicación OrcadLayout. ....</i>	<i>203</i>
<i>Tabla 6. 1 Planificación de tareas .....</i>	<i>222</i>
<i>Tabla 6. 2 Coste de material.....</i>	<i>223</i>
<i>Tabla 6. 3 Coste de personal .....</i>	<i>224</i>
<i>Tabla 6. 4 Presupuesto final del proyecto. ....</i>	<i>224</i>
<i>Tabla 8. 1 Hoja de cálculo en Excel para el cálculo de los componentes. ....</i>	<i>233</i>





## CAPÍTULO 1 INTRODUCCIÓN

## 1.1 Planteamiento del problema

Las fuentes de alimentación conmutadas tienen la función de acondicionar las señales de alimentación de los equipos que se conectan a la Red Eléctrica. Estos equipos funcionan generalmente con tensión continua y por tanto se debe implementar un convertidor AC/DC en dichas fuentes.

Los convertidores AC/DC utilizados en la mayoría de los equipos hoy en día suponen una significativa fuente de distorsión debido a los armónicos que se emiten a las formas de onda de la corriente de la Red Eléctrica, en forma de ruido, y por consiguiente degradando la calidad del servicio. Además, los convertidores de potencia tienen que soportar este tipo de imperfecciones de la corriente de red. El problema de calidad de las fuentes de alimentación han sido siempre un importante tema en la Electrónica de Potencia, pero, en los últimos años, esta cuestión se presenta imprescindible para garantizar un servicio de alto nivel.

Por lo tanto se debe evitar que los equipos polucionen la red con armónicos y además deben soportar el ruido que reciben por parte de la red. Esta cuestión plantea la necesidad de técnicas de regulación para las fuentes de alimentación conmutadas.

La mayoría de las técnicas de regulación utilizaban una simple y económica técnica de filtrado pasivo, la cual no atiende la totalidad de requisitos de calidad en la alimentación.

En los últimos años, nuevos tipos de regulación han sido desarrollados mediante técnicas de Corrección de Factor de Potencia, especialmente en aplicaciones de baja potencia.

Con la ayuda de la avanzada investigación en este campo, una nueva técnica ha atraído mayor atención, que está basada en la corrección de factor de potencia integrando dos etapas de convertidor en una sola, y consiguiendo una corrección de factor de



potencia y una conversión AC/DC y DC/DC simultáneamente. Esta técnica garantiza la regulación de convertidores a bajo coste.

El propósito de este trabajo es desarrollar un dispositivo de conversión AC/DC con corrección de factor de potencia que pueda ser usado en la mayor parte de aplicaciones de baja potencia.

Atendiendo a las normativas referidas a la regulación de la emisión de armónicos, se hace necesaria la revisión de las definiciones de Factor de Potencia y distorsión armónica, y posteriormente el estudio de los efectos del ruido en los equipos conectados a la Red Eléctrica.

## 1.2 Definición de factor de potencia y distorsión armónica

Durante la distribución de energía eléctrica, la forma de onda de tensión o corriente suministrada puede ser distorsionada por distintos factores, alguno de los cuales se producen dentro de la propia instalación. Esta distorsión armónica, en estado estacionario y periódica, es debida a la presencia de armónicos y significa que la forma de onda no es perfectamente sinusoidal. A continuación, se desarrolla matemáticamente esta distorsión, atendiendo a las sucesivas series de Fourier:

$$f(t) = F_0 + f_1(t) + f_2(t) + \dots + f_n(t) \quad [1]$$

$$f(t) = F_0 + \sum_{n=1}^{\infty} (a_n \cos n\omega t + b_n \sin n\omega t) \quad [2]$$

Donde  $F_0$  es el valor medio o valor de continua de la señal  $f(t)$ ,  $n$  representa el orden del armónico y los coeficientes  $a_n$  y  $b_n$  se hallan a partir de las siguientes integrales:

$$a_n = \frac{2}{T} \int_0^T f(t) \cos n\omega t \, dt \quad n = 1, 2, 3, \dots, \infty \quad [3]$$

$$b_n = \frac{2}{T} \int_0^T f(t) \sin n\omega t \, dt \quad n = 1, 2, 3, \dots, \infty \quad [4]$$

Donde  $T$  es el período de la señal y es igual a  $2\pi/\omega$

La definición de Factor de Potencia es la relación entre la Potencia Activa y la Potencia Aparente (ecuación [5]), es decir, la potencia que es realmente convertida en trabajo

entre la potencia total suministrada por la fuente. La figura (1.1) representa vectorialmente esta relación.

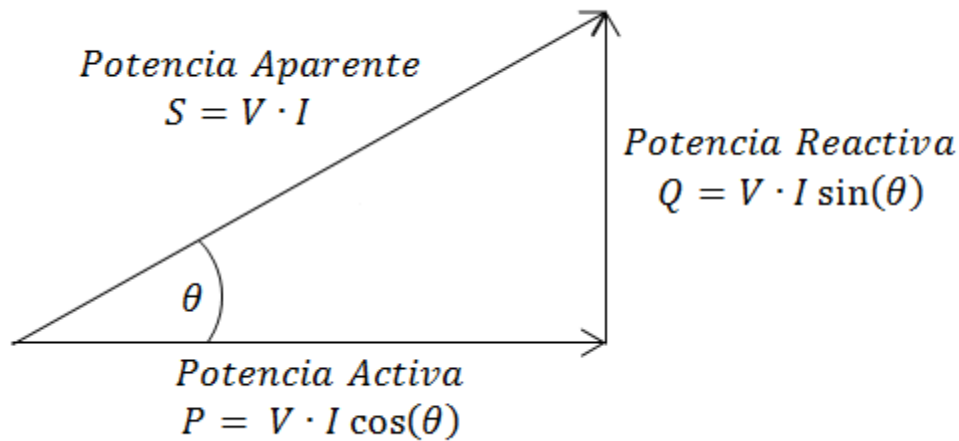


Figura 1. 1 Representación vectorial de la potencia.

$$\text{Factor de Potencia (FP)} = \frac{\text{Potencia Activa}(P)}{\text{Potencia Aparente}(S)} \quad [5]$$

Normalmente, los sistemas electrónicos de potencia tienen un comportamiento no lineal. Aplicando la definición de distorsión de corriente y tensión en la expresión de Factor de Potencia obtenemos:

$$PF = \frac{\frac{1}{T} \int_0^T v(t)i(t)dt}{\sqrt{\frac{1}{T} \int_0^T v(t)^2 dt} \sqrt{\frac{1}{T} \int_0^T i(t)^2 dt}} = \frac{\sum_{n=1}^{\infty} V_{n,RMS} I_{n,RMS} \cos \varphi_n}{V_{RMS} I_{RMS}} \quad [6]$$

Donde  $V_{n,RMS}$  y  $I_{n,RMS}$  es el valor eficaz del n armónico de tensión y corriente respectivamente, y  $\varphi_n$  la diferencia de fase entre el n armónico de tensión y el n armónico de corriente.

Un importante término usado para medir la calidad de una forma de onda es la Distorsión Armónica Total (DAT).

La distorsión armónica total de una onda de corriente se determina por la siguiente expresión:

$$THD = \sqrt{\frac{\sum_{n=2}^{\infty} I_{n,RMS}^2}{I_{1,RMS}^2}} \quad [7]$$



### 1.3 Entorno socio-económico

La Red Eléctrica de baja tensión es la fuente de distribución de energía eléctrica más utilizada para la mayoría de equipos electrónicos. Estos equipos necesitan un convertidor para el acondicionamiento de la alimentación mediante una fuente de alimentación conmutada.

Desde el punto de vista del fabricante, las fuentes de alimentación deben cumplir unos estándares de calidad en forma de normativas para su comercialización, dicha normativa será detallada en el apartado (1.4).

Desde el punto de vista del usuario, las fuentes de alimentación deben mejorar la durabilidad de los equipos y reducir el consumo de energía para permitir el ahorro en el coste de la energía eléctrica.

Para asegurar el ahorro y buen funcionamiento de los equipos, así como el cumplimiento de la normativa, se debe minimizar el consumo de potencia reactiva, llevando la componente vectorial de potencia aparente a un módulo lo más cercano posible al módulo de potencia activa (figura (2.1)), es decir, consiguiendo un factor de potencia cercano a la unidad.

$$\vec{S} \approx \vec{P} \rightarrow \theta \sim 0^\circ \rightarrow \cos \theta \sim 1 \rightarrow FP \sim 1$$

Desarrollando la definición de factor de potencia (ecuación [5]) mediante la ecuación [6], observamos los tres componentes que deben ajustarse a la unidad para que el resultado de su producto sea cercano a la unidad:

$$PF = \frac{V_{1RMS}}{V_{RMStotal}} \frac{I_{1RMS}}{I_{RMStotal}} \cos \varphi_n \quad [8]$$

Que corresponden respectivamente con los tres propósitos de la corrección de factor de potencia:

- Eliminación de armónicos de tensión.
- Eliminación de armónicos de corriente.
- Tensión y corriente en fase.

De manera general, las fuentes de alimentación conmutadas reciben una tensión de la Red Eléctrica casi perfectamente sinusoidal, luego los armónicos de tensión pueden considerarse despreciables:

$$\frac{V_{1RMS}}{V_{RMS\text{total}}} = 1 \quad [9]$$

La expresión [8] se simplificaría a [10].

$$PF = \frac{I_{1,RMS}}{I_{RMS}} \cos \varphi_n = k_d k_\theta \quad [10]$$

Donde,

$I_{1,RMS}$  → Valor eficaz del armónico fundamental de corriente.

$k_d = \frac{I_{1,RMS}}{I_{RMS}}$  → Factor de distorsión.

$k_\theta = \cos \varphi_n$  → Factor de desplazamiento.

En la práctica, las fuentes de alimentación no generan un desplazamiento de fase entre tensión y corriente:

$$\cos \varphi_n = 1 \quad [11]$$

Luego la ecuación [10] se simplificará a [12].

$$PF = \frac{I_{1RMS}}{I_{RMS total}} \quad [12]$$

En el ejemplo de la figura (1.2) se observa, para un equipo sin corrector de factor de potencia, una tensión de alimentación sinusoidal y en fase con la corriente, pero una corriente lejos de ser sinusoidal. En contraste, en la figura (1.3), se observa, para un equipo con corrector de factor de potencia, corriente y tensión en fase y sinusoidal.

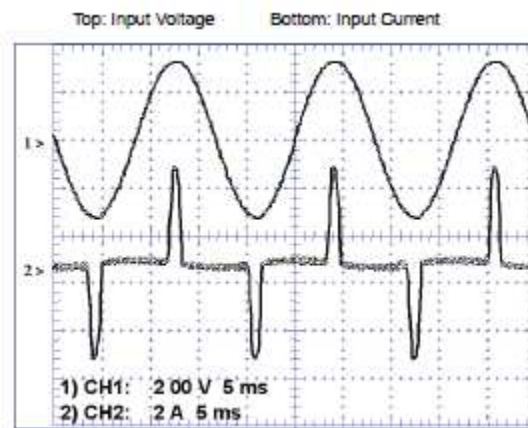


Figura 1. 2 Tensión y corriente de entrada sin CFP (Ref.: [3]).

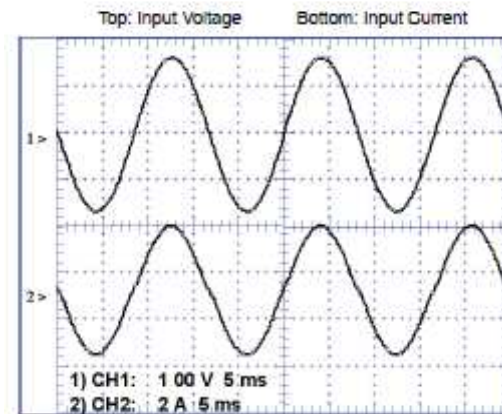


Figura 1. 3 Tensión y corriente de entrada con CFP (Ref.: [3]).

Con esto, los CFP tienen como objetivo eliminar la distorsión armónica de la corriente demandada a la red para reducir la componente reactiva de la potencia y por tanto conseguir un FP cercano a la unidad. En las figuras (1.4) y (1.5) se muestra de manera representativa los valores de amplitud de los distintos armónicos a distintas frecuencias de la corriente que demanda un equipo sin corrector de factor de potencia y con corrector de factor de potencia respectivamente.

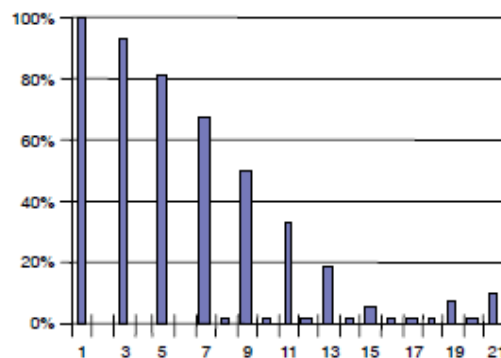


Figura 1. 4 Amplitud de los armónicos de la corriente de entrada sin CFP (Ref.: [3]).

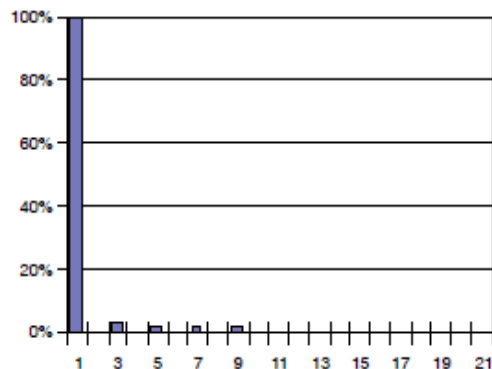


Figura 1. 5 Amplitud de los armónicos de la corriente de entrada con CFP (Ref.: [3]).

La presencia de contenido armónico en la Red Eléctrica, supone una serie de inconvenientes, los más importantes son los siguientes:

- Pérdidas por Efecto Joule: los armónicos en la corriente causan e incrementan las pérdidas de energía en los conductores en forma de calor.
- Deterioro de elementos conductores: el calentamiento por Efecto Joule que provocan los armónicos en los cables suponen una reducción de su vida útil.
- Ineficiente utilización de la potencia: los armónicos de corriente aumentan el valor eficaz (RMS) de la corriente total pero sin proporcionar más potencia activa (W) a la carga, en su lugar, se incrementa la potencia reactiva (VAr), lo que supone un ineficiente uso de la energía y un gasto innecesario.
- Fallos en la protección y riesgos de seguridad: fusibles y relés pueden verse afectados por la presencia de armónicos.
- Cambios en impedancias: todos los componentes de la red que presentan impedancias complejas (bobinas, condensadores...) pueden variar su impedancia debido a las frecuencias de los armónicos.
- Interferencias electromagnéticas (EMI): las perturbaciones de alta frecuencia emiten ondas electromagnéticas que generan corrientes inducidas.



La distorsión armónica supone un coste económico derivado del deterioro de la calidad y la vida útil de los equipos, así como de la utilización ineficiente de la energía eléctrica.

Para mantener la distorsión armónica en niveles razonables se han desarrollado una serie de normas que deben cumplirse en todo equipo conectado a la red.

#### 1.4 Marco regulador

La normativa europea de armónicos de baja frecuencia o norma EN 61000-3-2 tiene como objetivo establecer unos límites de distorsión armónica en los equipos conectados a la Red Eléctrica de Baja Tensión.

Estos equipos deben estar, en primer lugar, clasificados en los grupos A, B, C y D. Dependiendo del grupo al que pertenezcan, se impondrá un determinado límite en la amplitud de los armónicos de corriente de baja frecuencia, y deberá cumplirse que dicha amplitud sea menor o igual que el límite.

De esta forma, la normativa impone indirectamente un límite en el factor de potencia de la carga, cuanto menor sea el contenido de armónicos, mayor será el factor de potencia.

Una vez establecido el valor máximo de amplitud de corriente para cada armónico, el valor mínimo de factor de potencia estará restringido automáticamente por la normativa.

A medida que aumenta la potencia de operación del convertidor, el factor de potencia debe mejorar consecuentemente para el cumplimiento de la norma. Es decir, para equipos de elevada potencia, el factor de potencia debe ser cercano a la unidad.

Otras normativas, como la norma EN 60555-2 son consideradas, y pueden imponer una especificación mA/W requerida para equipos con factor de potencia mayor de 0,7 independientemente de la potencia de entrada.

La norma EN 61000-3-2 (IEC 1000-3-2) tuvo su primera publicación como IEC 555-2:1982 y fue aplicada sólo para electrodomésticos cuya corriente era a partir de 16A. Al ampliarse la aplicación de la norma a otro tipo de dispositivos, la norma ha sido reeditada para ajustarse a la variedad de equipos.

Los requisitos para las técnicas de medición de los parámetros que regula esta normativa se incluyen en la norma IEC 61000-4-7.

La norma EN 61000-3-2 también impone estrictos requisitos en el nivel de distorsión para las fuentes de tensión durante la medición de armónicos. Las fuentes de alimentación no pueden alterar las mediciones de distorsión armónica de la corriente.

Clasificación de equipos.

Todo dispositivo puede ser incluido en uno de los 4 tipos de equipos basados en el siguiente criterio evaluado por los miembros del comité IEC (Comisión Electrotécnica Internacional):

- Número de componentes del equipo en uso (cantidad de elementos que son usados por los consumidores).
- Duración de uso (nº de horas en operación).
- Simultaneidad de uso (componentes del mismo tipo usados en el mismo período de tiempo).
- Consumo de potencia
- Espectro armónico, incluyendo fase (cómo de clara o distorsionada es la forma de onda de corriente).

CLASE A:

- Equipos trifásicos equilibrados.
- Electrodomésticos, excepto los definidos como clase D.
- Herramientas no portátiles.
- Interruptores para lámparas incandescentes.
- Equipos de audio.
- Todo lo no clasificado como B, C o D.



CLASE B:

- Herramientas portátiles.
- Equipos de soldadura de arco no profesional.

CLASE C:

- Equipos de alumbrado.

CLASE D:

- Ordenadores personales y monitores de PC.
- Receptores de televisión.

La potencia de operación de los equipos de la clase D debe ser como mínimo 75W y como máximo 600W.

La limitación de armónicos de la norma EN 61000-3-2 según las clases se muestra en la tabla (1.1)

	Clase A	Clase B	Clase C	Clase D	
Orden Armónico (n)	Límite absoluto: Sin límite de potencia	Límite absoluto: Sin límite de potencia	Límite absoluto: ( $P > 25W$ )	Límite relativo: ( $75W < P \leq 600W$ )	Límite absoluto: ( $75W < P \leq 600W$ )
	Máximo armónico de corriente permitido (A)	Máximo armónico de corriente permitido (A)	Máximo armónico permitido expresado como porcentaje respecto a la corriente de entrada a la frecuencia fundamental	Máximo armónico de corriente por vatio permitido (mA/W)	Máximo armónico de corriente permitido (A)

**Armónicos impares**

3	2.30	3.45	30 x FP	3.4	2.30
5	1.14	1.71	10	1.9	1.14
7	0.77	1.155	7	1.0	0.77
9	0.40	0.60	5	0.5	0.40
11	0.33	0.495	3	0.35	0.33
13	0.21	0.315	3		
15 ≤ n ≤ 39 (Clase A,B)	0.15 x 15/n	0.225 x 15/n			
11 ≤ n ≤ 39 (Clase C)			3		
13 ≤ n ≤ 39 (Clase D)				3.85/n	2.25/n

**Armónicos pares**

2	1.08	1.62	2		
4	0.43	0.645			
6	0.30	0.45			
8 ≤ n ≤ 40 (Clase A,B)	1.84/n	2.76/n			

**Tabla 1. 1 Límites de amplitud de armónicos de la corriente de línea.**

## 1.5 Estado de la técnica

Normalmente un puente rectificador de onda completa compuesto por diodos (convertidor AC/DC), genera una distorsión en la corriente de entrada, la cual presenta un alto contenido de armónicos.

De forma general, estos convertidores presentan un factor de potencia inferior a 0.65. Por lo tanto, no cumplen con la normativa europea de regulación de corriente de línea IEC 1000-3-2.

Para el cumplimiento de la normativa, existen soluciones que consisten tanto en técnicas pasivas como activas. Mientras que las soluciones pasivas son la mejor opción para sistemas de muy baja potencia y bajo coste ( $<10W$ ), las técnicas activas de corrección de factor de potencia son usadas en la mayoría de sistemas que presentan mayor complejidad.

Las soluciones activas pueden ser implementadas mediante CFP de una y dos etapas. El CFP más utilizado es el de dos etapas. Dichos sistemas presentan una etapa activa de corrección de factor de potencia a la salida del bloque rectificador, y cuyo control fuerza a la corriente de entrada a tomar la forma de la tensión.

Mientras que el planteamiento de dos etapas se considera económicamente más adecuado para aplicaciones de alta potencia, para aplicaciones de media potencia no resulta tan adecuado como un CFP activo con una sola etapa.

Para ambas soluciones, tanto la corrección de factor de potencia como su control se cumplen. Sin embargo, en la solución de una etapa, la tensión del condensador de salida del convertidor no está regulada. Para redes eléctricas universales (80 – 265 Vac) la tensión en este condensador depende de la carga. Para evitar esto, es imprescindible implementar un condensador de salida de gran tamaño. Con esto se incrementa el tamaño y el coste circuito y se reduce su eficiencia.



Los distintos tipos de soluciones se muestran a continuación.

### 1.5.1 Soluciones pasivas

- Condensador de entrada

Se trata del método más básico y barato, pues sólo es necesario añadir un condensador a la entrada del rectificador (figura (1.6)).

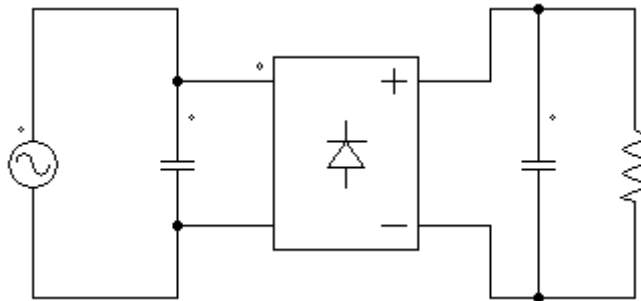


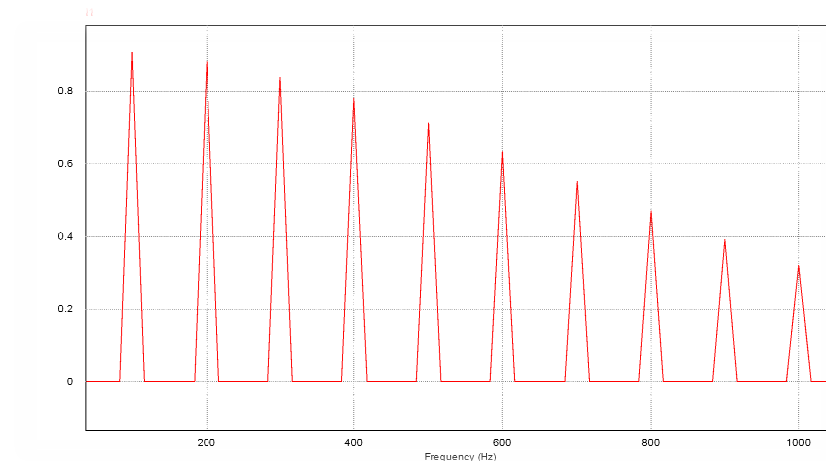
Figura 1. 6 Circuito rectificador con filtro y condensador de entrada.

En comparativa con el resto de topologías pasivas, esta presenta una mayor de potencia de salida, debido a que la tensión rectificada es mayor ya que no existen elementos pasivos adicionales que limiten la corriente entregada a la carga.

En la figura (1.7), se muestran los armónicos de la corriente entregada al filtro de salida, donde se aprecia el segundo armónico con prácticamente la misma amplitud que el armónico fundamental, y en general una gran distorsión armónica, la eliminación de armónicos es pobre, y por tanto el factor de potencia es relativamente bajo.

Atendiendo a la norma EN 61000-3-2, en la que se especifican los valores máximos permitidos de distorsión armónica para la comercialización de un producto (apartado (1.4)), se establece que a medida que la carga demande mayor potencia, las

restricciones relativas al factor de potencia se incrementan, y por tanto, esta solución sólo puede aplicarse para potencias bajas, generalmente  $<50\text{W}$ . De hecho, esta técnica que ha sido utilizada frecuentemente como corrector de factor de potencia, actualmente está implementada en cargas  $<10\text{W}$ , por lo que su uso está en declive.



**Figura 1. 7 Amplitud armónicos circuito rectificador con filtro y condensador de entrada.**

- Valley-Fill

Este tipo de circuito, conocido como rectificador “Valley-Fill” (figura(1.8)) es usado en aplicaciones de baja potencia. Es fácil de implementar, pero es adecuado cuando la carga que queremos conectar tolere un rizado de tensión considerable. Esta limitación condiciona su aplicación a determinados casos.

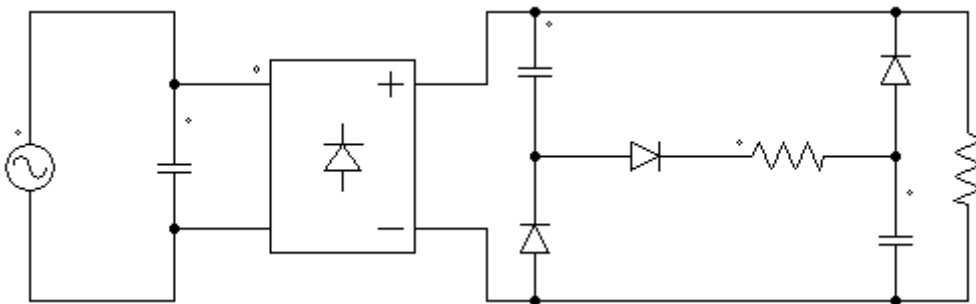


Figura 1. 8 Circuito Valley-Fill.

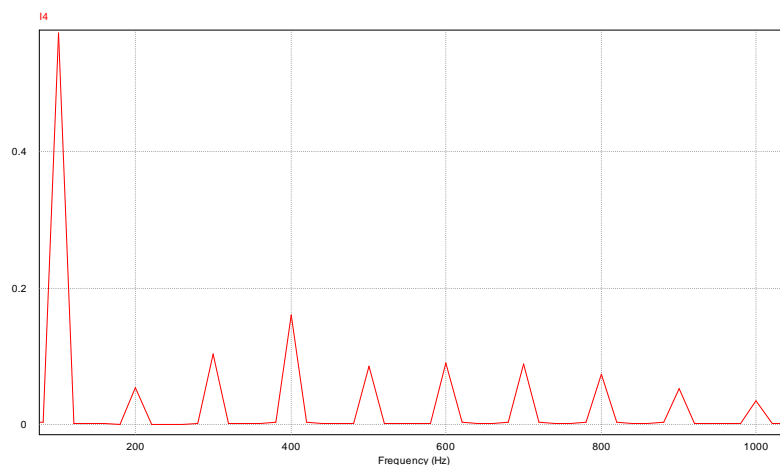
Es utilizado en circuitos de LED, lámparas fluorescentes, y en general equipos de iluminación (Clase C), donde el rizado a la salida no supone un gran inconveniente.

Teniendo en cuenta la simplicidad del diseño, la mejora del factor de potencia es mayor de lo que cabría esperar, y suele rondar los 0.7. Sin embargo, la forma de onda de corriente sigue siendo significativamente distorsionada, tal y como demuestra el espectro armónico en la figura (1.9).

En su funcionamiento, cuando la tensión rectificada aumenta, el diodo serie con la resistencia está en conducción mientras los otros dos están en corte, y por tanto los condensadores se cargan, ocurre lo contrario cuando la tensión rectificada disminuye y se descargan los condensadores. Debido a esto, durante la carga los condensadores se hallan en serie, mientras que durante la descarga se encuentran en paralelo. Esto supone que la tensión de salida alcanza su máximo en la carga con un valor aproximado a la tensión de pico de la onda rectificada, y alcanza su mínimo en la descarga cuando, al estar los condensadores en paralelo, termina con valiendo la tensión de uno de los condensadores, descargándose un 50% de su valor máximo. Es decir, un valor de rizado muy alto.

La distorsión armónica sigue siendo importante, pero en relación a la topología mostrada anteriormente, existe una gran mejora en el factor de potencia y la

distorsión armónica total (DAT), como demuestra el espectro armónico mostrado en la figura (1.9).



**Figura 1. 9 Amplitud armónicos circuito Valley-Fill.**

Los picos en la corriente rectificada, así como la distorsión armónica se reducen a medida que se aumenta el valor de la resistencia, pero esto conlleva mayor potencia disipada y por tanto una menor potencia entregada a la carga. Se podría sustituir la resistencia por una bobina, pero teniendo en cuenta el mayor coste y volumen del circuito resultante en comparación con la ligera mejora que supondría en la forma de onda de la corriente, no resultaría tan beneficioso.

Aunque la mejora con respecto a añadir un simple condensador es significativamente alta, el gran rizado de tensión a la salida limita considerablemente su aplicación.

- Bobina-Condensador-Diodo (LCD)

Este circuito incorpora, a parte del condensador a la entrada del rectificador, una pequeña bobina con un condensador y un diodo (figura (1.10)).



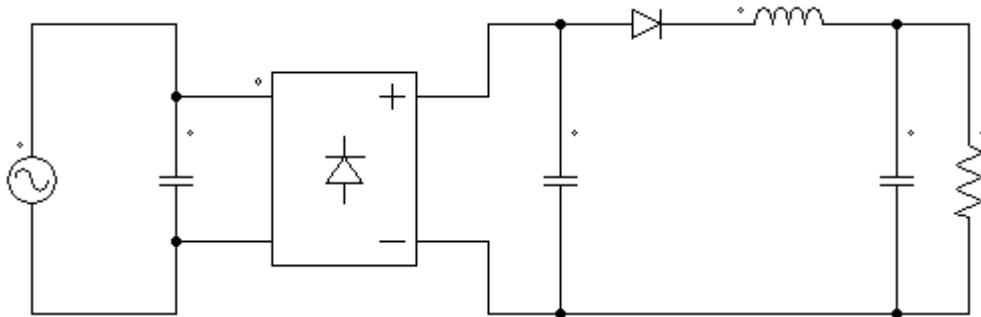


Figura 1. 10 Circuito LCD.

El mayor inconveniente de este circuito es la facilidad con la que el pequeño condensador que añadimos pueda alcanzar su punto de ruptura debido al alto nivel de rizado de la corriente que tiene que soportar.

La mejora en la distorsión armónica con respecto al primer modelo es evidente (figura (1.11)), pero presenta mayor distorsión que el rectificador “Valley Fill”, sin embargo, este circuito es más flexible en cuanto a su aplicación, ya que no presenta tanto rizado de tensión a la salida. Es decir, en el caso de que nuestro equipo pueda soportar tanto el circuito “Valley Fill” como el “LCD”, se elegiría el primero.

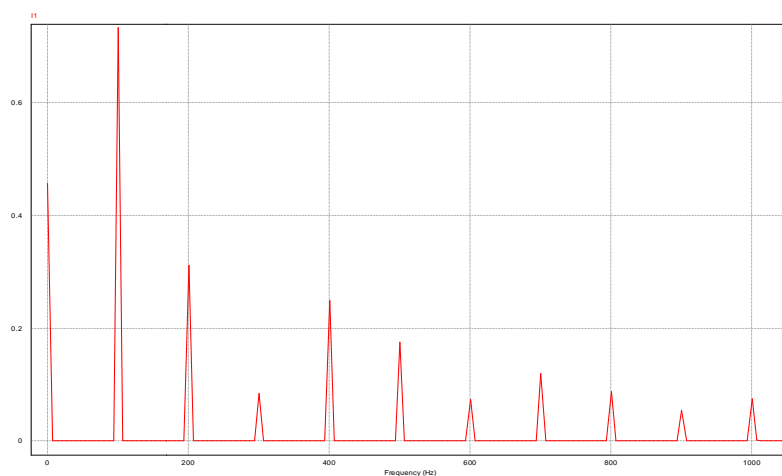
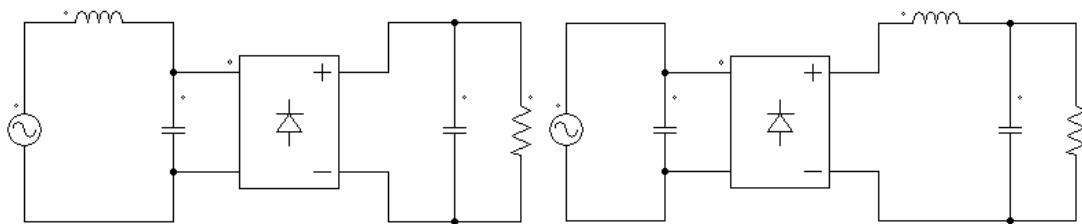


Figura 1. 11 Amplitud armónicos circuito LCD.

A pesar de presentar una distorsión armónica total (DAT) de alrededor del 100%, este tipo de circuito se sigue utilizando con frecuencia.

- Bobina AC y DC

El diseño de estos circuitos es muy similar, es básicamente añadir una bobina antes o después de la rectificación, figura (1.12).



**Figura 1. 12 Circuito con bobina AC y DC.**

Ambos casos funcionan de manera similar, como un filtro paso bajo, en la que los armónicos de altas frecuencias son atenuados. Las formas de onda de corriente también son similares, con la pequeña diferencia que el caso de la bobina AC la corriente tiene una ligera oscilación en torno a 0A, mientras que con la bobina DC se mantiene continua, esto provoca que el valor de continua del circuito con la bobina DC tenga el armónico de continua algo mayor que el otro.

La eliminación de armónicos en estos circuitos es mucho mayor que si no hubiera bobina, pero hay que tener en cuenta el considerable aumento de volumen y las posibles emisiones electromagnéticas que conlleva incluir estas bobinas.

---

### 1.5.2 Soluciones activas

En un CFP activo, un convertidor conmutado es utilizado para subsanar las limitaciones de las soluciones pasivas. El objetivo de estas soluciones es alcanzar un factor de potencia unidad. Para ello, la corriente de entrada debe ser sinusoidal y en fase con la tensión, también sinusoidal, tal y como se explica en el apartado (1.3).

Los principales tipos de CFP activos son los CFP de una etapa y los CFP de dos etapas.

En estos convertidores la potencia de salida es pulsante y contiene, además de la potencia media, una componente de alterna con el doble de la frecuencia de la potencia de la red.

Debido a que la carga demanda potencia constante, es necesario un condensador de almacenamiento, generalmente de gran tamaño.

En los PFC de una etapa, el condensador de almacenamiento, que está conectado directamente en paralelo con la carga, es especialmente grande para proporcionar una tensión lo más continua posible. Sin embargo, un condensador grande suele generar una respuesta dinámica lenta además de que no eliminará totalmente el rizado en la carga. Por ello, en ciertas aplicaciones más restrictivas, se suele incluir un convertidor adicional con un control de la tensión de salida, lo que se conoce como PFC de dos etapas.

#### 1.5.2.1 CFP de una etapa

La estructura general del PFC de una etapa se muestra en la figura (1.13). Este tipo de solución integra un convertidor CC/CC entre la entrada y la salida. El control utilizado en este convertidor regula el disparo del transistor del convertidor para ajustar la forma de onda de la corriente de entrada a una sinusoidal en fase con la tensión de entrada y la tensión de salida a un valor constante. En comparación con las soluciones pasivas, este control activo mejora sustancialmente el factor de potencia para el cumplimiento de la normativa EN61000-3-2.

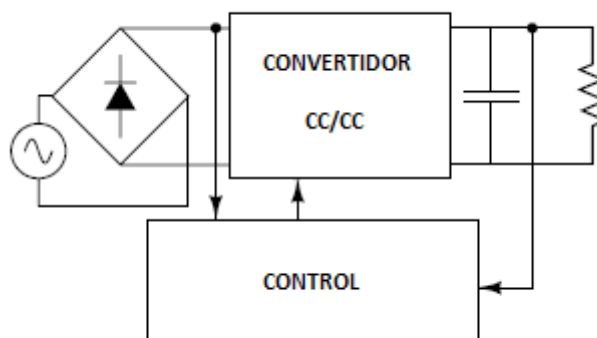


Figura 1. 13 Esquema general CFP de una etapa.

Los distintos tipos de control existentes serán explicados en el apartado (2.3.1), aunque el tipo de control más utilizado es el control por corriente promediada, su funcionamiento de basa en modificar el ciclo de trabajo del convertidor ante perturbaciones que modifiquen el valor medio de las magnitudes de corriente de entrada y tensión de salida.

Los convertidores CC/CC más utilizados para este tipo de soluciones son:

- Convertidor reductor (buck).
- Convertidor elevador (boost).
- Convertidor flyback.

El convertidor reductor (figura (1.14)), que tiene la bobina situada a la salida, tiene la característica de poseer una tensión a la salida muy estabilizada pero con un importante rizado a la entrada.

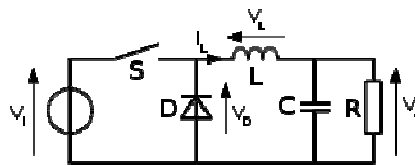


Figura 1. 14 Convertidor CC/CC reductor.

El convertidor elevador (boost), tiene la peculiaridad de que coincide la corriente de entrada con la corriente en la bobina (figura (1.15)), lo cual facilita el diseño del control. Debido a esta peculiaridad, el rizado en la corriente de entrada es pequeño en comparación con el convertidor reductor. La simple elección de este convertidor ya mejora el factor de potencia.

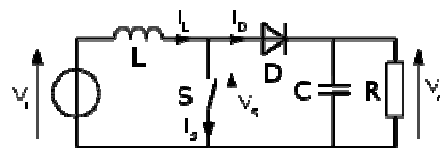


Figura 1. 15 Convertidor CC/CC elevador.

Por otro lado, el rizado de tensión a la salida es mayor que en el reductor. Sin embargo, si se coloca un condensador de gran tamaño a la salida del convertidor, éste absorbe energía cuando la potencia de entrada es mayor que la potencia de salida y libera energía cuando la potencia de entrada es menor que la potencia de salida. Si se diseña un condensador de almacenamiento lo suficientemente grande, se puede compensar en gran medida el hecho de tener un mayor rizado de tensión a la salida en el caso del convertidor elevador comparado con el reductor.

El convertidor flyback (figura (1.16)), tiene una estructura muy parecida al convertidor elevador, y con ello todas sus ventajas. Pero tiene una ventaja añadida: el aislamiento galvánico que protege al usuario de sufrir descargas eléctricas ante cortocircuitos producidos antes del transformador tal y como recoge la normativa de seguridad eléctrica.

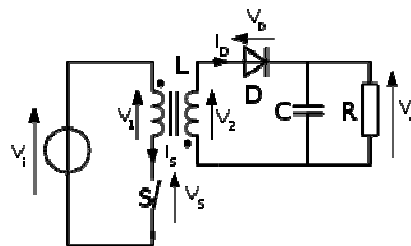


Figura 1. 16 Convertidor CC/CC flyback.

Con esto, se deduce que los convertidores que proporcionan más prestaciones y por tanto los más adecuados para un CFP de una etapa son los convertidores elevador y flyback.

### 1.5.2.2 CFP de doble etapa

El esquema general de un PFC de doble etapa se muestra en la figura (1.17). La primera etapa, llamada etapa prerreguladora de factor de potencia, compuesta por un convertidor CC/CC realimentado y un condensador de almacenamiento a la salida.

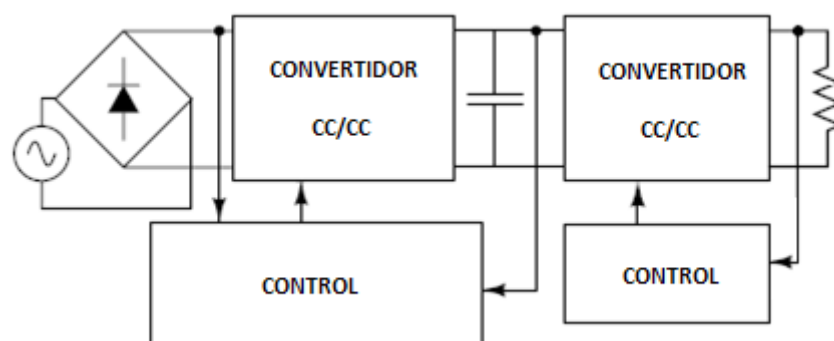


Figura 1. 17 Esquema general CFP de doble etapa.

Esta primera etapa tiene una funcionalidad idéntica al CFP de una etapa, siendo la segunda etapa un añadido para mejorar las prestaciones.

El criterio de elección del convertidor en la primera etapa está basado en la elección del convertidor en el PFC de una etapa. Según esto, los convertidores más adecuados serían el convertidor elevador (figura (1.15)) y el convertidor flyback (figura (1.16)), siendo este último algo mejor por el hecho de tener aislamiento galvánico. En este caso, es más conveniente tener aislamiento galvánico en la segunda etapa, pues aumentamos la seguridad eléctrica por aislar la mayor parte del circuito en caso de cortocircuito. Luego lo más adecuado es elegir un convertidor elevador en la primera etapa y un convertidor con aislamiento galvánico en la segunda.

La primera etapa se encarga de regular la corriente de entrada mediante un control modo corriente promediada, que es el tipo de control que ofrece mejor regulación. Esta corriente de entrada es forzada a “seguir” la forma de onda de la corriente media en la bobina, y de esta forma eliminar sus armónicos y convirtiendo la forma de onda en una sinusoidal en fase con la tensión rectificada. En el mismo lazo, se halla el lazo externo de tensión (control modo corriente promediada = control modo corriente + control modo tensión) que corrige las variaciones ante perturbaciones del valor medio de la tensión de entrada de la segunda etapa.

La segunda etapa suple las carencias del convertidor elevador en la primera etapa, y en definitiva, las carencias del CFP de una etapa, donde el rizado de tensión a la salida no es despreciable. Además, como en el caso del CFP de una etapa, a pesar de tener que incluir un condensador de almacenamiento a la salida de la primera etapa, no es necesario que sea tan grande, ya que la segunda etapa proporciona una ayuda adicional para la regulación de la tensión en la carga. De hecho, esta segunda etapa supone una regulación total de la tensión de salida, que será continua.

Además, el hecho de tener dos etapas, a parte de regular la tensión exhaustivamente, la corriente de entrada no es sensible ante perturbaciones a la salida y por tanto la regulación es más efectiva.

El aspecto negativo de esta topología es, en comparación con el de una etapa, un circuito resultante significativamente más grande y complejo.



## 1.6 Solución propuesta y objetivos

### 1.6.1 Solución Propuesta

En los apartados (1.5.2.1) y (1.5.2.2) se han descrito las distintas características de las soluciones activas de corrección de factor de potencia basadas en una y dos etapas. La solución propuesta en este proyecto está basada en la elección de uno de los dos tipos de CFP, para ello, se ha realizado una comparativa sus características.

En la tabla (1.2) se muestra las ventajas e inconvenientes de elegir un PFC de doble etapa frente al de una etapa.

VENTAJAS	INCONVENIENTES
<b>Cumplimiento exhaustivo de la normativa EN61000-3-2</b>	<b>Mayor complejidad</b>
<b>Factor de potencia unidad</b>	<b>Mayor coste</b>
<b>Corriente de entrada sinusoidal</b>	
<b>Tensión de salida continua</b>	
<b>Mayor rango de tensiones de entrada</b>	
<b>Apto para altas y bajas potencias</b>	
<b>Tensión en el condensador de almacenamiento regulada</b>	

<b>Flexibilidad en el diseño</b>
<b>Condensador de almacenamiento más pequeño</b>

**Tabla 1. 2 Ventajas e inconvenientes de elegir un convertidor CFP de doble etapa con respecto a un convertidor CFP de una etapa.**

De manera cuantitativa se observa que el CFP de doble etapa es la alternativa más adecuada, sin embargo se debe tener en cuenta ciertas características de especial relevancia.

Tanto los CFP de una etapa y los de doble etapa cumplen la normativa de máxima distorsión en la corriente de línea EN 61000-3-2.

Esta normativa sólo establece unos máximos en las amplitudes de los armónicos no fundamentales de la señal de corriente de entrada para la comercialización de un producto de una determinada clase, o dicho de otra forma, establece indirectamente el grado mínimo de atenuación de los armónicos, pero no determina qué solución es la más adecuada, es decir, el cumplimiento de la norma no implica que la solución elegida sea óptima.

Considerando que ambas soluciones son aptas para la comercialización, se debe considerar entonces tanto la calidad del CFP como el coste de sus componentes.

Si se tiene en cuenta que un CFP de una etapa corresponde funcionalmente a la primera etapa del CFP de doble etapa, el precio del CFP de doble etapa será mayor, en cuanto a la calidad, si se establece unos valores genéricos, se puede analizar la aportación de esta segunda etapa al rendimiento final del convertidor midiendo los parámetros a regular:

- La tensión de salida: debe ser lo más continua posible, el rizado en la tensión de salida de un CFP de una etapa suele rondar el 12.5% del valor nominal de tensión, mientras que al incluir una segunda etapa, el CFP final de doble etapa obtendría 0.6% de rizado, considerándose casi despreciable.
- Factor de potencia: en ambos casos, con un diseño adecuado se puede lograr un factor de potencia muy cercano a la unidad. Este aspecto es muy importante pues supone un gran ahorro en el consumo por parte del usuario. Además, un factor de potencia unidad siempre supone mejoras en el rendimiento del equipo.

Las consideraciones anteriores se han tenido en cuenta para convertidores correctores de factor de potencia genéricos. Sin embargo, nuevos diseños de convertidores CFP de una etapa han mejorado las prestaciones de rizado de la tensión de salida y factor de potencia, de tal forma que pueden equipararse con las prestaciones del CFP de doble etapa.

Otra diferencia es que la tensión en el condensador de almacenamiento está regulada en el CFP de doble etapa, mientras que en la del PFC de una etapa no. Para el rango universal de tensión de línea de baja tensión (80Vac – 265Vac), el CFP de doble etapa puede fijar la tensión de salida en 400Vdc, mientras que la tensión de salida en el CFP de una etapa (con un convertidor elevador) tiene un rango de 130Vdc – 400Vdc.

Con todas estas consideraciones, se ha determinado que:

- El precio, en condiciones generales, es mayor en el CFP de doble etapa.
- Las prestaciones son cuantitativamente mayores en el CFP de doble etapa, pero con un buen diseño se puede lograr que el CFP de una etapa alcance un factor de potencia unidad y un rizado de tensión de salida igual o inferior a 0.6% del valor medio, valores idénticos a los del CFP de doble etapa.

- La simplicidad del diseño del CFP de una etapa será el factor determinante para la elección de la solución.

Comparando estas soluciones, se ha determinado que el diseño que se va a realizar es el de un convertidor CFP de una etapa.

De los distintos tipos de convertidores CC/CC propuestos en el apartado (1.5.2.1), se ha elegido el convertidor elevador (Boost) para este proyecto.

---

### 1.6.2 Objetivos

Si bien el propósito de este trabajo es el diseño e implementación de un convertidor elevador corrector de factor de potencia, a lo largo del desarrollo de este trabajo se han ido estableciendo una serie de objetivos:

- Conocer las funciones de transferencia de un convertidor elevador tanto en MCC como en MCD y modelar un control por corriente promediada.
- Modelar el control en modo corriente promediada del convertidor elevador corrector de factor de potencia.
- Describir detalladamente los subcircuitos que componen el esquemático final.
- Establecer todos los valores de los componentes, de forma automática mediante la herramienta SmartControl y de manera analítica mediante una hoja de cálculo (anexo 1).
- Realizar simulaciones con PSIM para distintas configuraciones de la etapa de control.
- Analizar los resultados de las simulaciones, realizar cambios en los valores de los componentes si se considera necesario y establecer la lista de materiales para su implementación en el laboratorio.
- Construir el esquemático con OrcadPspice, asociando a cada componente una huella previamente dibujada con la herramienta Library Manager de OrcadLayout.
- Diseñar, aplicando los criterios oportunos, la placa de circuito impreso PCB mediante OrcadLayout.
- Realizar el montaje del prototipo final.



## CAPÍTULO 2 CONVERTIDOR ELEVADOR (BOOST)

## 2.1 Introducción

El modelo de control del convertidor elevador es un control en modo corriente promediada. Este control regula el ciclo de trabajo del convertidor ante perturbaciones que modifican el valor medio de las señales a controlar (corriente de entrada, tensión de salida, etc.). Trabajar con valores medios supone linealizar en torno a un punto de trabajo los elementos no lineales. Este apartado describe el proceso por el cual se modela un circuito en pequeña señal a partir de uno en conmutación para el posterior diseño de control.

Inicialmente, se parte de un modelo de convertidor CC/CC conmutado, donde existen componentes cuyo comportamiento es variante en el tiempo, esto implica un comportamiento no lineal del convertidor. Este modelo es útil para analizar el rizado de tensión y corriente en diferentes puntos del circuito, pero resulta ineficaz si se quiere diseñar un lazo de realimentación que garantice la estabilidad del sistema.

En el proceso de modelado, el comportamiento físico de los componentes se describe mediante modelos matemáticos que no dependan del tiempo, sino de la frecuencia, es decir, ecuaciones matemáticas que describan los valores medios de tensión y corriente de los componentes. Con esto, se pierde la información relativa a al rizado de conmutación de los componentes, pero se obtienen ciertas ventajas:

- Análisis más sencillo de su comportamiento.
- Reducción significativa del tiempo de procesamiento para la simulación con software.
- Permite el diseño del lazo de control\*.

\*Esto se debe a que los reguladores deben ser diseñados para “actuar” ante perturbaciones que modifiquen el valor medio de las señales que se pretende regular, para ello se debe tener en cuenta la respuesta en frecuencia (ganancia y fase) de todo

el circuito excepto el regulador, y a partir de ahí, diseñar el regulador para mejorar las prestaciones de margen de fase y ganancia (apartado (2.4)).

Una vez obtenido el modelo promediado, se obtiene el modelo en pequeña señal, modelo que se obtiene mediante la linealización y perturbación, por la cual se desprecian los términos matemáticos relativos a las perturbaciones que realmente no afectan a la estabilidad. Se pierde información sobre el régimen transitorio, pero permite un análisis más preciso de la estabilidad del sistema, con el objetivo de mejorar su respuesta dinámica ante perturbaciones.

Las funciones de transferencia calculadas mediante linealización y perturbación definen la planta del sistema en lazo abierto y servirán como modelo matemático en pequeña señal del diagrama de bloques del sistema en lazo cerrado, (apartado(2.2)).

	MODELO EN CONMUTACIÓN	MODELO PROMEDIADO	MODELO EN PEQUEÑA SEÑAL
INFORMACIÓN SOBRE EL RIZADO	SI	NO	NO
INFORMACIÓN RÉGIMEN PERMANENTE	SI	SI	SI
INFORMACIÓN RÉGIMEN TRANSITORIO	SI	SI	NO
ANÁLISIS EN FRECUENCIA/ESTABILIDAD	NO	SI	SI

**Tabla 2. 1 Comparativa de los distintos modelos de un convertidor CC/CC.**



## 2.2 Convertidor elevador en lazo abierto

### 2.2.1 Convertidor elevador en MCC

#### 2.2.1.1 Modelo conmutado en MCC

El esquema general de un convertidor elevador se muestra en la figura (2.1). La señal de control que gobierna el disparo del transistor determina el tiempo de conducción ( $T_{ON}$ ) y el tiempo de no conducción ( $T_{OFF}$ ). En las figuras (2.2) y (2.3) se muestran los circuitos equivalentes para  $T_{ON}$  y  $T_{OFF}$  respectivamente. El ciclo de trabajo ( $d$ ) es la relación entre el tiempo de conducción y el período, ecuación [13].

$$d = \frac{T_{ON}}{T_s} \quad [13]$$

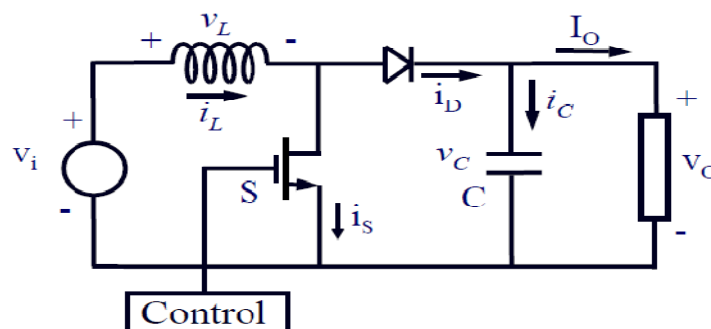


Figura 2. 1 Circuito en conmutación del convertidor elevador en MCC.

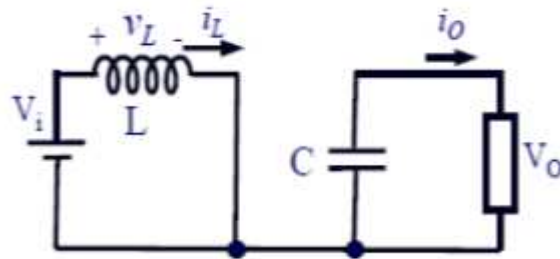


Figura 2. 2  $T_{ON}$  para el convertidor elevador en MCC.

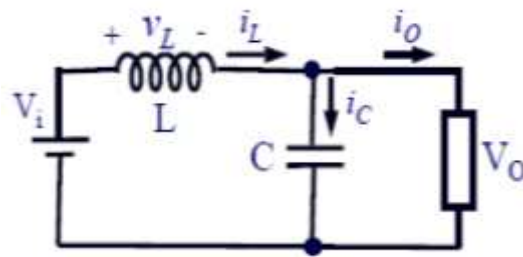


Figura 2. 3  $T_{OFF}$  para el convertidor elevador en MCC.

La figura (2.4) muestra las formas de onda de la tensión  $v_L$  y la corriente  $i_L$  en la bobina durante un período de conmutación. La condición de modo de conducción continuo establece que tanto la tensión como la corriente deben ser, en cualquier instante  $t_i$ , distintas de cero.

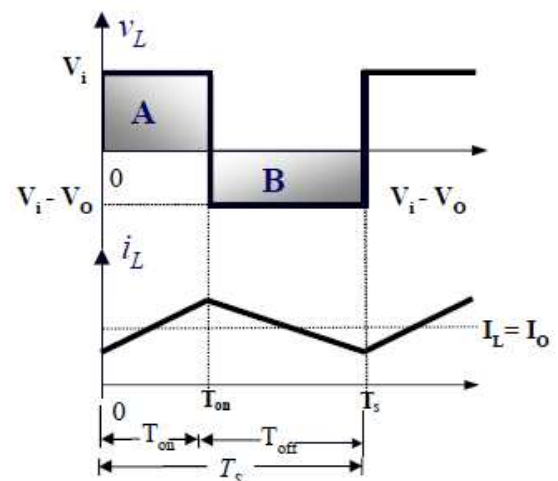


Figura 2. 4 Formas de onda tensión y corriente por la bobina.

En régimen permanente, la tensión total en la bobina durante  $T_s$  es cero, es decir, el área bajo la curva de  $v_L$  para un período es igual a cero, ecuación [14].

$$\int_0^{T_s} v_L dt = 0 \quad [14]$$

O dicho de otra forma, área A = área B.

$$V_i T_{ON} + (V_i - V_o) T_{OFF} = 0 \quad [15]$$

$$V_i d T_s + (V_i - V_o)(1 - d) T_s = 0 \quad [16]$$

La relación  $\frac{V_o}{V_i}$  en función del ciclo de trabajo para un convertidor elevador en MCC es:

$$\frac{V_o}{V_i} = \frac{1}{1 - d} \quad [17]$$

### 2.2.1.2 Modelo promediado en MCC

Para realizar el modelo promediado del convertidor elevador, hay que sustituir los elementos cuyo funcionamiento varía con el tiempo (transistor Mosfet y diodo) por fuentes dependientes de tensión y corriente. Como norma del proceso de promediado, nunca se pondrá dos fuentes de corriente en serie con una bobina o una fuente de tensión en paralelo con un condensador.

Para mayor simplicidad se ha sustituido el transistor por una fuente de tensión y el diodo por una fuente de corriente. El procedimiento es el cálculo del valor medio de una señal, ecuación [18].

$$f(t) = \frac{1}{T} \int_0^T f(t) dt \quad [18]$$

La figura (2.5) representa, para un ciclo de conmutación, las formas de onda de la corriente en el diodo  $i_D$  y de la tensión en la bobina  $v_s$  respectivamente.

Aplicando la ecuación [18] se obtiene el valor medio de estas señales.

$$\bar{i}_D = \frac{1}{T} \int_0^T \tilde{i}_D(t) dt = I_L(1 - d) \quad [19]$$

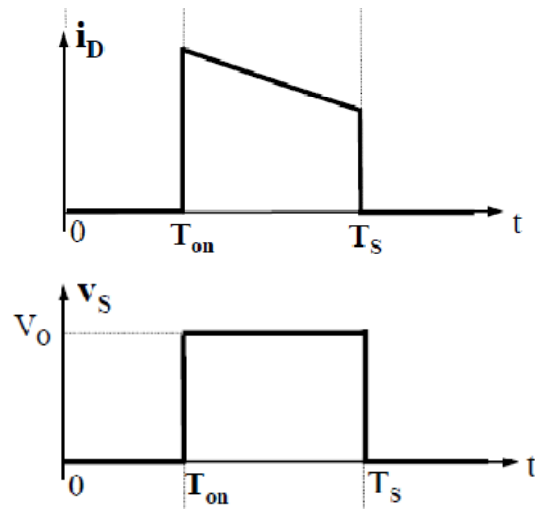


Figura 2. 5 Formas de onda de la corriente por el diodo y la tensión en el transistor.

— [ 20]

Por la primera ley de Kirchhoff, se determina la ecuación [21], donde el valor medio de la corriente por el condensador es cero, y entonces se calcula (ecuación [24]).

[ 21]

[ 22]

[ 23]

\_\_\_\_\_ [ 24]

Sustituyendo los elementos no lineales por fuentes dependientes con los valores medios calculados anteriormente se obtiene el circuito equivalente de la figura (2.6).

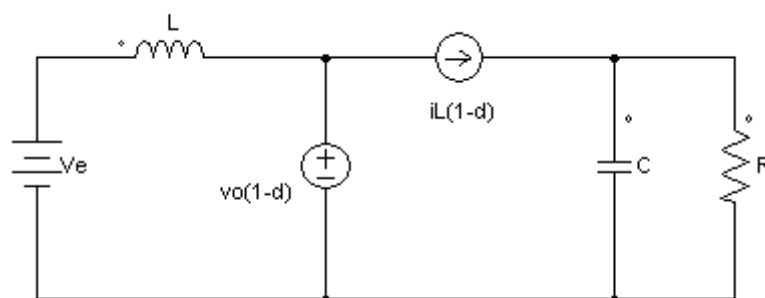


Figura 2. 6 Modelo promediado convertidor elevador en MCC.

### 2.2.1.3 Modelo en pequeña señal en MCC

Para hallar el modelo en pequeña señal, hay que linealizar y perturbar las ecuaciones del modelo promediado en torno al punto de trabajo. Para ello, se aplican derivadas parciales a los parámetros promediados anteriormente con respecto a cada una de las variables evaluando el resto en su valor medio, [25] y [26].

$$\hat{i}_D = \left. \frac{\partial i_D}{\partial d} \right|_{i_L=I_L} \hat{d} + \left. \frac{\partial i_D}{\partial i_L} \right|_{d=D} \hat{i}_L = -I_L \hat{d} + (1-D) \hat{i}_L \quad [25]$$

$$\hat{v}_S = \left. \frac{\partial v_S}{\partial d} \right|_{v_o=V_o} \hat{d} + \left. \frac{\partial v_S}{\partial v_o} \right|_{d=D} \hat{v}_o = -V_o \hat{d} + (1-D) \hat{v}_o \quad [26]$$

El circuito linealizado que se muestra en la figura (2.7), es el circuito equivalente resultado de sustituir los valores promedio de la corriente en el diodo  $\bar{i}_D$ , y de la tensión en el transistor  $\bar{v}_S$  por sus valores en pequeña señal  $\hat{i}_D$  y  $\hat{v}_S$  respectivamente. Se puede observar que los valores negativos equivalen eléctricamente a sus respectivas fuentes de corriente y tensión en sentido opuesto.

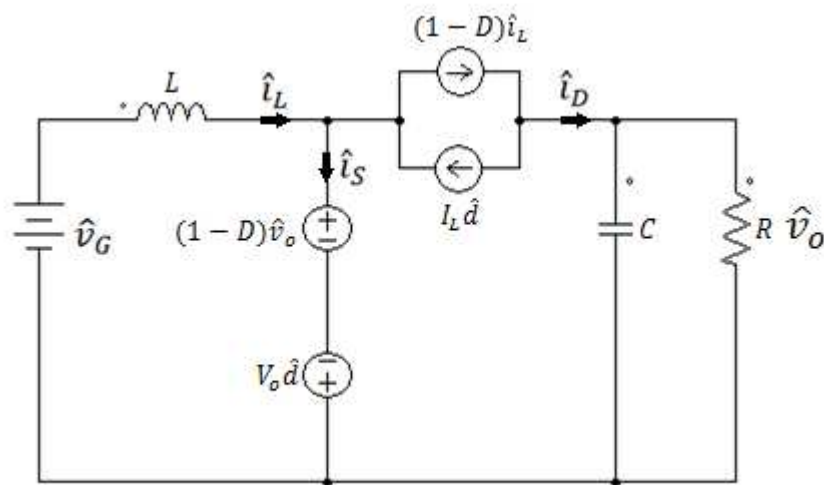


Figura 2. 7 Modelo en pequeña señal convertidor elevador en MCC.

Se observa en la figura (2.7) una serie de señales pequeñas consideradas perturbaciones. La relación entre las señales dependientes con las señales de entrada, figura (2.8), definen las distintas funciones de transferencia de la planta del convertidor.

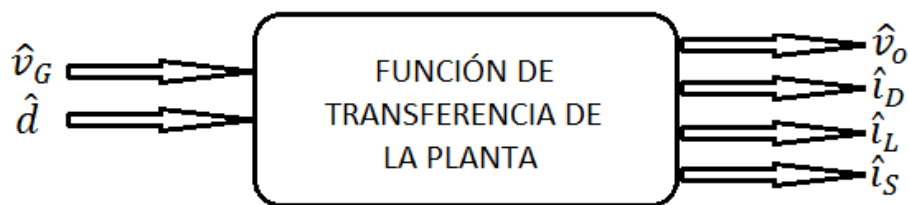


Figura 2. 8 Perturbaciones de entrada y salida del modelo en pequeña señal del convertidor elevador.

Donde,

$\hat{v}_G$ : Perturbación de la tensión de entrada.

$\hat{d}$ : Perturbación del ciclo de trabajo.

$\hat{v}_o$ : Perturbación de la tensión de salida.

$\hat{i}_D$ : Perturbación de la corriente en el diodo.

$\hat{i}_L$ : Perturbación de la corriente por la bobina.

$\hat{i}_S$ : Perturbación de la corriente por el transistor.

Para conocer las funciones de transferencia que describen el efecto que las perturbaciones dependientes ( $\hat{v}_o$ ,  $\hat{i}_D$ ,  $\hat{i}_L$ ,  $\hat{i}_S$ ) ejercen sobre las de entrada ( $\hat{v}_G$ ,  $\hat{d}$ ) y viceversa, se expresa, en el dominio de Laplace, la ganancia de cada una de las perturbaciones dependientes con respecto a las de entrada, anulando aquellas perturbaciones que son independientes (entrada) mediante el principio de superposición, de forma tanto analítica como gráfica (diagrama de bloques).

La planta del convertidor puede expresarse gráficamente como cualquiera de los bloques de la figura (2.9), o matemáticamente como cualquiera de las ganancias siguientes:

$$G_{vG} = \frac{\hat{v}_o}{\hat{v}_G} \rightarrow \text{Ganancia tensión de salida-tensión de entrada: Audiosusceptibilidad.}$$

$$G_{vd} = \frac{\hat{v}_o}{\hat{d}} \rightarrow \text{Ganancia tensión de salida-ciclo de trabajo.}$$

$$G_{iv} = \frac{\hat{i}_D}{\hat{v}_G} \rightarrow \text{Ganancia corriente por el diodo-tensión de entrada.}$$

$$G_{id} = \frac{\hat{i}_D}{\hat{d}} \rightarrow \text{Ganancia corriente por el diodo-ciclo de trabajo.}$$

$$G_{iS} = \frac{\hat{i}_S}{\hat{v}_G} \rightarrow \text{Ganancia corriente por la bobina-tensión de entrada.}$$

$$G_{iL} = \frac{\hat{i}_L}{\hat{d}} \rightarrow \text{Ganancia corriente por la bobina-ciclo de trabajo.}$$



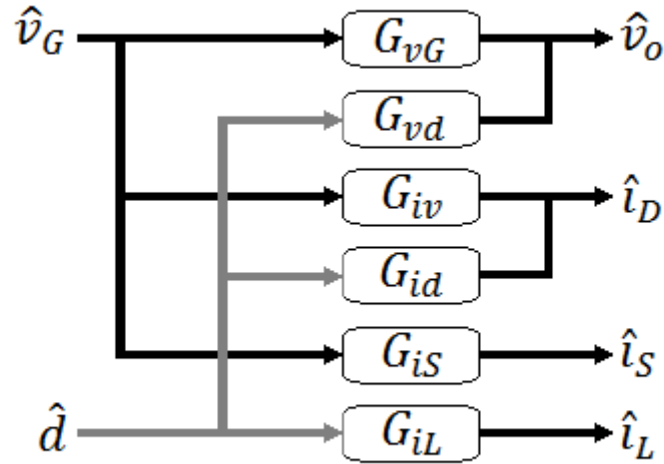


Figura 2. 9 Funciones de transferencia de la planta.

Cálculo de las funciones de transferencia en MCC.

En primer lugar, realizamos la transformada de Laplace a las ecuaciones [25] y [26], que resultan en [27] y [28] respectivamente.

$$\hat{i}_D(s) = -I_L \hat{d}(s) + (1 - D) \hat{i}_L(s) \quad [27]$$

$$\hat{v}_S(s) = -V_o \hat{d}(s) + (1 - D) \hat{v}_o(s) \quad [28]$$

Estas expresiones representan el diagrama de bloques de la figura (2.10).

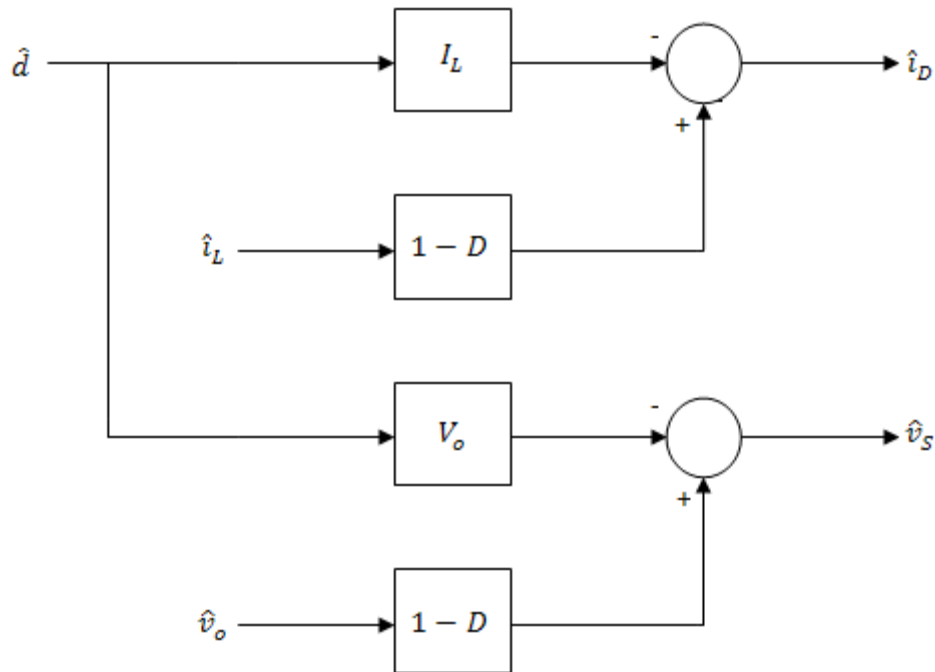


Figura 2. 10 Diagrama de bloques de las ecuaciones [27] y [28]

La señal  $\hat{i}_D$  es la corriente que se inyecta al condensador y la resistencia de salida, (figura(2.11)), luego para eliminar  $\hat{v}_o$  como señal de entrada se puede expresar  $\hat{v}_o$  como función de  $\hat{i}_D$  y de la impedancia  $Z_{RC}$ , (ecuación [31]).

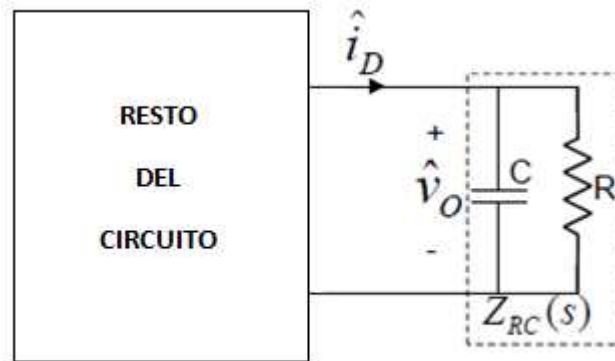


Figura 2. 11 Corriente inyectada a la carga  $Z_{RC}$

$$Z_{RC} = C // R = \frac{R}{1+j\omega RC} \quad [29]$$

$$Z_{RC}(s) = \frac{R}{1 + RCs} \quad [30]$$

$$\hat{v}_o(s) = \hat{i}_D(s)Z_{RC}(s) \quad [31]$$

Incluyendo[31] en el diagrama de bloques de la figura (2.10):

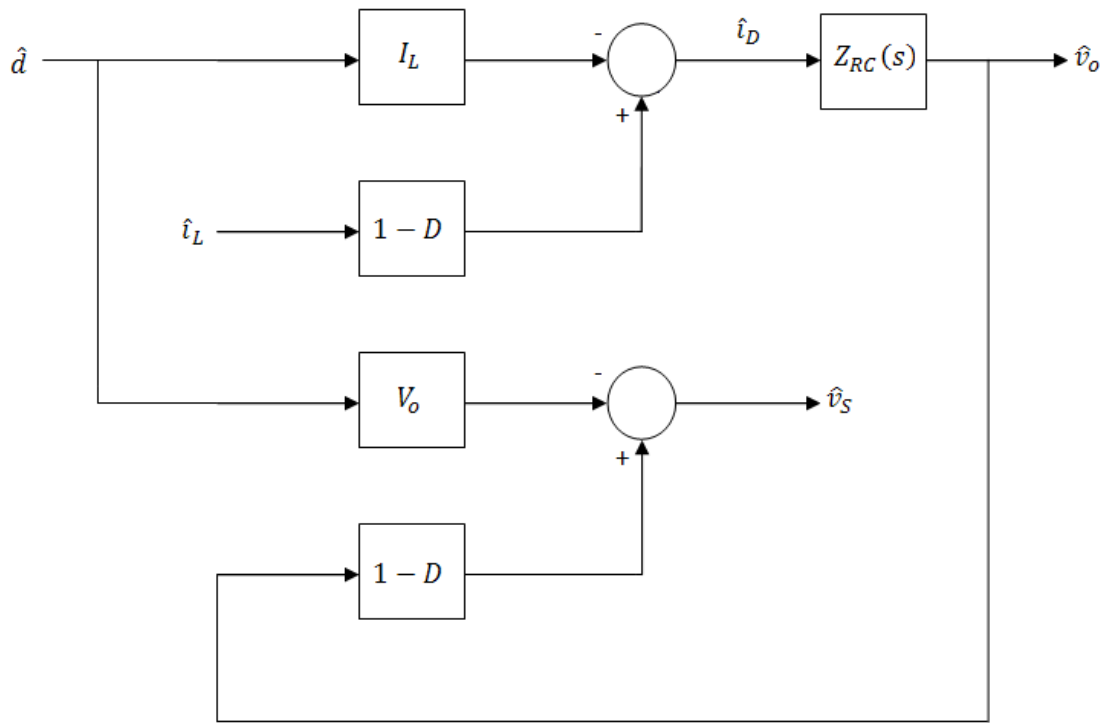


Figura 2. 12 Diagrama de bloques de las ecuaciones [27], [28] y [31].

El esquema de la figura (2.12) tiene ahora como señales de salida  $\hat{v}_o$  y  $\hat{v}_s$ . Para el cálculo de cualquiera de las funciones de transferencia descritas anteriormente no es necesario  $\hat{v}_s$ , y por tanto (2.12) se puede simplificar como (2.13).

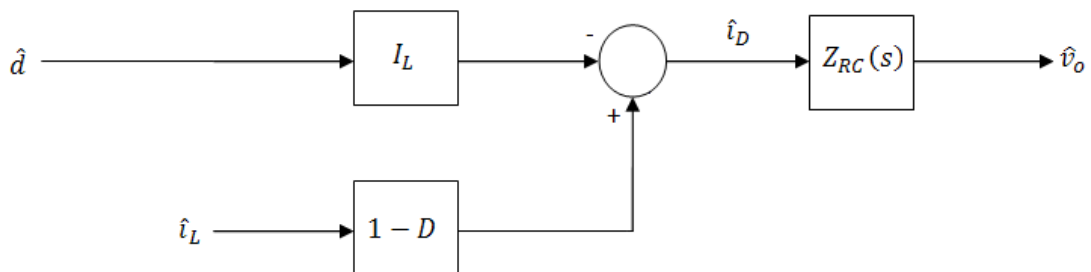


Figura 2. 13 Diagrama de bloques de las ecuaciones [27] y [31].

El esquema (2.13) corresponde a la ecuación [32], que es [31] sustituido en [27], y tiene como señal de salida  $\hat{v}_o$  y de entrada  $\hat{d}$  e  $\hat{i}_L$ .

$$\hat{v}_o(s) = \left( -I_L \hat{d}(s) + (1 - D) \hat{i}_L(s) \right) Z_{RC}(s) \quad [32]$$

Como  $\hat{i}_L$  es una señal dependiente, hay que expresarla en términos de  $\hat{d}$  y  $\hat{v}_G$ . Para ello se recurre a la ecuación característica de la bobina [33].

$$\frac{di_L}{dt} = \frac{1}{L} v_L \quad [33]$$

Donde  $L$  es la inductancia de la bobina y  $v_L$  se puede expresar como [34] partiendo del balance Voltios/segundo de la ecuación [16].

$$v_L = v_G - v_o(1 - d) \quad [34]$$

Debido a que [33] no es una ecuación lineal, se debe linealizar aplicando derivadas parciales a cada una de las variables ( $v_G, v_o, d$ ) evaluando el resto en su valor medio siguiendo el procedimiento de linealización y perturbación, tal y como indica [35].

$$\partial \frac{di_L}{dt} = \frac{1}{L} \partial v_L = \frac{1}{L} \left[ \left. \frac{\partial v_L}{\partial d} \right|_{\substack{v_G=V_G \\ v_o=V_o}} \hat{d} + \left. \frac{\partial v_L}{\partial v_G} \right|_{\substack{d=D \\ v_o=V_o}} \hat{v}_G + \left. \frac{\partial v_L}{\partial v_o} \right|_{\substack{v_G=V_G \\ d=D}} \hat{v}_o \right] \quad [35]$$

Con [35] se obtiene [36].

$$\frac{di_L}{dt} = \frac{1}{L} [V_o \hat{d} - (1 - D) \hat{v}_o + \hat{v}_G] \quad [36]$$

Aplicando la transformada de Laplace a [36] se obtiene [37].

$$s\hat{i}_L(s) = \frac{1}{L} [V_o \hat{d}(s) - (1 - D) \hat{v}_o(s) + \hat{v}_G(s)] \quad [37]$$

Expresando la señal  $\hat{i}_L(s)$  de [37] en términos de  $\hat{d}(s)$ ,  $\hat{v}_o(s)$  y  $\hat{v}_G(s)$  se obtiene la ecuación [38] que corresponde con el esquema de la figura (2.14).

$$\hat{i}_L(s) = \left[ \frac{V_o}{Ls} \right] \hat{d}(s) - \left[ \frac{(1 - D)}{Ls} \right] \hat{v}_o(s) + \left[ \frac{1}{Ls} \right] \hat{v}_G(s) \quad [38]$$

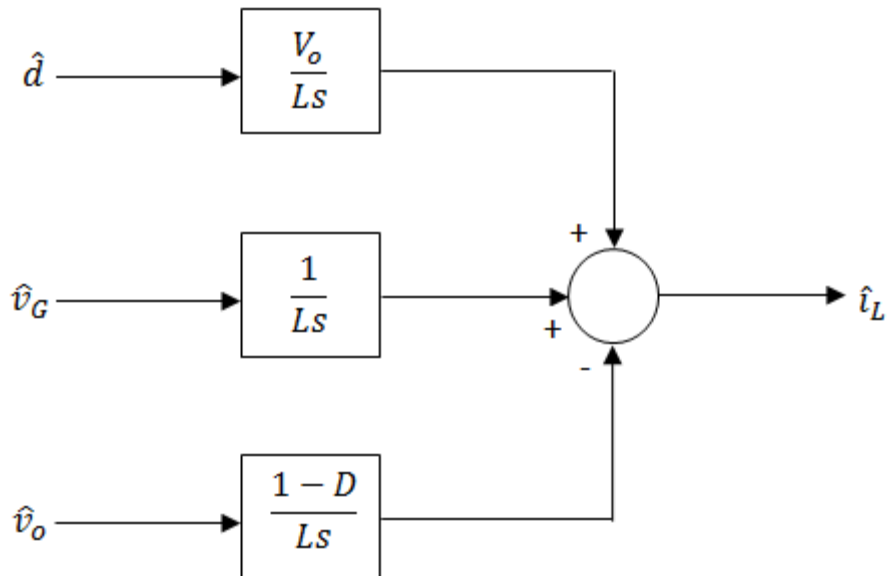


Figura 2. 14 Diagrama de bloques de la ecuación [38], corriente por la bobina.

Se incluye (2.14) en la figura (2.13) y se obtiene (2.15).

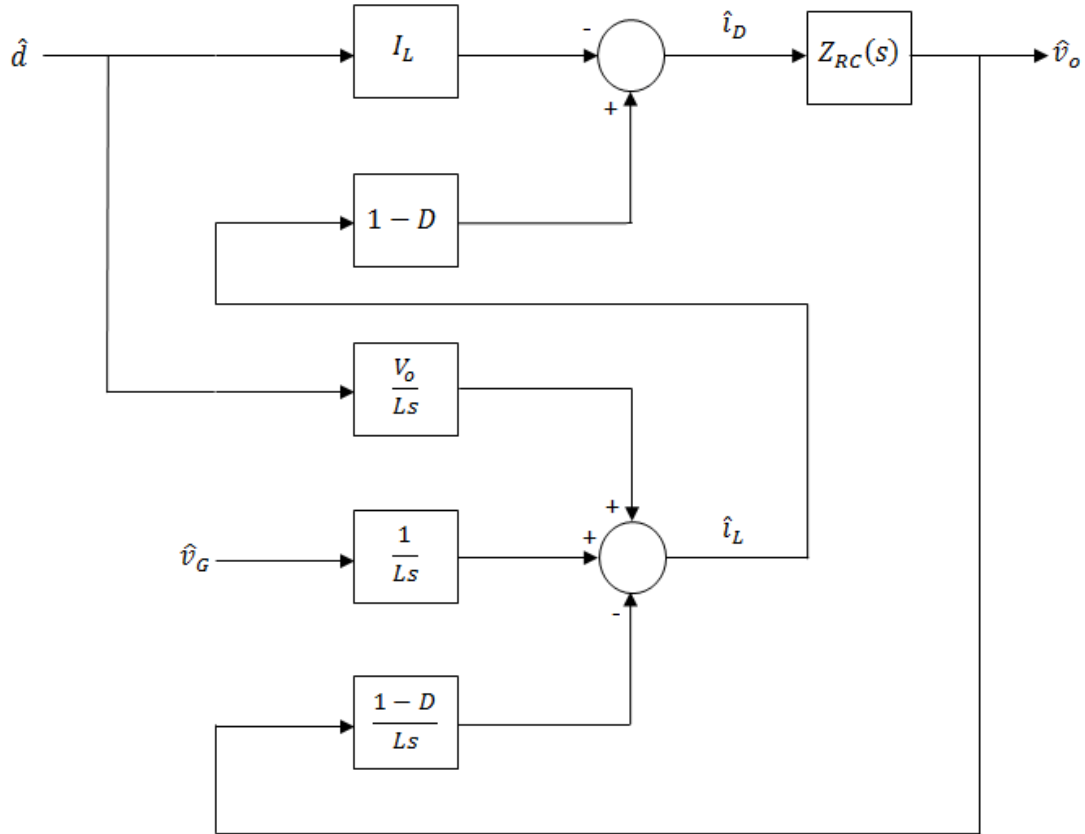


Figura 2. 15 Diagrama de bloques de las ecuaciones [27], [31] y [38]

La figura (2.15) es equivalente a incluir la ecuación [38] en [32]. La ecuación resultante es [39], donde los términos agrupados son equivalentes a la agrupación de bloques, por ejemplo, el bloque serie a  $\hat{i}_L$  con valor  $(1 - D)$  se multiplica a los tres bloques de los sumandos de la ecuación [38] por la propiedad distributiva, y los bloques conectados a  $\hat{d}$  se suman siendo esta señal el factor común.

$$\hat{i}_D(s) = \left[ -\frac{V_o}{R(1-D)} + \frac{(1-D)V_o}{Ls} \right] \hat{d}(s) - \left[ \frac{(1-D)^2}{Ls} \right] \hat{v}_o(s) + \left[ \frac{(1-D)}{Ls} \right] \hat{v}_G(s) \quad [39]$$

Para mayor simplicidad, los términos entre corchetes de la ecuación [39] se pueden renombrar para facilitar el cálculo de las funciones de transferencia. De esta forma se obtiene la ecuación [43].

$$A(s) = \left[ -\frac{V_o}{R(1-D)} + \frac{(1-D)V_o}{Ls} \right] \quad [40]$$

$$B(s) = \left[ \frac{(1-D)^2}{Ls} \right] \quad [41]$$

$$C(s) = \left[ \frac{(1-D)}{Ls} \right] \quad [42]$$

$$\hat{i}_D(s) = A(s)\hat{d}(s) - B(s)\hat{v}_o(s) + C(s)\hat{v}_G(s) \quad [43]$$

Si se sustituye la ecuación [30] en [31], y ésta última en [39] obtenemos la ecuación [44], que simplificada es [45].

$$\hat{v}_o(s) = \left( \left[ -\frac{V_o}{R(1-D)} + \frac{(1-D)V_o}{Ls} \right] \hat{d}(s) - \left[ \frac{(1-D)^2}{Ls} \right] \hat{v}_o(s) + \left[ \frac{(1-D)}{Ls} \right] \hat{v}_G(s) \right) \left( \frac{R}{1+RCs} \right) \quad [44]$$

$$\hat{v}_o(s) = ([A(s)]\hat{d}(s) - [B(s)]\hat{v}_o(s) + [C(s)]\hat{v}_G(s))(Z_{RC}) \quad [45]$$



La figura (2.16)muestra el diagrama de bloques de la figura (2.15) con los bloques agrupados y la figura (2.17) con la simplificación.

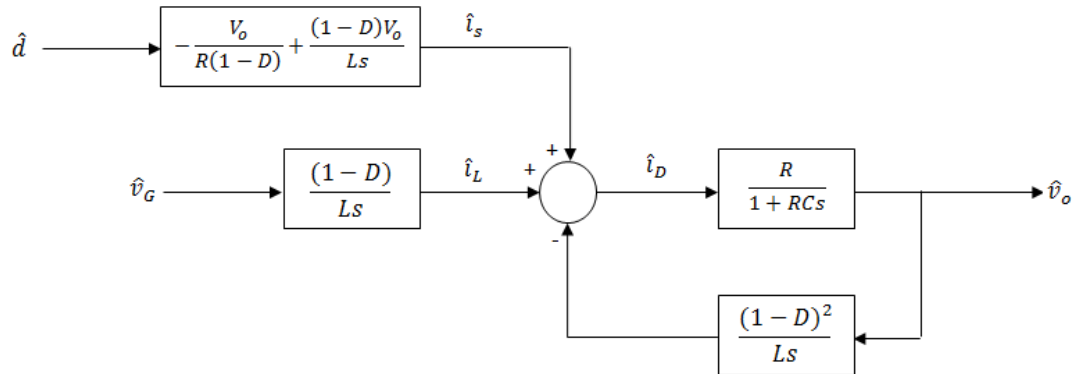


Figura 2. 16 Diagrama de bloques de las ecuaciones[27], [31] y [38] agrupado, planta del convertidor elevador en MCC.

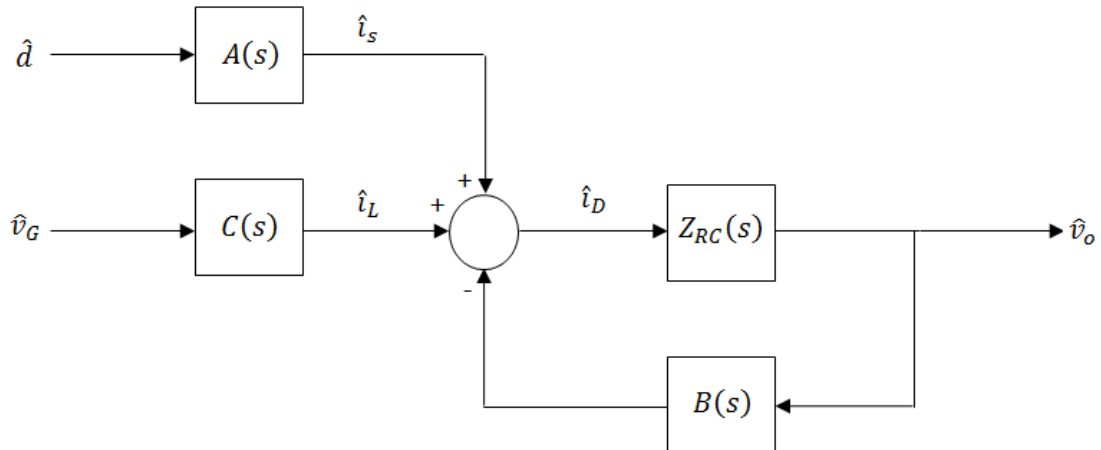


Figura 2. 17 Diagrama de bloques de las ecuaciones[27], [31] y [38] agrupado y simplificado, planta del convertidor elevador en MCC.

$G_{vG} = \frac{\hat{v}_o}{\hat{v}_G} \rightarrow$  Ganancia tensión de salida-tensión de entrada: Audiosusceptibilidad.

Se anula el efecto de la perturbación del ciclo de trabajo:  $\hat{d}(s) = 0$ , quedando la ecuación [46] y el diagrama (2.18).

$$\hat{v}_o(s) = (-[B(s)]\hat{v}_o(s) + [C(s)]\hat{v}_G(s))(Z_{RC}) \quad [46]$$

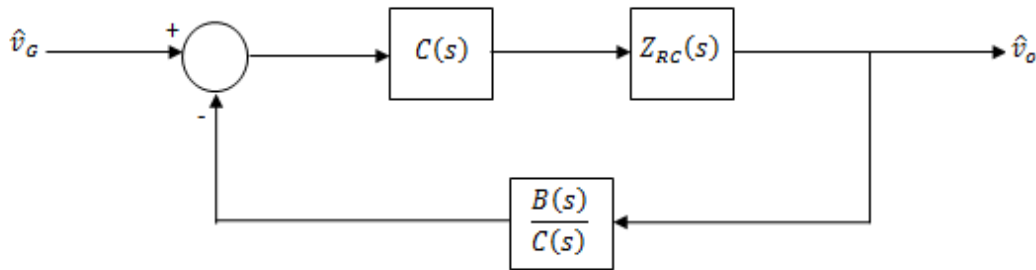


Figura 2. 18 Diagrama de bloques de la planta anulando la perturbación del ciclo de trabajo.

Despejando la ecuación [46] o resolviendo el diagrama de bloques de la figura (2.18):

$$G_{vG} = \frac{C(s)Z_{RC}(s)}{1 + B(s)Z_{RC}(s)} \quad [47]$$

$G_{vd} = \frac{\hat{v}_o}{\hat{d}} \rightarrow$  Ganancia tensión de salida-ciclo de trabajo.

Se anula el efecto de la perturbación de la tensión de entrada,  $\hat{v}_G(s) = 0$ , quedando la ecuación [48] y el diagrama (2.19).

$$\hat{v}_o(s) = ([A(s)]\hat{d}(s) - [B(s)]\hat{v}_o(s))(Z_{RC}) \quad [48]$$

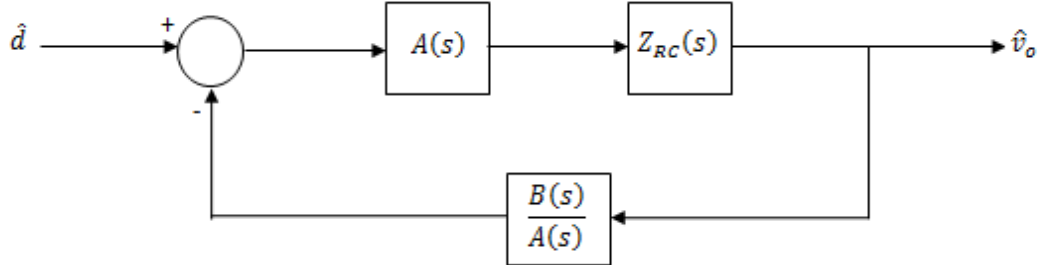


Figura 2. 19 Diagrama de bloques de la planta anulando la perturbación de la tensión de entrada.

Despejando la ecuación [48] o resolviendo el diagrama de bloques de la figura (2.19):

$$G_{vd} = \frac{A(s)Z_{RC}(s)}{1 + B(s)Z_{RC}(s)} \quad [49]$$

$$G_{iv} = \frac{i_D}{\hat{v}_G} \rightarrow \text{Ganancia corriente por el diodo-tensión de entrada.}$$

Se anula el efecto de la perturbación del ciclo de trabajo:  $\hat{d}(s) = 0$  de la ecuación [43] y se sustituye en ésta la ecuación [31]:

$$\hat{i}_D(s) = -B(s)Z_{RC}(s)\hat{i}_D(s) + C(s)\hat{v}_G(s) \quad [50]$$

Despejando la ecuación [50]:

$$G_{iv} = \frac{C(s)}{1 + B(s)Z_{RC}(s)} \quad [51]$$

$$G_{id} = \frac{i_D}{\hat{d}} \rightarrow \text{Ganancia corriente por el diodo-ciclo de trabajo.}$$

Se anula el efecto de la perturbación de la tensión de entrada:  $\hat{v}_G(s) = 0$  de la ecuación [43] y se sustituye en ésta la ecuación [31]:

$$\hat{i}_D(s) = A(s)\hat{d}(s) - B(s)Z_{RC}(s)\hat{i}_D(s) \quad [52]$$

Despejando la ecuación [52]:

$$G_{id} = \frac{A(s)}{1 + B(s)Z_{RC}(s)} \quad [53]$$

$$G_{is} = \frac{\hat{i}_s}{\hat{v}_G} \rightarrow \text{Ganancia corriente por la bobina-tensión de entrada.}$$

Para conocer esta ganancia, hay que cambiar el criterio que se estableció para hallar el modelo promediado, pues está pensado para linealizar la tensión en el transistor y no su corriente. Partiendo del modelo conmutado, se promedia la corriente a través del transistor hallando su valor medio [54].

$$\bar{i}_s = I_L d \quad [54]$$

Linealización y perturbación de  $\bar{i}_s$ , se obtiene [55].

$$\hat{i}_s = D\hat{i}_L + I_L\hat{d} \quad [55]$$

Se aplica la transformada de Laplace a [55] y se obtiene [56].

$$\hat{i}_s(s) = D\hat{i}_L(s) + I_L\hat{d}(s) \quad [56]$$

Se sustituye la ecuación [38] en [56]:

$$\hat{i}_s(s) = \left[ \frac{V_o D}{Ls} + I_L \right] \hat{d}(s) - \left[ \frac{(1-D)D}{Ls} \right] \hat{v}_o(s) + \left[ \frac{D}{Ls} \right] \hat{v}_G(s) \quad [57]$$

Se utiliza la ganancia  $G_{vG}$  en [47] para obtener  $\hat{i}_s(s)$  en función de  $\hat{v}_G(s)$  y  $\hat{d}(s)$ . La ganancia  $G_{is}$  se calcula anulando la perturbación del ciclo de trabajo ( $\hat{d}(s) = 0$ ).

$$G_{is} = \frac{\hat{i}_s}{\hat{v}_G} = \left( \frac{D}{Ls} \right) \left( 1 - \frac{(1-D)C(s)Z_{RC}(s)}{1 + B(s)Z_{RC}(s)} \right) \quad [58]$$

$$G_{iL} = \frac{\hat{i}_L}{\hat{d}} \rightarrow \text{Ganancia corriente por la bobina-ciclo de trabajo.}$$

Para obtener esta ganancia, en la ecuación [38] se sustituye  $\hat{v}_o(s)$  por  $G_{vd}\hat{d}$ , se anula el efecto de la perturbación de la tensión de entrada ( $\hat{v}_G(s) = 0$ ) y se resuelve.

$$G_{iL} = \frac{\hat{i}_L}{\hat{d}} = \left( \frac{1}{Ls} \right) \left( V_o - \frac{(1-D)A(s)Z_{RC}(s)}{1 + B(s)Z_{RC}(s)} \right) \quad [59]$$

## 2.2.2 Convertidor elevador en MCD

### 2.2.2.1 Modelo conmutado en MCD

El funcionamiento del convertidor elevador en MCD es muy similar al funcionamiento en MCC, que se describe en el apartado (2.2.1), pero a diferencia de éste, en MCD la corriente en la bobina es cero en algún  $\Delta t$ . En particular, la ausencia de circulación de corriente se produce durante el período de no conducción, o  $T_{OFF}$ .

Entonces, se pueden identificar tres períodos:

- $D_1 T_s$ : correspondiente al transistor en conmutación o  $T_{ON}$ , figura (2.2).
- $D_2 T_s$ : período durante  $T_{OFF}$  que corresponde al decrecimiento de la corriente por la bobina, y coincide con el esquemático del período  $T_{OFF}$  para el MCC, figura (2.3).
- $(1 - D_1 - D_2) T_s$ : período en el que tanto la tensión como la corriente por la bobina son cero, se puede representar como el esquemático (2.21).

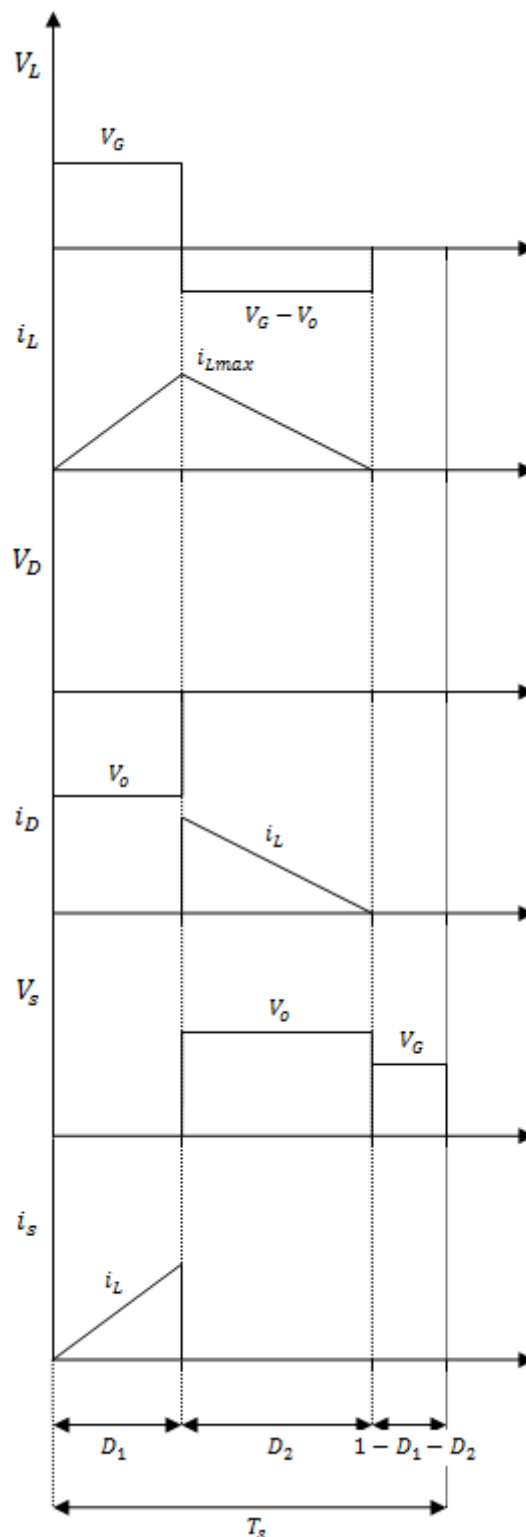


Figura 2. 20 Formas de onda del convertidor elevador en MCD

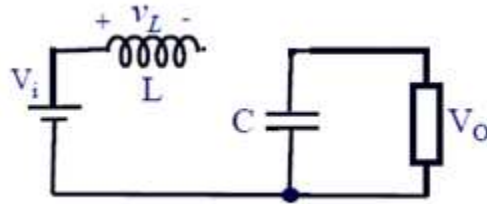


Figura 2. 21 Convertidor elevador en MCD durante  $(1 - D_1 - D_2)T_s$

La figura (2.20) representa las formas de onda en MCD de la tensión y la corriente en la bobina, diodo y transistor.

Para hallar el ciclo de trabajo  $D_1$  se realiza un balance Voltios/segundo en la forma de onda de la tensión en la bobina.

$$V_G D_1 + (V_G - V_o) D_2 = 0 \quad [60]$$

$$D_1 = \frac{D_2(V_o - V_G)}{V_G} \quad [61]$$

A partir de la expresión [60] se puede expresar la relación tensión de salida-tensión de entrada:

$$\frac{V_o}{V_G} = \frac{D_1 + D_2}{D_2} \quad [62]$$

---

#### 2.2.2.2 Modelo promediado en MCD

Como en el apartado (2.2.1), el proceso de promediado consiste en sustituir los elementos no lineales (transistor y diodo) por fuentes dependientes. Para ello se calcula el valor medio de la forma de onda de corriente en el diodo y de tensión en el transistor, como expresa a continuación.

En primer lugar se calcula  $\bar{v}_s$ :

$$\bar{v}_s = V_o D_2 + V_G (1 - D_1 - D_2) \quad [63]$$

Se sustituye [61] en [63] y se obtiene:

$$\bar{v}_s = V_o D_1 \frac{V_G}{V_o - V_G} + V_G - V_G D_1 - V_G D_1 \frac{V_G}{V_o - V_G} \quad [64]$$

El cálculo de  $\bar{i}_D$  se efectúa calculando el área de su forma de onda:

$$\bar{i}_D = \frac{1}{2} D_2 i_{Lmax} \quad [65]$$

A partir de la ecuación característica de la bobina [33] se calcula el valor de pico de la corriente en la bobina:

$$i_{Lmax} = \frac{V_G D_1}{L} \quad [66]$$

Se sustituye [61] y [66] en [65] y se obtiene [67]



$$\bar{i}_D = \frac{1}{2L} D_1^2 \frac{V_G^2}{(V_o - V_G)} \quad [67]$$

El circuito equivalente de la figura (2.22) corresponde al modelo promediado del convertidor elevador en MCD, y los valores promedio de las fuentes dependientes corresponden a las expresiones [64] y [67].

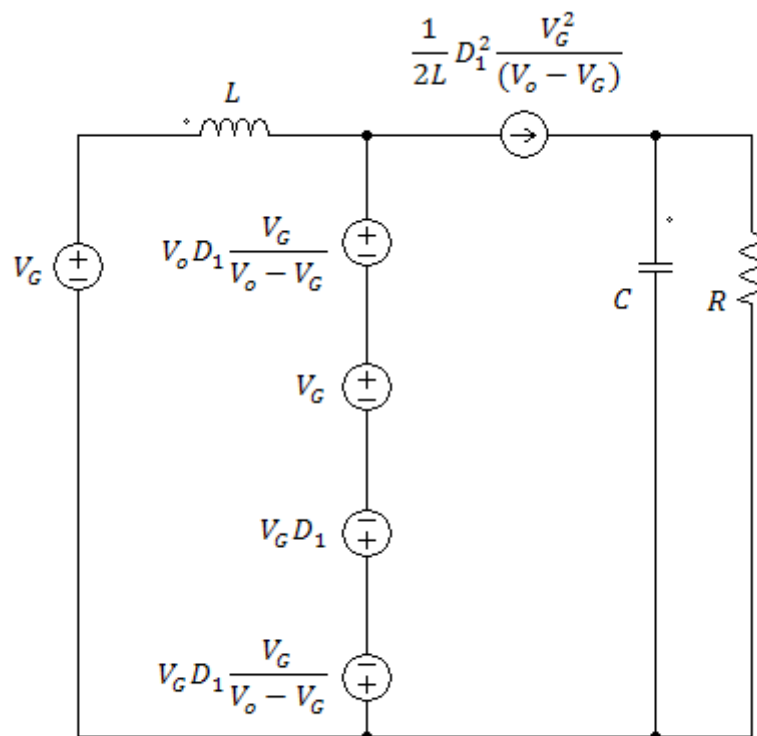


Figura 2. 22 Modelo conmutado convertidor elevador en MCD.

### 2.2.2.3 Modelo en pequeña señal en MCD

Para hallar el modelo en pequeña señal, hay que linealizar y perturbar las ecuaciones del modelo promediado en torno al punto de trabajo. Sin embargo, como se observó en el apartado (2.2.1.3), la linealización de la tensión en el transistor no resulta necesaria para el cálculo de las funciones de transferencia.

El cálculo de  $\hat{i}_D$  se realiza aplicando derivadas parciales para cada una de sus variables evaluando el resto en su valor medio, para simplificar,  $D_1$  se denominará  $d$ , ya que corresponde al ciclo de trabajo.

$$\hat{i}_D = \left. \frac{\partial i_D}{\partial d} \right|_{v_G=V_G, v_o=V_o} \hat{d} + \left. \frac{\partial i_D}{\partial v_G} \right|_{d=D, v_o=V_o} \hat{v}_G + \left. \frac{\partial i_D}{\partial v_o} \right|_{d=D, v_G=V_G} \hat{v}_o \quad [68]$$

$$\begin{aligned} \hat{i}_D = & \left[ \left( \frac{D}{L} \right) \left( \frac{V_G^2}{(V_o - V_G)} \right) \right] \hat{d} + \left[ \left( \frac{D^2}{2L} \right) \left( \frac{V_G(2(V_o - V_G) + V_G)}{(V_o - V_G)^2} \right) \right] \hat{v}_G \\ & - \left[ \left( \frac{D^2}{2L} \right) \left( \frac{V_G^2}{(V_o - V_G)^2} \right) \right] \hat{v}_o \end{aligned} \quad [69]$$

Aplicando la transformada de Laplace a [69] se obtiene [70]

$$\begin{aligned} \hat{i}_D(s) = & \left[ \left( \frac{D}{L} \right) \left( \frac{V_G^2}{(V_o - V_G)} \right) \right] \hat{d}(s) + \left[ \left( \frac{D^2}{2L} \right) \left( \frac{V_G(2(V_o - V_G) + V_G)}{(V_o - V_G)^2} \right) \right] \hat{v}_G(s) \\ & - \left[ \left( \frac{D^2}{2L} \right) \left( \frac{V_G^2}{(V_o - V_G)^2} \right) \right] \hat{v}_o(s) \end{aligned} \quad [70]$$

Sustituyendo la ecuación [30], donde se expresa la impedancia equivalente a la salida, en [31], y [31] en [70] se obtiene la expresión [70] donde sólo aparecen las señales pequeñas  $\hat{d}(s)$ ,  $\hat{v}_G(s)$  y  $\hat{v}_o(s)$ .

$$\begin{aligned} \hat{v}_o(s) = & \left( \left[ \left( \frac{D}{L} \right) \left( \frac{V_G^2}{(V_o - V_G)} \right) \right] \hat{d}(s) + \left[ \left( \frac{D^2}{2L} \right) \left( \frac{V_G(2(V_o - V_G) + V_G)}{(V_o - V_G)^2} \right) \right] \hat{v}_G(s) \right. \\ & \left. - \left[ \left( \frac{D^2}{2L} \right) \left( \frac{V_G^2}{(V_o - V_G)^2} \right) \right] \hat{v}_o(s) \right) \left( \frac{R}{1 + RCs} \right) \end{aligned} \quad [71]$$

El diagrama de bloques equivalentes a la expresión [71] se muestra en la figura (2.23).

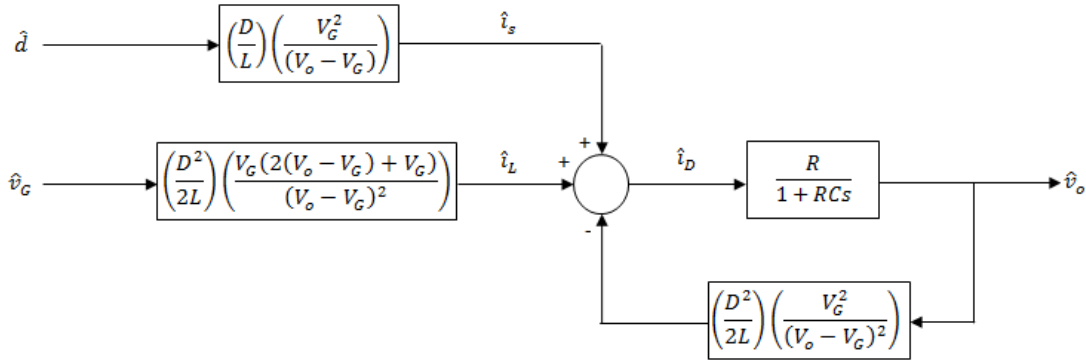


Figura 2. 23 Diagrama de bloques de la planta del convertidor elevador en MCD.

De la misma forma que en el apartado (2.2.1.3) se puede nombrar los términos que aparecen entre corchetes y dejar indicado la impedancia a la salida para facilitar el cálculo de las funciones de transferencia.

$$A(s) = \left[ \left( \frac{D}{L} \right) \left( \frac{V_G^2}{(V_o - V_G)} \right) \right] \quad [72]$$

$$B(s) = \left[ \left( \frac{D^2}{2L} \right) \left( \frac{V_G^2}{(V_o - V_G)^2} \right) \right] \quad [73]$$

$$C(s) = \left[ \left( \frac{D^2}{2L} \right) \left( \frac{V_G(2(V_o - V_G) + V_G)}{(V_o - V_G)^2} \right) \right] \quad [74]$$

$$Z_{RC}(s) = \left( \frac{R}{1 + RCs} \right) \quad [75]$$

La expresión simplificada [76] coincide con la expresión [45] del modo de conducción continuo:

$$\hat{v}_o(s) = ([A(s)]\hat{d}(s) - [B(s)]\hat{v}_o(s) + [C(s)]\hat{v}_G(s))(Z_{RC}) \quad [76]$$

Es decir, el diagrama de bloques equivalente a la expresión [76] equivale al diagrama de la figura (2.24), y éste es igual al que se halló para calcular las funciones de transferencia del convertidor en modo de conducción continuo.

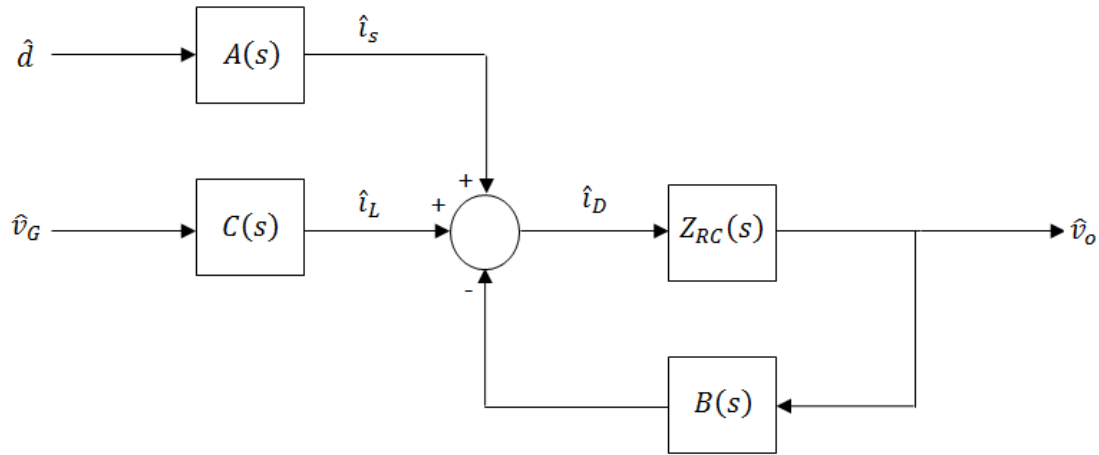


Figura 2. 24 Diagrama de bloques simplificado de la planta del convertidor elevador en MCD.

Las funciones de transferencia cuyo cálculo está basado directamente del diagrama de la figura (2.24) mantienen su expresión simplificada con respecto a las calculadas en modo de conducción continuo, aunque sus valores reales sean muy diferentes.

$G_{vG} = \frac{\hat{v}_o}{\hat{v}_G} \rightarrow$  Ganancia tensión de salida-tensión de entrada: Audiosusceptibilidad.

$$G_{vG} = \frac{C(s)Z_{RC}(s)}{1 + B(s)Z_{RC}(s)} \quad [77]$$

$G_{vd} = \frac{\hat{v}_o}{\hat{d}} \rightarrow$  Ganancia tensión de salida-ciclo de trabajo.

$$G_{vd} = \frac{A(s)Z_{RC}(s)}{1 + B(s)Z_{RC}(s)} \quad [78]$$

$G_{iv} = \frac{\hat{i}_D}{\hat{v}_G} \rightarrow$  Ganancia corriente por el diodo-tensión de entrada.

$$G_{iv} = \frac{C(s)}{1 + B(s)Z_{RC}(s)} \quad [79]$$

$$G_{id} = \frac{i_D}{\hat{d}} \rightarrow \text{Ganancia corriente por el diodo-ciclo de trabajo.}$$

$$G_{id} = \frac{A(s)}{1 + B(s)Z_{RC}(s)} \quad [80]$$

Para calcular  $G_{iL} = \frac{i_L}{\hat{d}} \rightarrow$  Ganancia corriente por la bobina-ciclo de trabajo, se debe promediar y linealizar la corriente por la bobina  $i_L$ .

La corriente promedio por la bobina es el área de su forma de onda:

$$\bar{i}_L = \frac{V_G D_1}{2L} (D_1 + D_2) \quad [81]$$

Sustituyendo [61] en [81] se obtiene [82].

$$\bar{i}_L = \frac{V_G}{2L} D_1^2 \left( 1 + \frac{V_G}{V_o - V_G} \right) \quad [82]$$

Se simplifica  $D_1$  como  $d$  y se aplica derivadas parciales a  $\bar{i}_L$  para hallar la expresión linealizada.

$$\hat{i}_L = \left. \frac{\partial i_L}{\partial d} \right|_{\substack{v_G=V_G \\ v_o=V_o}} \hat{d} + \left. \frac{\partial i_L}{\partial v_G} \right|_{\substack{d=D \\ v_o=V_o}} \hat{v}_G + \left. \frac{\partial i_L}{\partial v_o} \right|_{\substack{d=D \\ v_G=V_G}} \hat{v}_o \quad [83]$$

$$\begin{aligned}\hat{i}_L = & \left[ \left( \frac{V_G}{2L} \right) \left( 2D \left( 1 + \frac{V_G}{V_o - V_G} \right) \right) \right] \hat{d} + \left[ \left( \frac{V_G}{2L} \right) \left( D^2 \left( \frac{V_o}{(V_o - V_G)^2} \right) \right) \right] \hat{v}_G \\ & - \left[ \left( \frac{V_G}{2L} \right) D^2 \left( \frac{V_G}{(V_o - V_G)^2} \right) \right] \hat{v}_o\end{aligned}\quad [84]$$

Aplicando la transformada de Laplace a [84] se obtiene [85]

$$\begin{aligned}\hat{i}_L(s) = & \left[ \left( \frac{V_G}{2L} \right) \left( 2D \left( 1 + \frac{V_G}{V_o - V_G} \right) \right) \right] \hat{d}(s) \\ & + \left[ \left( \frac{V_G}{2L} \right) \left( D^2 \left( \frac{V_o}{(V_o - V_G)^2} \right) \right) \right] \hat{v}_G(s) \\ & - \left[ \left( \frac{V_G}{2L} \right) \left( D^2 \left( \frac{V_G}{(V_o - V_G)^2} \right) \right) \right] \hat{v}_o(s)\end{aligned}\quad [85]$$

Para calcular  $G_{iL}$  se debe expresar en principio  $\hat{i}_L(s)$  en términos de  $\hat{d}(s)$  y  $\hat{v}_G(s)$ . Para ello se sustituye la expresión [78] de la ganancia  $G_{vd}$  y así desaparece el término  $\hat{v}_o(s)$

$$\hat{v}_o(s) = \hat{d}(s) \frac{A(s)Z_{RC}(s)}{1 + B(s)Z_{RC}(s)}\quad [86]$$

Sustituyendo [86] en [85] se obtiene [87].

$$\begin{aligned} \hat{i}_L(s) = & \left[ \left( \frac{V_G}{2L} \right) \left( 2D \left( 1 + \frac{V_G}{V_o - V_G} \right) \right) \right. \\ & \left. - \left( \frac{V_G}{2L} \right) \left( D^2 \left( \frac{V_G}{(V_o - V_G)^2} \right) \right) \frac{A(s)Z_{RC}(s)}{1 + B(s)Z_{RC}(s)} \right] \hat{d}(s) \\ & + \left[ \left( \frac{V_G}{2L} \right) \left( D^2 \left( \frac{V_o}{(V_o - V_G)^2} \right) \right) \right] \hat{v}_G(s) \end{aligned} \quad [87]$$

Se desprecia el efecto de la perturbación en la tensión de entrada,  $\hat{v}_G(s) = 0$  y se obtiene finalmente la ganancia  $G_{iL}$ .

$$G_{iL} = \left( \frac{V_G D}{2L} \right) \left( \left( 2 \left( 1 + \frac{V_G}{V_o - V_G} \right) \right) - \left( D \left( \frac{V_G}{(V_o - V_G)^2} \right) \right) \frac{A(s)Z_{RC}(s)}{1 + B(s)Z_{RC}(s)} \right) \quad [88]$$

Como ya se observó en el apartado (2.2.1.3), para calcular  $G_{iS} = \frac{\hat{i}_S}{\hat{v}_G} \rightarrow$  Ganancia corriente por la bobina-tensión de entrada, se debe promediar la corriente por el transistor y aplicar la linealización.

La corriente promedio por el transistor se expresa en la ecuación [89]

$$\bar{i}_S = \frac{1}{2} D_1 i_{Lmax} \quad [89]$$

Se sustituye [66] en [89] y se obtiene [90].

$$\bar{i}_S = \frac{D_1^2 V_G}{2L} \quad [90]$$



Se simplifica  $D_1$  como  $d$  y se linealiza la expresión [90]

$$\hat{i}_s = \left. \frac{\partial i_s}{\partial d} \right|_{v_G=V_G} \hat{d} + \left. \frac{\partial i_s}{\partial v_G} \right|_{d=D} \hat{v}_G \quad [91]$$

$$\hat{i}_s = \frac{DV_G}{L} \hat{d} + \frac{D^2}{2L} \hat{v}_G \quad [92]$$

Aplicando la transformada de Laplace a la ecuación [92] se obtiene [93]

$$\hat{i}_s(s) = \frac{DV_G}{L} \hat{d}(s) + \frac{D^2}{2L} \hat{v}_G(s) \quad [93]$$

Para calcular  $G_{is}$  se anula el efecto de la perturbación en el ciclo de trabajo,  $\hat{d}(s) = 0$  y se resuelve [93].

$$G_{is} = \frac{D^2}{2L} \quad [94]$$

A continuación, se recogen todas las funciones de transferencia calculadas en el apartado (2.2).

FUNCIONES DE TRANSFERENCIA CONVERTIDOR ELEVADOR MCC

$$G_{vG} = \frac{\left(\frac{(1-D)}{Ls}\right) Z_{RC}(s)}{\Delta_1}$$

$$G_{vd} = \frac{\left(-I_L + \frac{(1-D)V_o}{Ls}\right) Z_{RC}(s)}{\Delta_1}$$

$$G_{iv} = \frac{\left(\frac{(1-D)}{Ls}\right)}{\Delta_1} G_{id} = \frac{\left(-I_L + \frac{(1-D)V_o}{Ls}\right)}{\Delta_1}$$

$$G_{is} = \left(\frac{D}{Ls}\right) \left(1 - \frac{(1-D) \left(\frac{(1-D)}{Ls}\right) Z_{RC}(s)}{\Delta_1}\right)$$

$$G_{iL} = \left(\frac{1}{Ls}\right) \left(V_o - \frac{(1-D) \left(-I_L + \frac{(1-D)V_o}{Ls}\right) Z_{RC}(s)}{\Delta_1}\right)$$

FUNCIONES DE TRANSFERENCIA CONVERTIDOR ELEVADOR MCD

$$G_{vG} = \frac{\left(\frac{D^2 V_G}{2L}\right) \left(\frac{(2(V_o - V_G) + 1)}{(V_o - V_G)^2}\right) Z_{RC}(s)}{\Delta_2} \quad G_{vd} = \frac{\left(\frac{D}{L}\right) \left(\frac{V_G^2}{(V_o - V_G)}\right) Z_{RC}(s)}{\Delta_2}$$

$$G_{iv} = \frac{\left(\frac{D^2 V_G}{2L}\right) \left(\frac{(2(V_o - V_G) + 1)}{(V_o - V_G)^2}\right)}{\Delta_2} \quad G_{id} = \frac{\left(\frac{D}{L}\right) \left(\frac{V_G^2}{(V_o - V_G)}\right)}{\Delta_2}$$

$$G_{iL} = \left(\frac{V_G D}{2L}\right) \left( \left(2 \left(1 + \frac{V_G}{V_o - V_G}\right)\right) - \left(D \left(\frac{V_G}{(V_o - V_G)^2}\right)\right) \frac{\left(-I_L + \frac{(1-D)V_o}{Ls}\right) Z_{RC}(s)}{1 + \left(\frac{(1-D)^2}{Ls}\right) Z_{RC}(s)} \right)$$

$$G_{is} = \frac{D^2}{2L}$$

OTRAS EXPRESIONES

$$Z_{RC}(s) = \left(\frac{R}{1 + RCs}\right) \quad I_L = \frac{V_o}{R(1-D)}$$

$$\Delta_1 = 1 + \left(\frac{(1-D)^2}{Ls}\right) Z_{RC}(s) \quad \Delta_2 = 1 + \left(\frac{D^2}{2L}\right) \left(\frac{V_G^2}{(V_o - V_G)^2}\right) Z_{RC}(s)$$

## 2.3 Convertidor elevador en lazo cerrado

### 2.3.1 Tipos de control

El lazo de realimentación del convertidor modula el ciclo de trabajo para garantizar la estabilidad del sistema y que éste presente una respuesta dinámica adecuada para todos los puntos de trabajo.

Modular el ciclo de trabajo consiste en controlar la frecuencia de disparo del transistor, mediante un modulador, que compara una señal portadora (triangular, diente de sierra, etc.) con una señal que proviene de la amplificación de una señal de error entre los parámetros de referencia y los sensados.

Entre los tipos de control, existen controles de un solo lazo y de dos. Los controles de un solo lazo son el control modo tensión y el control modo corriente, cuya diferencia radica principalmente en donde y a qué se realiza el sensado. Por otro lado tanto el control por corriente de pico como por corriente promediada representan los tipos de control que poseen dos lazos, uno interno de corriente y otro externo de tensión.

A continuación se definen los distintos tipos de control y sus características.

### 2.3.1.1 Control en modo Tensión

Este modo de control está basado en la modulación del ciclo de trabajo para compensar las variaciones en la tensión de salida, figura (2.25).

Como muestran las expresiones [47] y [49], en las que se observa distintas funciones de transferencia en pequeña señal para la planta del sistema en MCC, una perturbación en la tensión de salida se produce al existir perturbaciones en el ciclo de trabajo o tensión de entrada.

Dichas variaciones pueden producirse por cambios en la salida, pero también por cambios en la entrada o en parámetros intermedios del circuito.

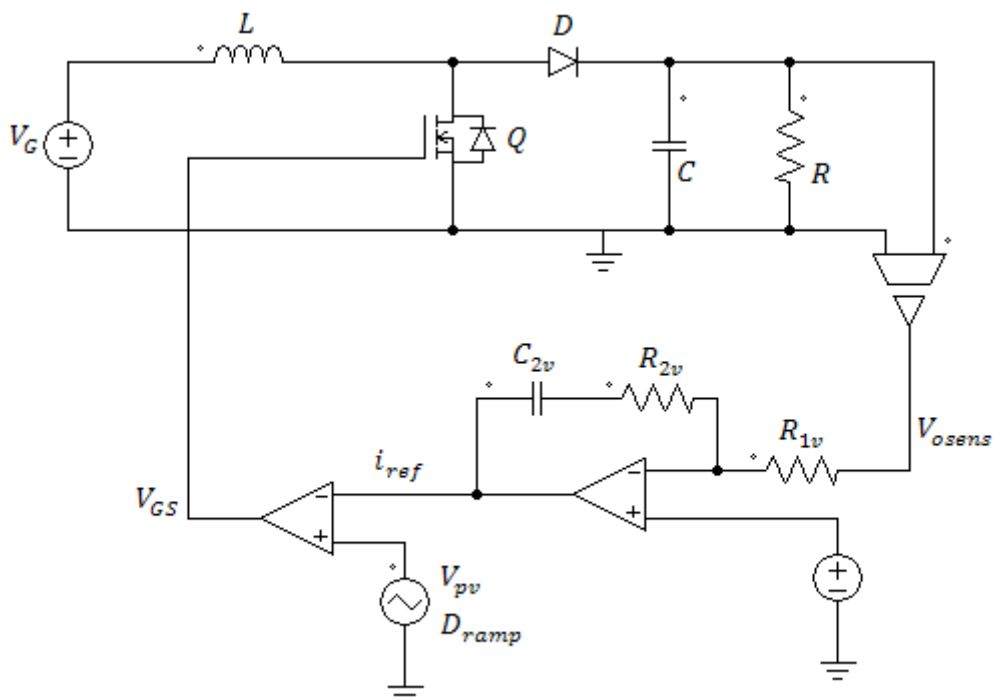


Figura 2. 25 Convertidor CC/CC control en modo tensión.

Este tipo de control tiene el inconveniente de ser lento ante variaciones en la entrada, ya que al sensar la tensión de salida, cualquier variación en la entrada debe ser observada a la salida, lo cual genera una respuesta dinámica pobre.

La Audiosusceptibilidad es también pobre, pues según la definición de ésta ( $G_{VG} = \frac{\hat{v}_O}{\hat{v}_G}$ ), es la sensibilidad con la que una perturbación en la tensión de salida afecta a la tensión de entrada y viceversa.

Además, para una aplicación de corrección de factor de potencia resulta ineficaz, pues sólo regula la tensión de salida, y no regula la corriente de entrada.

Por tanto, este método es considerado insuficiente para un control eficiente, y se deberá añadir un control adicional para compensar estas carencias.

### 2.3.1.2 Control en modo corriente

Al igual que el control en modo tensión, este método regula el ciclo de trabajo del convertidor, sin embargo, se realiza un sensado de corriente, ya sea corriente de salida para aplicaciones de carga de batería (figura (2.26)) o bien la corriente de entrada al convertidor, que debe ser una señal senoidal rectificada sin armónicos y en fase con la tensión, para aplicaciones de corrección de factor de potencia para fuentes de alimentación conmutadas (figura (2.27)).

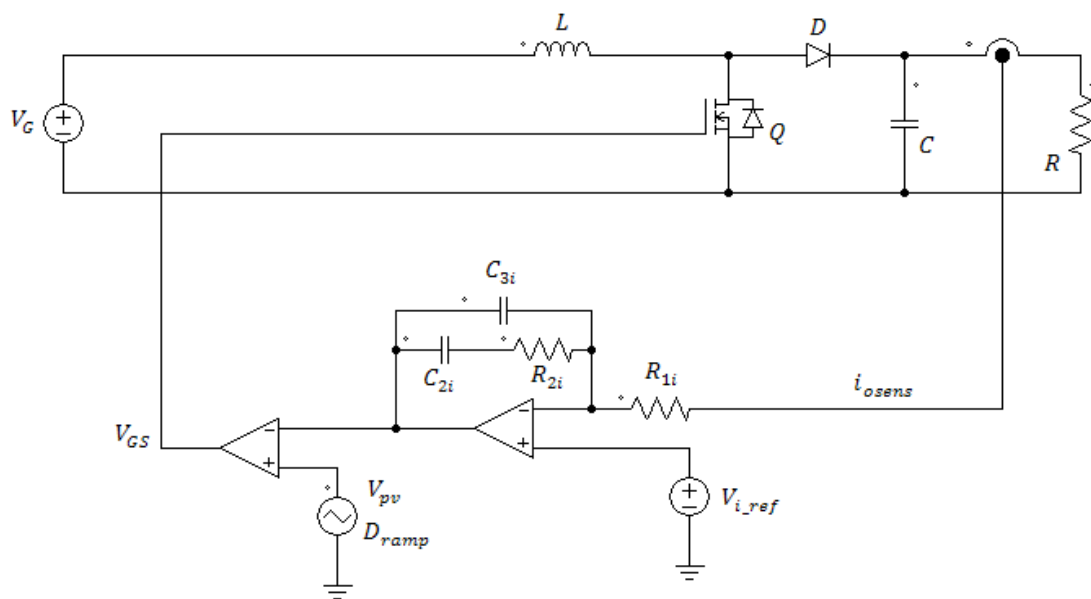


Figura 2. 26 Convertidor CC/CC control en modo corriente.

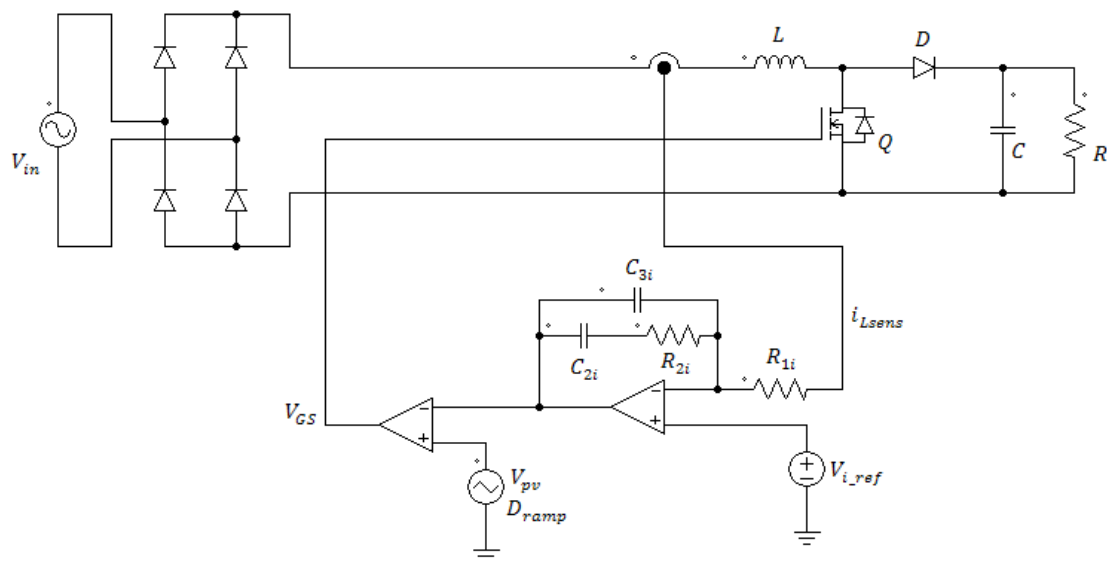


Figura 2. 27 CFP Control en modo corriente.

El corrector de factor de potencia que se describe en este proyecto está implementado como fuente de alimentación para dispositivos de baja potencia, y cuyo rendimiento y eficiencia se consiguen mediante el ajuste del factor de potencia a un valor cercano a la unidad mediante el control de la corriente de entrada. Este método de control permite que la carga que se conecte demande de la red eléctrica una corriente prácticamente sinusoidal.

Por lo tanto, para dispositivos en los que se pretende controlar la tensión de salida en un valor estable, así como la demanda de corriente senoidal que minimice el consumo de potencia reactiva y garantice un funcionamiento eficiente y duradero, resulta muy útil la combinación de los controles en modo tensión y corriente en un mismo lazo de realimentación.

El control elegido para este proyecto es el control modo corriente promediada, que será descrito en el siguiente apartado.

### 2.3.1.3 Control en Modo Corriente Promediada

Es un método de control de dos lazos que combina tanto el control en modo tensión como el control en modo corriente, en la figura (2.28) se muestra el esquema básico de un control en modo corriente promediada.

Mediante este modelo se consigue una mayor precisión a la hora de fijar una tensión de salida.

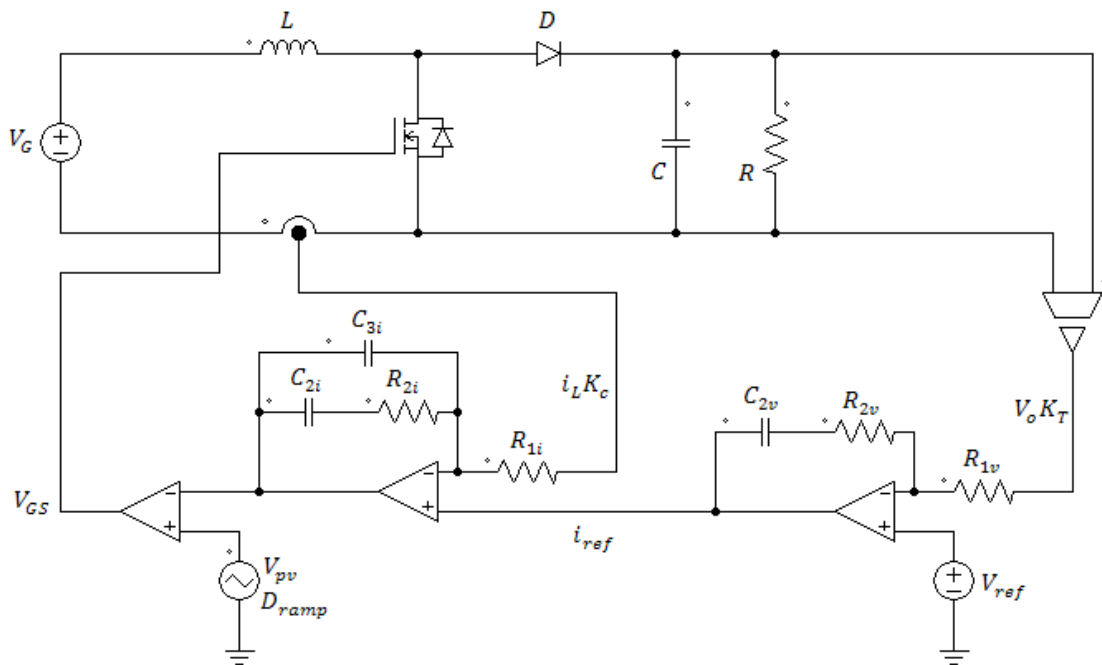


Figura 2. 28 Convertidor elevador con control modo corriente promediada.

Este control se compone de un lazo externo de tensión y un lazo interno de corriente cuyo funcionamiento es similar al de una fuente de corriente, figura (2.29).



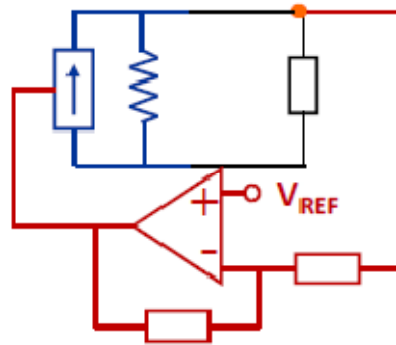


Figura 2. 29 Equivalente lazo interno de corriente (Ref.: [13]).

El control se realiza comparando una señal en diente de sierra con la señal que ha sido filtrada por el regulador del lazo interno de corriente. Esta señal se consigue inicialmente realizando un promedio entre dos señales:

- La señal que ofrece el sensado de tensión a la salida del convertidor  $V_{sens}$ , que no es más que la señal de sensado de corriente a la salida del convertidor  $i_{sens}$  multiplicado por una ganancia K.
- La señal filtrada por el regulador del lazo externo de tensión, que se obtiene sensando la tensión en la carga y comparándola con una referencia.

Este modo de control ofrece las siguientes ventajas:

- La tensión de entrada afecta poco a la ganancia del lazo de corriente
- No presenta inestabilidades para valores de ciclo de trabajo menores de 0,5.
- Regula el valor medio de la corriente
- Es más inmune al ruido ya que el modulador recibe una señal promediada, es decir un valor medio del sensado.
- Elevada ganancia a bajas frecuencias del lazo de corriente.

En relación a un modo de control de un solo lazo, este método presenta los siguientes inconvenientes:

- Diseño más complejo, pues es necesario emplazar un amplificador operacional adicional.
- Al disponer de dos lazos, el cálculo de los parámetros del regulador es más complejo.
- Mayor coste al existir mayor número de componentes.

El circuito de la figura (2.30) se observan los subcircuitos del control modo corriente promediada que serán detallados en el siguiente apartado.

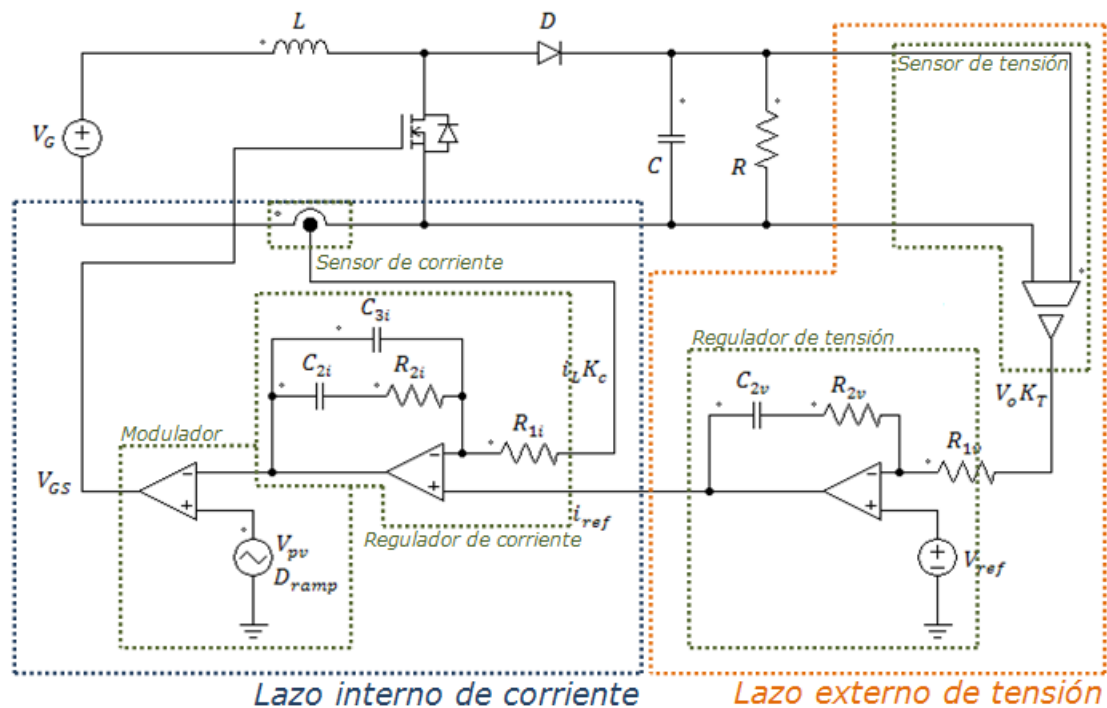


Figura 2. 30 Subcircuitos control modo corriente promediada.

## 2.4 Convertidor elevador control modo corriente promediada

### 2.4.1 Lazo interno de corriente

En este apartado se van a definir los distintos bloques que componen el lazo interno de corriente de un convertidor elevador con control en modo corriente promediada.

El diagrama de bloques del lazo interno de corriente es el que se muestra en la figura (2.31).

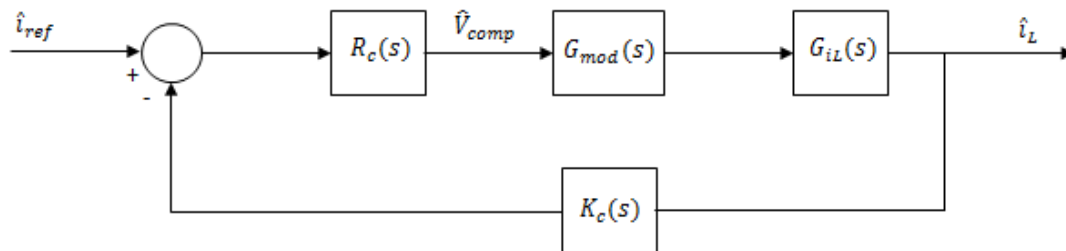


Figura 2. 31 Diagrama de bloques lazo interno de corriente.

Se pueden identificar los siguientes bloques:

- $R_c(s) \rightarrow$  Función de transferencia del regulador de corriente.
- $G_{mod}(s) \rightarrow$  Función de transferencia del modulador.
- $G_{iL}(s) \rightarrow$  Función de transferencia corriente por la bobina-ciclo de trabajo de la planta del convertidor elevador. El cálculo de esta ganancia se encuentra en el apartado del modelado del convertidor elevador en lazo abierto (2.2).
- $K_c(s) \rightarrow$  Ganancia del sensor de corriente.

#### 2.4.1.1 Modulador

Para un convertidor elevador realimentado, el modulador tiene las formas de onda que se muestran en la figura (2.32). Se observa que para determinar el ciclo de trabajo  $d$  que gobierna el disparo del transistor, realiza una comparación entre dos señales:

- Una señal portadora con un valor máximo  $V_p$ , valor mínimo  $V_v$  y valor pico a pico  $V_{pv}$
- Una señal  $V_{comp}$  que proviene de la salida del regulador de corriente como se muestra en la figura (2.31).

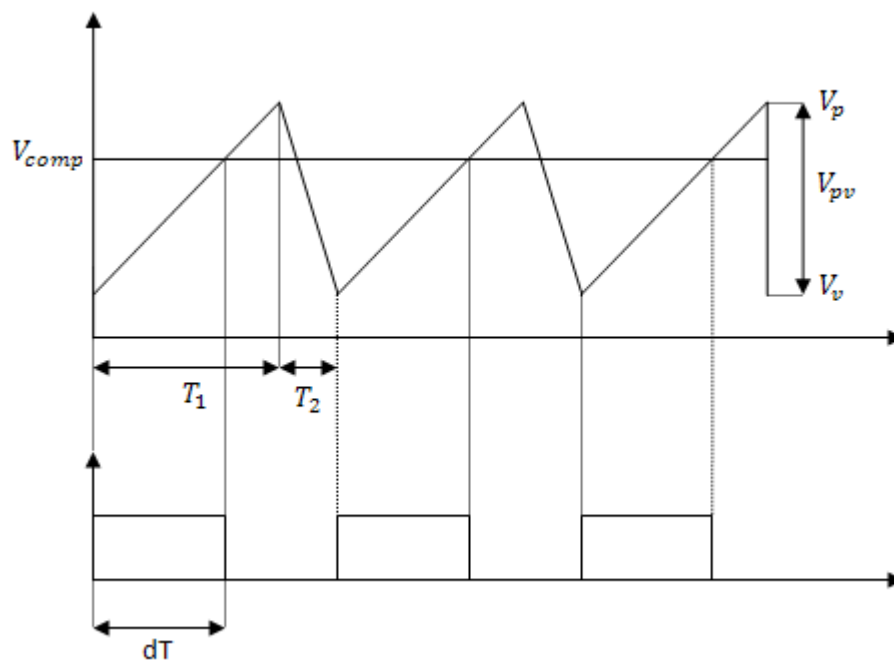


Figura 2. 32 Formas de onda Modulador.

A efectos prácticos, la comparación da lugar a una función de transferencia que no depende de  $V_{comp}$ , sino que es una relación o cociente entre dos valores:

- El valor pico a pico de la señal portadora  $V_{pv}$
- $D_{ramp}$ , que es una relación entre el tiempo de subida de la rampa entre el período de la señal portadora:

$$D_{ramp} = \frac{T_1}{T} \quad [95]$$

Finalmente, la ganancia del modulador  $G_{mod}(s)$  se puede considerar una constante cuyo valor es arbitrario pero típicamente 0.8.

$$G_{mod}(s) = \frac{D_{ramp}}{V_{pv}} \quad [96]$$

Se sustituye [96] en el diagrama de bloques de la figura (2.31)

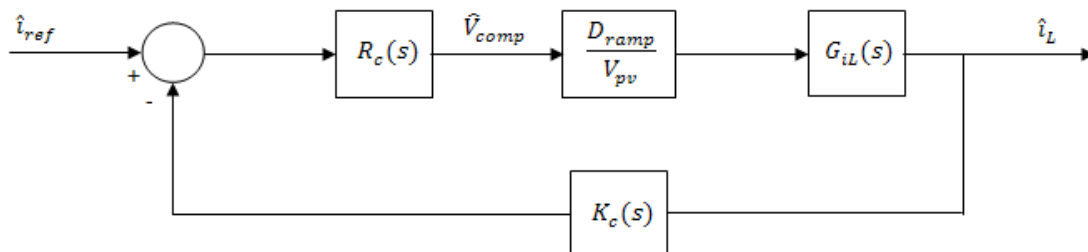


Figura 2. 33 Diagrama de bloques lazo interno de corriente con función de transferencia modulador.

#### 2.4.1.2 Sensor de corriente

La elección de un convertidor elevador para implementar en un CFP tiene la ventaja de generar una distorsión de la corriente de entrada pequeña en comparación con otros convertidores (apartado (1.5.2.1)), pero además, tiene la peculiaridad de que la corriente de entrada coincide con la corriente por la bobina, esto supone que la corriente por la bobina se puede medir mediante una simple resistancia como se muestra en el esquema de la figura (2.34).

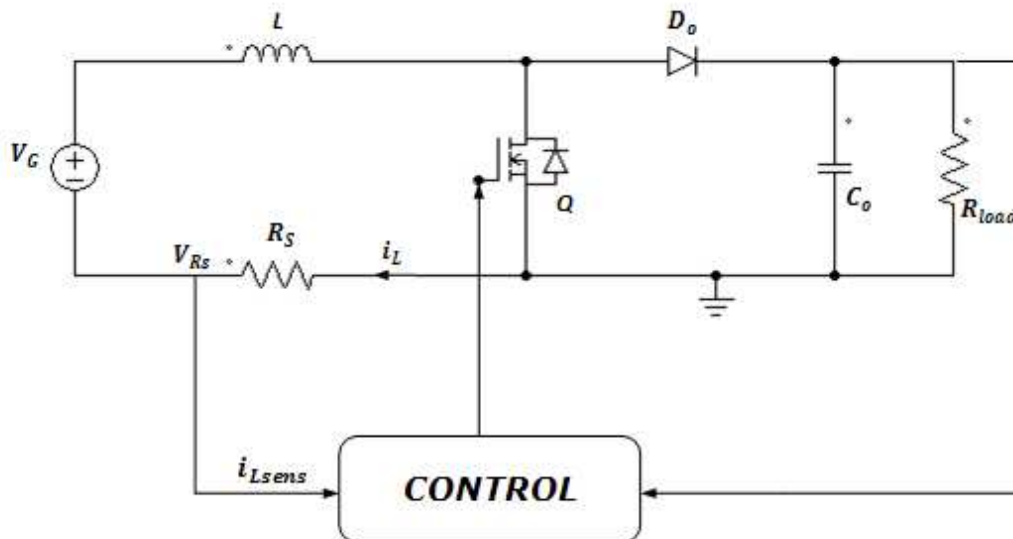


Figura 2. 34 Diagrama colocación del sensor de corriente.

Teniendo en cuenta que uno de los terminales de la resistancia se conecta a masa, la tensión en el otro terminal es:

$$V_{RS} = \hat{i}_L R_S \quad [97]$$

Por tanto la tensión en la resistencia  $R_S$  será la señal de sensado de la corriente:

$$V_{RS} = \hat{i}_{Lsens} \quad [98]$$

La tensión  $V_{RS}$  coincidirá con la corriente  $\hat{i}_L$  para un valor de  $R_S$  igual a  $1\Omega$ . Para atenuar o amplificar la salida del sensor de corriente, basta con dar valor a la resistencia  $R_S$  según la siguiente expresión:

$$\hat{i}_{Lsens} = \hat{i}_L R_S \quad [99]$$

La función de transferencia del sensor de corriente es la siguiente:

$$\hat{i}_{Lsens}(s) = K_c(s) \hat{i}_L(s) \quad [100]$$

Luego se deduce que el valor de la resistencia  $R_S$  es el valor de la ganancia del sensor de corriente:

$$K_c(s) = R_S \quad [101]$$

Para simplificar, se puede dar valor unidad a la resistencia  $R_S$ , luego la ganancia del sensor es:

$$K_c(s) = 1 \quad [102]$$

Se sustituye [102] en el diagrama de bloques del lazo interno de corriente de la figura (2.33) y se obtiene el diagrama de bloques de la figura (2.35).

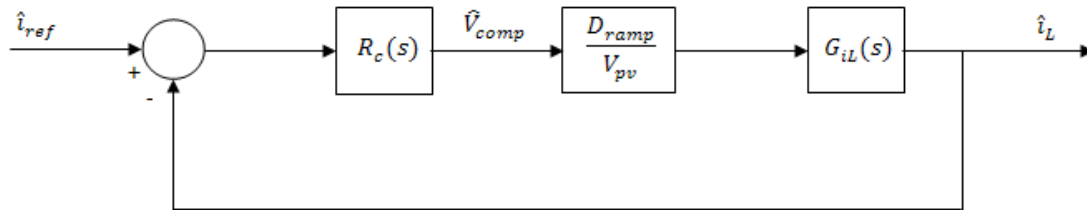


Figura 2. 35 Diagrama de bloques lazo interno de corriente con función de transferencia modulador y sensor de corriente.



#### 2.4.1.3 Regulador de corriente

El tipo de regulador utilizado y sus parámetros están determinados por una serie de consideraciones:

- Elevada ganancia a baja frecuencia para reducir el error en régimen permanente.
- Atenuación a la frecuencia de corte ( $f_c$ ) para reducir el rizado de conmutación.
- Mediante la acción del cero se pretende sumar fase a la planta para que el lazo abierto ( $T(s)$ ) cumpla con el Margen de Fase (MF) necesario para garantizar la estabilidad del sistema.

Entre las distintas características de cada tipo de regulador, se ha optado por el regulador tipo II, cuyo esquema es el de la figura (2.36).

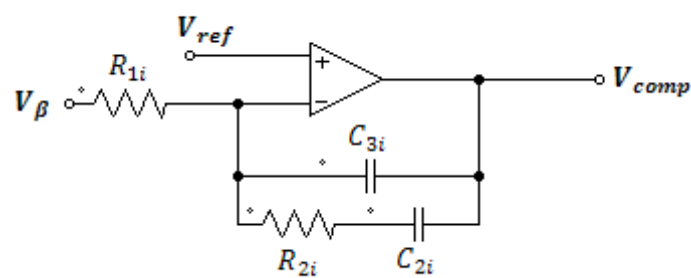


Figura 2. 36 Circuito equivalente regulador de corriente.

En lazo abierto, el regulador tipo II presenta la siguiente función de transferencia:

$$R_c(s) = \left( \frac{1}{R_{1i}(C_{2i} + C_{3i})} \right) \frac{(R_{2i}C_{2i})s + 1}{s \left( 1 + sR_{2i} \frac{C_{2i}C_{3i}}{C_{2i} + C_{3i}} \right)} \quad [103]$$

Se trata de un regulador integrador adicional par polo-cero, es decir, posee un polo en el origen y un polo y un cero adicionales. Su respuesta en frecuencia (ganancia y fase) se muestra en la figura (2.37)

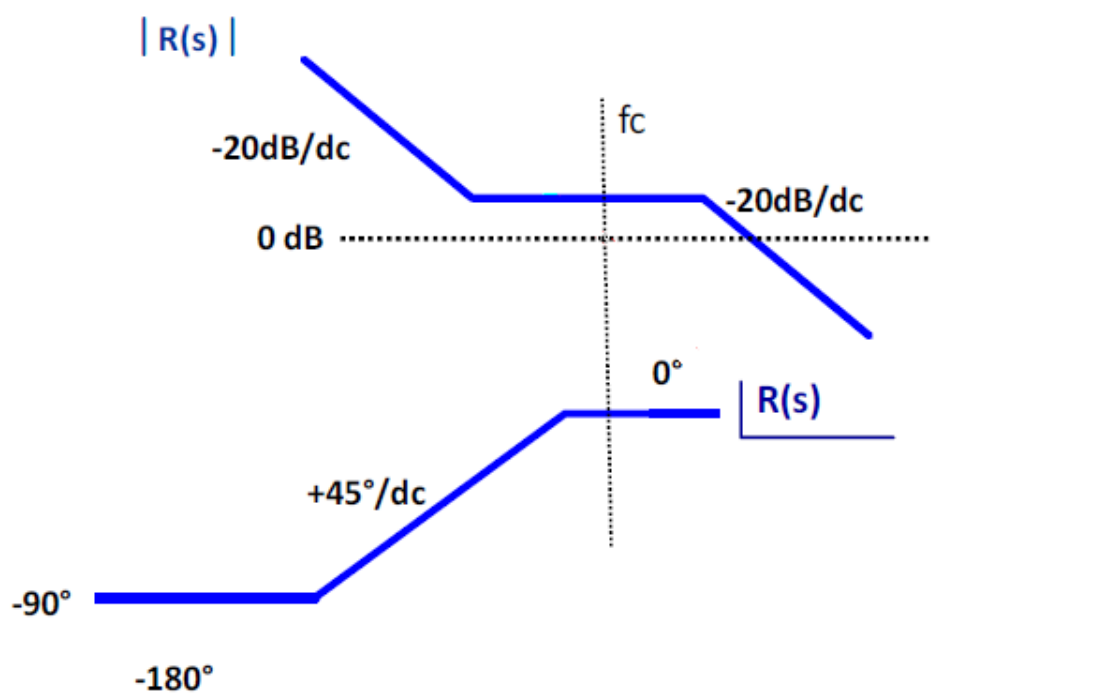


Figura 2. 37 Respuesta en frecuencia regulador tipo II (Ref.: [13]).

Para entender el efecto del regulador sobre la respuesta en frecuencia del conjunto hay que dividir el circuito en dos bloques según la expresión [104].

$$T(s) = TMR(s)R_c(s) \quad [104]$$

Donde,

$R_c(s) \rightarrow$  Regulador de corriente tipo II

$TMR(s) \rightarrow$  Todo menos el regulador, que incluye la planta del convertidor elevador, el modulador y el sensor de corriente.

$$TMR(s) = G_{iL}(s)G_{mod}(s)K_c(s) \quad [105]$$

Sustituyendo las expresiones [96] y [102] en [105].

$$TMR(s) = G_{iL}(s) \frac{D_{ramp}}{V_{pv}} \quad [106]$$

El objetivo de la función de transferencia  $R_c(s)$  es mejorar la respuesta en frecuencia de  $TMR(s)$  para obtener la  $T(s)$  deseada según los criterios que se especificaron al principio del apartado.

En la figura (2.38) se muestra la respuesta en frecuencia en lazo abierto de  $TMR(s)$ ,  $R_c(s)$  y  $T(s)$ .

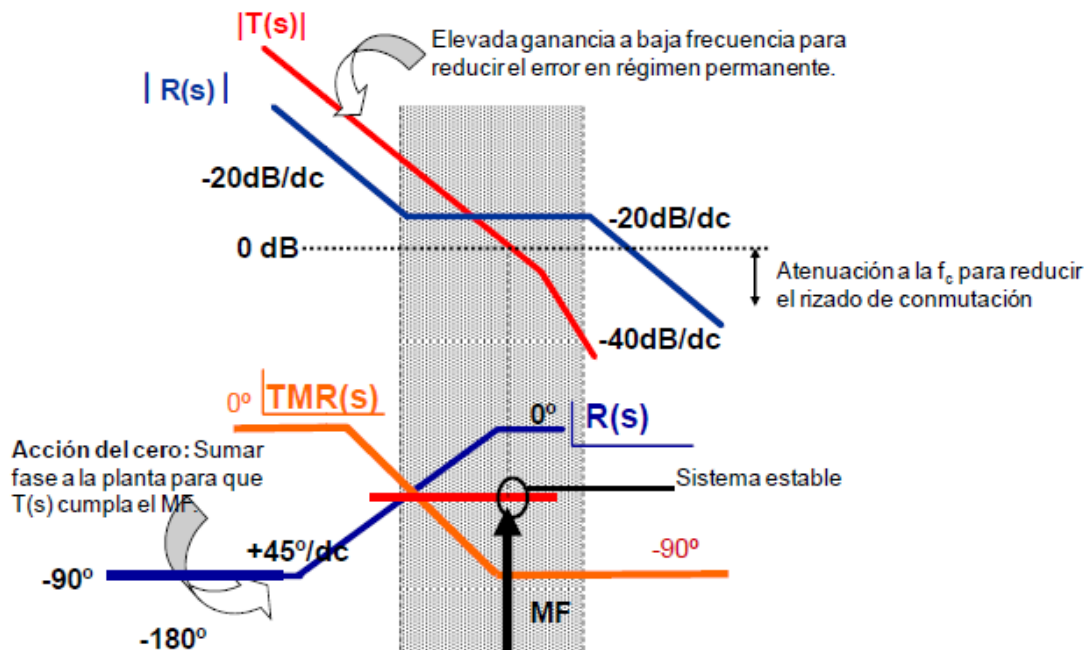


Figura 2. 38 Respuesta en frecuencia de  $R(s)$ ,  $TMR(s)$  y  $T(s)$  (Ref.: [13]).

Se observa como el polo en el origen del regulador consigue elevar la ganancia a baja frecuencia de  $T(s)$ , como el polo adicional atenúa la ganancia de  $T(s)$  a la frecuencia de cruce, y como el cero adicional suma fase a la planta para aumentar el margen de fase.

Una vez analizados los efectos del regulador en la dinámica del sistema, hay que especificar el cálculo de los elementos que componen la función de transferencia del regulador según la expresión [103].

Para ello, primero se debe fijar la posición que adoptan el polo y el cero adicional mediante el método de la K.

Para aplicar el método de la K, se debe conocer la expresión general del regulador, que es una función de transferencia con un polo en el origen y un par polo-cero.

$$R_{tipoII}(s) = \frac{(1 + T_i s)}{(1 + T_i s)s} k_i \quad [107]$$

Donde,

$T_i \rightarrow$  Constante de tiempo del regulador.

$k_i \rightarrow$  Ganancia del regulador.

Se expresa la función de transferencia del lazo interno de corriente como función de TMR(s) y formula general del regulador tipo II.

$$T_{int}(s) = \frac{(1 + T_i s)}{(1 + T_i s)s} k_i TMR(s) \quad [108]$$

Entonces se aplica el criterio del módulo, donde:

$$|T_{int}(s)| = |R_c(s)| |TMR(s)| \quad [109]$$

$$|T_{int}(s)| = 1 \quad [110]$$

Al sustituir  $R_c(s)$  en la expresión general del regulador tipo II, el módulo de los términos del polo y del cero se eliminan y queda la expresión [111].

$$1 = \frac{1}{R_{1i}(C_{2i} + C_{3i})} \frac{1}{s} k_i |TMR(s)| \quad [111]$$

Estableciendo un valor para  $R_{1i}$  que sirva como referencia para el cálculo del resto y la frecuencia de conmutación, las expresiones [112], [113] y [114] determinan el cálculo de los elementos que componen el regulador de corriente.

$$C_{2i} + C_{3i} = \frac{|TMR(f_c)|}{2\pi f_c R_{1i}} \quad [112]$$

$$C_{3i} = \frac{C_{2i} + C_{3i}}{k_i^2} \quad [113]$$

$$R_{2i} = \frac{k_i}{2\pi f_c C_{2i}} \quad [114]$$

La frecuencia del polo en el origen  $f_i$  se expresa en la ecuación [115], la del cero  $f_z$  en [116] y la del polo  $f_p$  en [117].

$$f_i = \frac{1}{2\pi R_{1i}(C_{2i} + C_{3i})} \quad [115]$$

$$f_z = \frac{1}{2\pi R_{2i} C_{2i}} = \frac{f_c}{k_i} \quad [116]$$

$$f_p = \frac{1}{2\pi R_{2i} \frac{C_{2i} C_{3i}}{C_{2i} + C_{3i}}} = f_c k_i \quad [117]$$

Para conocer el comportamiento del regulador en lazo cerrado, se observa el esquema general de la figura (2.36) y se sustituye las señales de entrada por las señales del lazo de control que están conectadas al regulador de corriente, en este caso:

$$V_{ref} = \hat{i}_{ref} \quad [118]$$

$$V_{\beta} = \hat{i}_{Lsens} \quad [119]$$

Además, para facilitar los cálculos, se simplifican los elementos pasivos del circuito de la siguiente forma:

$$Z_1 = R_{1i} \quad [120]$$

$$Z_2 = (R_{2i} + C_{2i}) // C_{3i} \quad [121]$$

Y por tanto:

$$R_c(s) = \frac{Z_2}{Z_1} \quad [122]$$

La figura (2.39) muestra el esquema del regulador de corriente aplicado al lazo de realimentación.

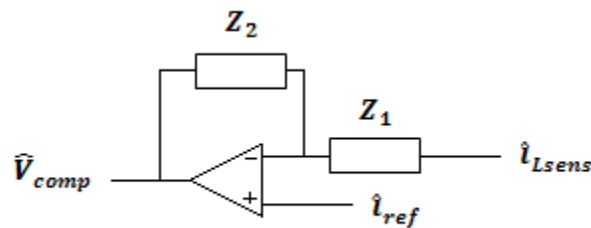


Figura 2. 39 Circuito equivalente regulador de corriente simplificado.

Donde  $\hat{V}_{comp}$  es la tensión de salida del regulador y de entrada al modulador, y sigue la expresión [123].

$$\hat{V}_{comp} = \hat{i}_{ref} - \frac{Z_2}{Z_1}(\hat{i}_{ref} - \hat{i}_{Lsens}) \quad [123]$$

Representando la expresión [123] mediante diagrama de bloques se obtiene la figura (2.40)

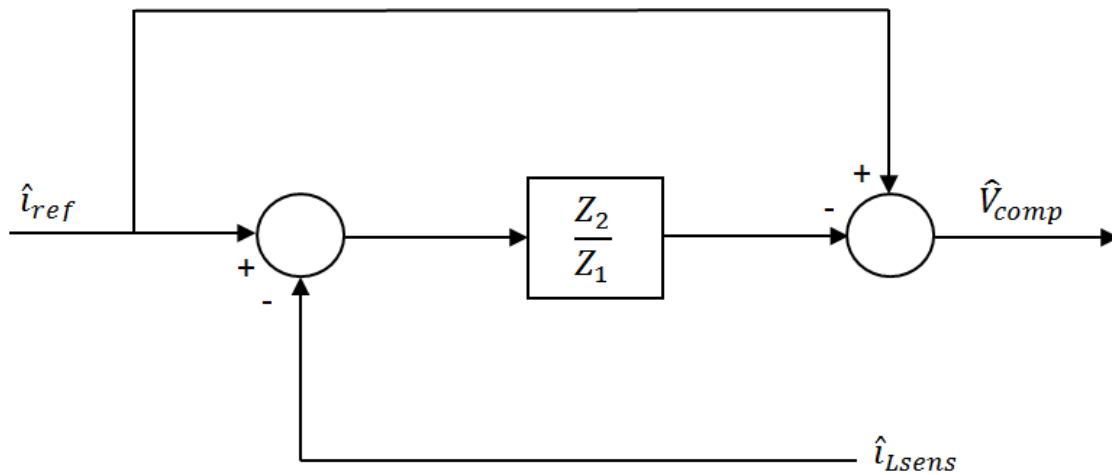


Figura 2. 40 Diagrama de bloques ecuación [123].

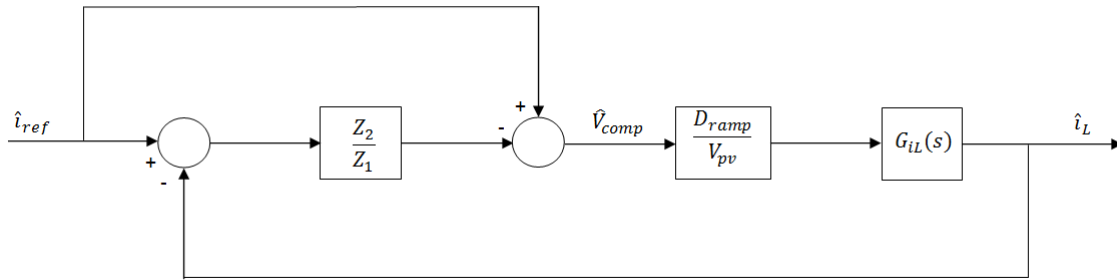
Teniendo en cuenta las expresiones [124] y [125]:

$$\hat{i}_{Lsens}(s) = K_c(s)\hat{i}_L(s) \quad [124]$$

$$K_c(s) = 1 \quad [125]$$



Podemos concluir que la señal que proporciona el sensor de corriente es exactamente la corriente por la bobina. Si se sustituye el diagrama de la figura (2.40) en (2.35) se obtiene (2.41).



**Figura 2. 41 Diagrama de bloques lazo interno de corriente con función de transferencia del modulador, sensor de corriente y regulador de corriente.**

Resolviendo el diagrama de bloques se obtiene [126]

$$\frac{\hat{i}_L}{\hat{i}_{ref}} = \frac{G_{iL}(s) \left( \frac{D_{ramp}}{V_{pv}} \right) \left( 1 - \frac{Z_2}{Z_1} \right)}{1 - G_{iL}(s) \left( \frac{D_{ramp}}{V_{pv}} \right) \frac{Z_2}{Z_1}} \quad [126]$$

Teniendo en cuenta las expresiones [96], [104], [105], [122] y [125], se sustituyen en [126] para obtener la expresión [127].

$$\frac{\hat{i}_L}{\hat{i}_{ref}} = \frac{TMR(s)(1 - R_c(s))}{(1 - T(s))} \quad [127]$$

#### 2.4.2 Lazo externo de tensión

Este apartado tiene como objetivo conocer los elementos que componen el diagrama de bloques del lazo externo de tensión e integrarlo al diagrama de bloques del lazo interno de corriente.

El diagrama de bloques básico del lazo externo de tensión se muestra en la figura (2.42).

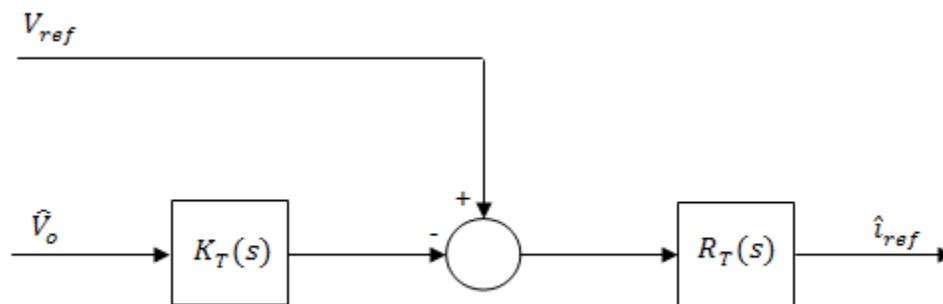


Figura 2. 42 Diagrama de bloques lazo externo de tensión.

Conociendo las expresiones en pequeña señal de la tensión de salida  $\hat{V}_o$  y corriente por el diodo  $\hat{i}_D$  desarrolladas en el apartado del convertidor elevador en lazo abierto, [129] y [128], y su respectivo diagrama de bloques de la figura (2.43), se puede determinar la corriente de referencia  $\hat{i}_{ref}$  en términos del ciclo de trabajo  $\hat{d}$ , corriente en la bobina  $\hat{i}_L$  y tensión de referencia  $\hat{V}_{ref}$  tal y como muestra la figura (2.44).

$$\hat{i}_D(s) = -I_L \hat{d}(s) + (1 - D) \hat{i}_L(s) \quad [128]$$

$$\hat{v}_o(s) = \hat{i}_D(s)Z_{RC}(s) \quad [129]$$

Sustituimos [129] en [128] y se obtiene [130].

$$\hat{v}_o(s) = \left( -I_L \hat{d}(s) + (1 - D) \hat{i}_L(s) \right) Z_{RC}(s) \quad [130]$$

La ecuación [130] corresponde al diagrama de bloques de la figura (2.43).

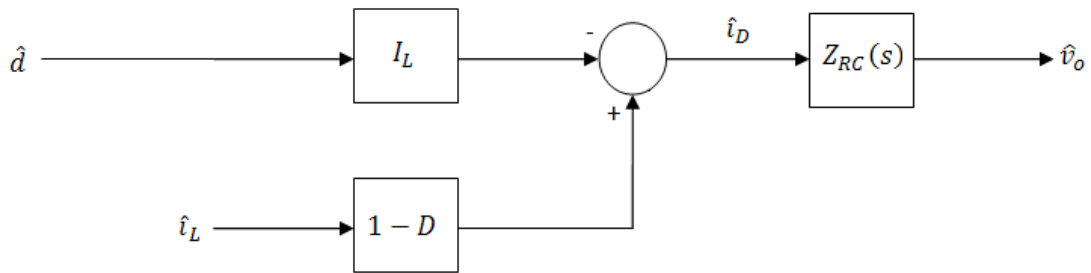


Figura 2. 43 Diagrama de bloques ecuación [130].

Añadiendo la figura (2.43) en (2.42) obtenemos el diagrama de bloques del lazo externo de tensión desarrollado (2.44).

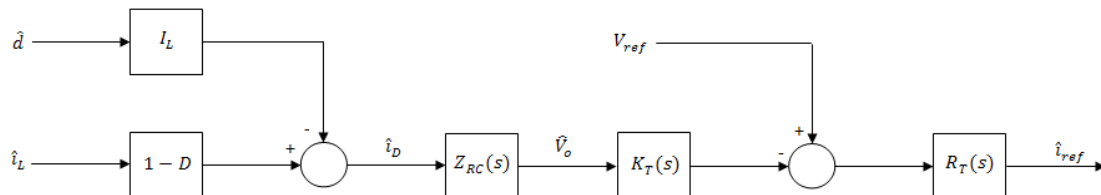
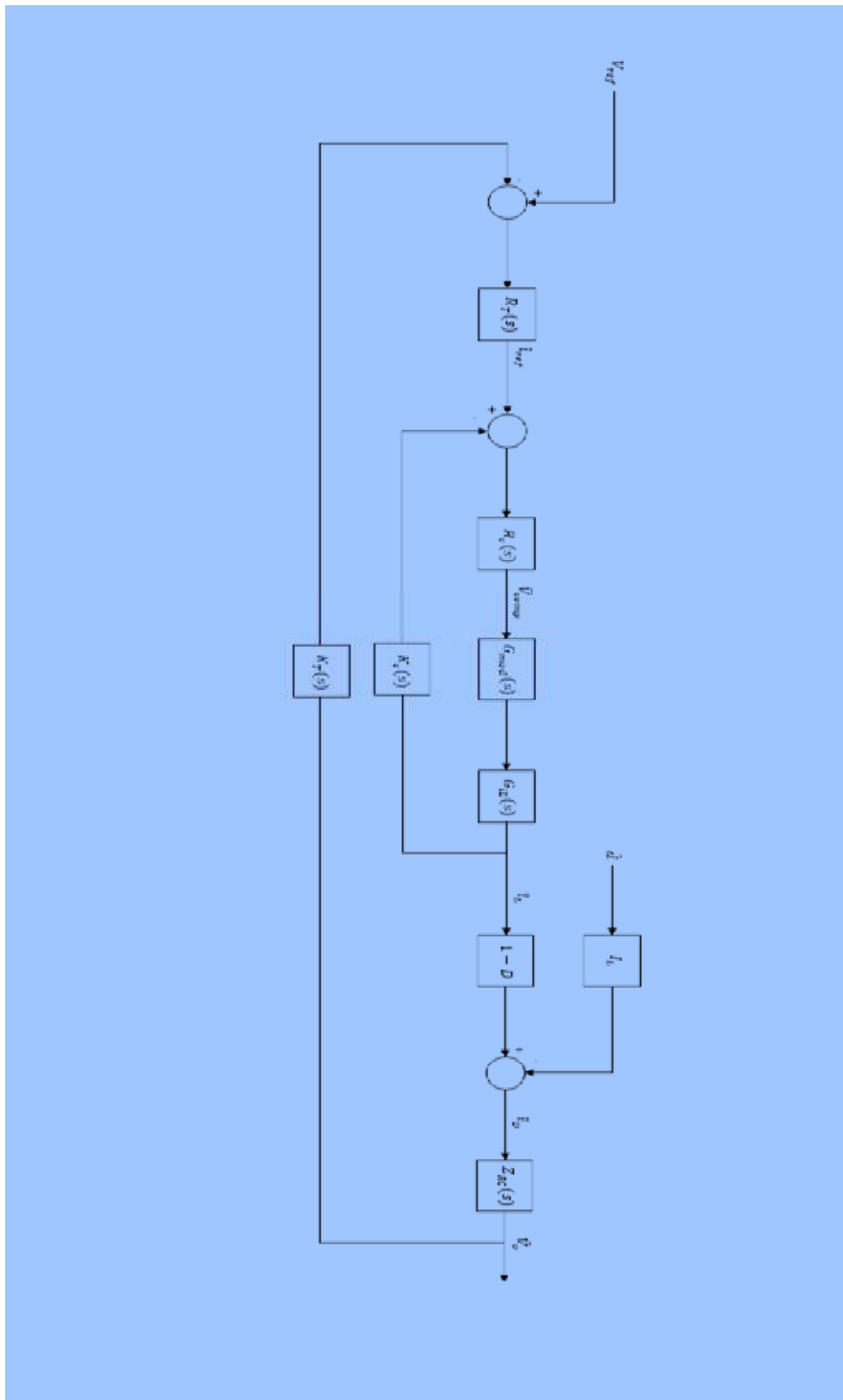


Figura 2. 44 Diagrama de bloques lazo externo de tensión con ecuación [130].



El diagrama de bloques de la figura (2.44) tiene las condiciones adecuadas para añadirlo al diagrama de bloques del lazo interno de corriente y conformar un diagrama global del control por corriente promediada, mostrado en la figura (2.45).



**Figura 2. 45 Diagrama de bloques convertidor elevador control corriente promediada.**

#### 2.4.2.1 Regulador de tensión

Para el lazo externo de tensión se ha optado por un regulador PI, cuyo esquema, es el de la figura (2.46).

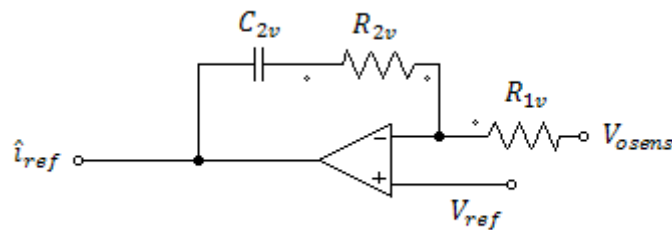


Figura 2. 46 Circuito equivalente regulador de tensión.

Se observa en la figura (2.46) los siguientes elementos:

- $R_{1v}R_{2v}C_{2v} \rightarrow$  Parámetros propios de un regulador PI
- $V_{osenz} \rightarrow$  Señal proporcionada por el sensor de tensión a la salida del convertidor elevador. Su valor será la tensión de salida multiplicada por la ganancia del sensor:

$$V_{osenz} = V_o K_T \quad [131]$$

- $V_{ref} \rightarrow$  Tensión de referencia que se compara con la señal  $V_{osenz}$
- $\hat{i}_{ref} \rightarrow$  Tensión de salida del regulador de tensión que sirve como referencia al regulador del lazo interno de corriente.

Este regulador está compuesto por un polo en el origen y un cero. El polo en el origen aporta ganancia a frecuencias bajas y el cero permite mejorar el margen de fase. La respuesta en frecuencia del regulador PI se muestra en la figura (2.47).

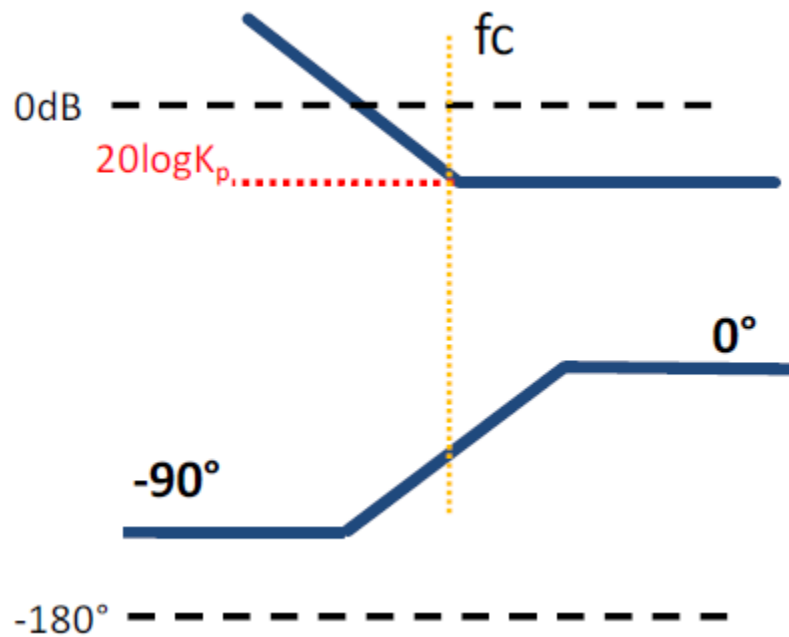


Figura 2. 47 Respuesta en frecuencia regulador PI (Ref.: [13]).

Para simplificar el cálculo de la función de transferencia del regulador, se simplifican los términos del mismo como se muestra en la figura (2.48).

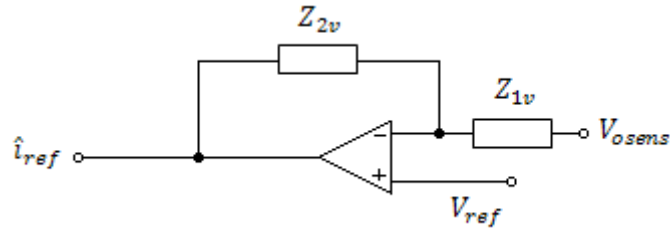


Figura 2. 48 Circuito equivalente regulador de tensión simplificado.

Donde,

$$Z_{1v} = R_{1v} \quad [132]$$

$$Z_{2v} = R_{2v} \frac{1}{C_{2v}s} \quad [133]$$

Mediante el principio de superposición:

$$i_{ref} = V_{ref} - \frac{Z_{2v}}{Z_{1v}} (V_{ref} - V_{oses}) \quad [134]$$

Con la expresión [134] se halla la ganancia del regulador del lazo externo:

$$K_T(s) = \frac{Z_{2v}}{Z_{1v}} \quad [135]$$

La expresión [134] representa el diagrama de bloques de la figura (2.49).



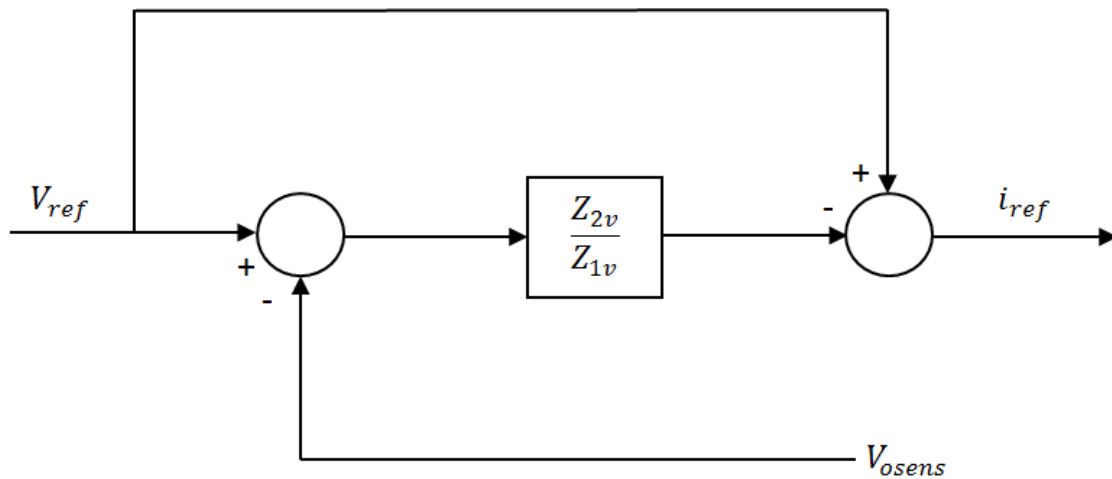


Figura 2. 49 Diagrama de bloques ecuación [134].

Se incluye el diagrama de la figura (2.49) en (2.44) y se obtiene (2.50).

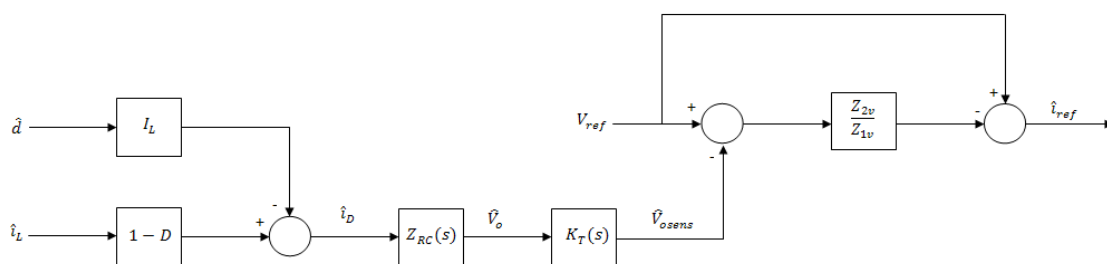


Figura 2. 50 Diagrama de bloques lazo externo de tensión con ecuación [130] y función de transferencia del regulador de tensión.

El cálculo de los componentes del regulador se obtiene a partir de la función de transferencia de la ganancia del regulador expresada en estos términos:

$$R_T(s) = \frac{R_{2v}C_{2v}s + 1}{R_{1v}C_{2v}s} \quad [136]$$

El cálculo de los valores de los componentes del regulador de tensión se realiza a partir de las expresiones [137] y [138].

$$R_{2v} = K_p R_{1v} \quad [137]$$

$$C_{2v} = \frac{K_i}{R_{2v}} \quad [138]$$

Donde,

$K_p \rightarrow$  Constante de proporcionalidad.

$K_i \rightarrow$  Constante integral.

#### 2.4.2.2 Sensor de tensión

El sensor utilizado para medir la tensión de salida puede modelarse como un divisor de tensión. La señal sensada es el resultado de aplicar una ganancia a la propia tensión de salida [140], y servirá como entrada al regulador del lazo externo de tensión.

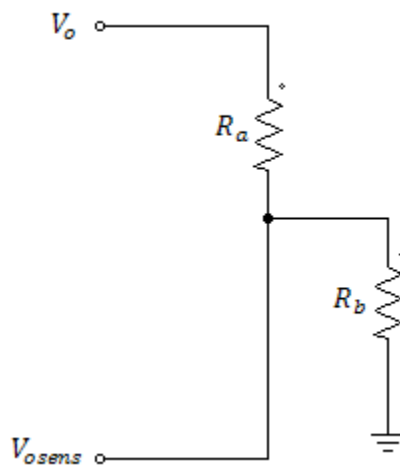


Figura 2. 51 Circuito equivalente sensor de tensión.

La figura (2.51) representa el sensor de tensión del lazo externo, cuya función de transferencia es un divisor de tensión.

$$\frac{V_{osens}}{V_o} = \frac{R_b}{R_b + R_a} \quad [139]$$

$$V_{osens} = V_o K_T \quad [140]$$

La ganancia del sensor de tensión se expresa en la ecuación [141].

$$K_T(s) = \frac{R_b}{R_b + R_a} \quad [141]$$

Cálculo de  $R_a$  y  $R_b$

En condiciones normales, es decir, cuando no se produce ninguna perturbación en ningún parámetro del circuito, los parámetros sensados de entrada a los reguladores adoptan el valor de la referencia con la que se comparan. La ganancia del sensor de tensión se determina con esta situación, donde la señal sensada  $V_{osens}$  tiene valor  $V_{ref}$

Suponiendo valores típicos:

$$V_o = 400V$$

$$V_{ref} = 7.5V$$

La ganancia del sensor es exactamente:

$$K_T(s) = \frac{R_b}{R_b + R_a} = \frac{V_{osens}}{V_o} = \frac{V_{ref}}{V_o} = \frac{7.5}{400} = 0.01875$$

El cálculo de las resistencias  $R_a$  y  $R_b$  tiene por tanto un grado de libertad, se puede definir el valor de una y entonces calcular la otra.

$$R_a = 52.33R_b$$



## CAPÍTULO 3 DISEÑO DEL CORRECTOR DE FACTOR DE POTENCIA

### 3.1 Introducción

En el presente capítulo se va a realizar una descripción de los subcircuitos que componen el corrector de factor de potencia.

A lo largo de los apartados (2.2) y (2.3), se ha descrito el modelado de un convertidor elevador en lazo abierto y en lazo cerrado. El corrector de factor de potencia que tiene lugar en este trabajo está fundamentado en un convertidor elevador con control por corriente promediada, descrito en el capítulo (2.4), sin embargo, existen una serie de diferencias.

El circuito equivalente del convertidor realimentado se muestra en la figura (3.1). Se observa que su modelado está previsto como un convertidor CC/CC con control modo corriente promediada pero sin corrector de factor de potencia.

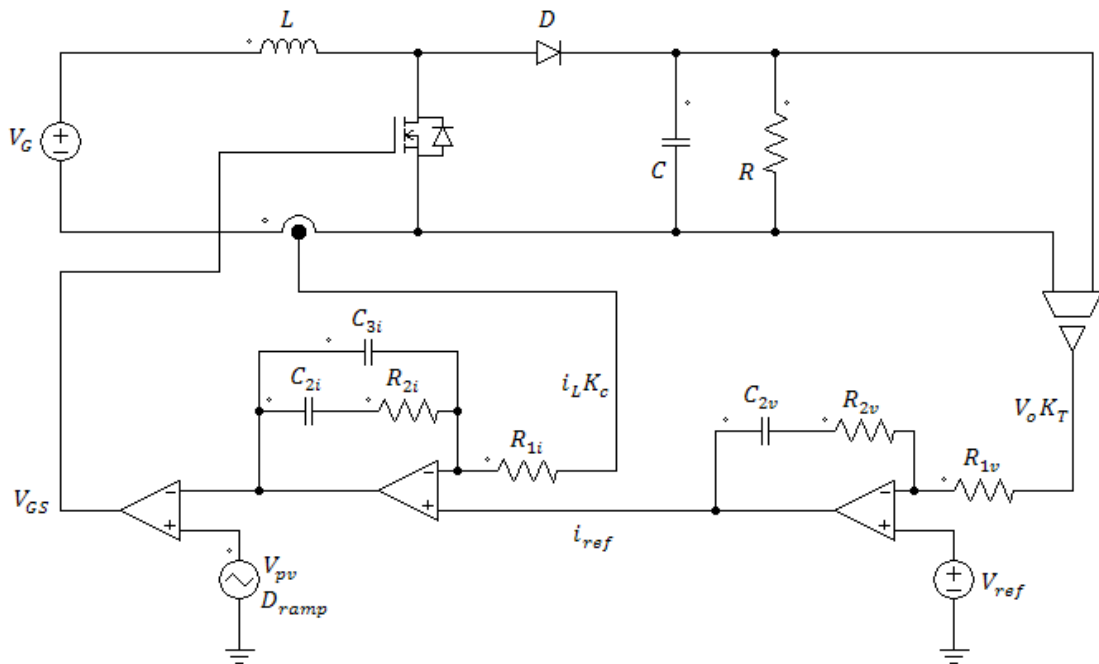


Figura 3. 1 Convertidor elevador realimentado.

El convertidor corrector de factor de potencia es una aplicación de fuente de alimentación conmutada de equipos conectados a la red, es decir es un convertidor CA/CC.

Luego la primera diferencia fundamental es que el CFP debe rectificar la tensión sinusoidal proporcionada por la red. Esta peculiaridad supondrá la necesidad de añadir ciertos elementos al convertidor CC/CC realimentado.

La figura (3.2) muestra un esquema con la configuración básica de un CFP.

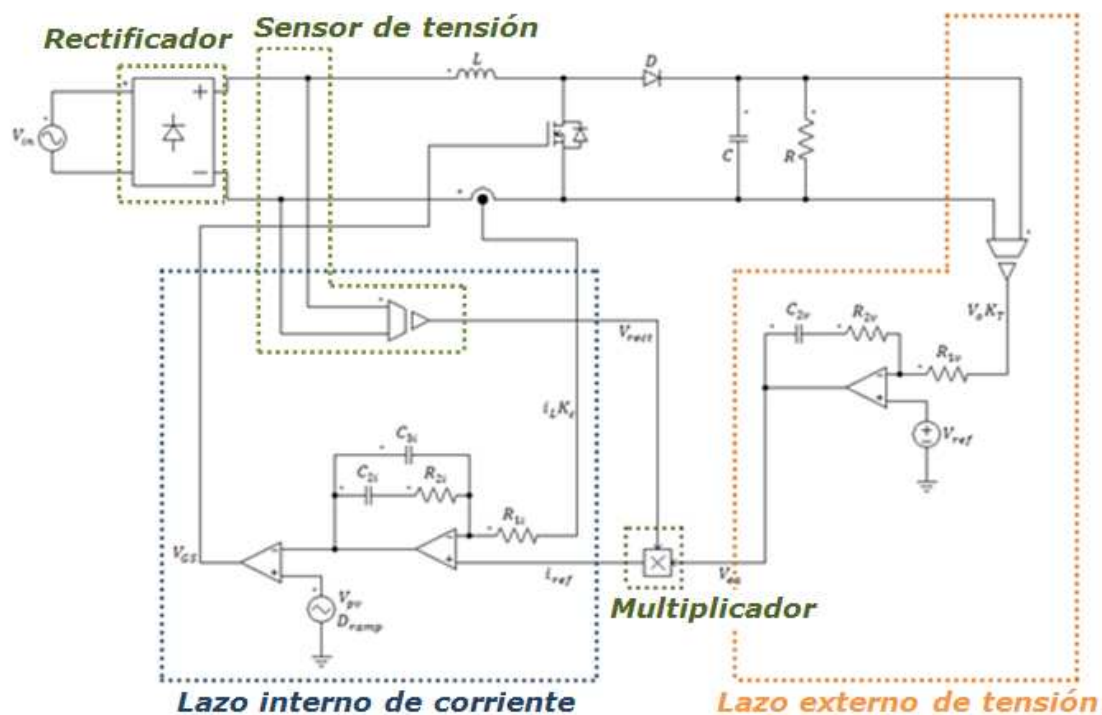


Figura 3. 2 Esquema básico convertidor elevador corrector de factor de potencia.

Se observa en la figura (3.2) una serie de elementos que deben añadirse al convertidor elevador con control modo corriente promediada para funcionar como convertidor corrector de factor de potencia:

- Puente rectificador de onda completa.

Debido a que la tensión de alimentación es sinusoidal y la tensión de salida que proporciona el convertidor debe ser continua, se debe rectificar la tensión de la red mediante este rectificador.

- Sensor de tensión adicional.

En un el convertidor CC/CC, la señal sensada de corriente por la bobina seguía la referencia de corriente del lazo interno, esta referencia es una señal continua con el valor de la corriente por la bobina más una señal continua de error proveniente del lazo externo en el caso de que se produjera alguna perturbación. Es decir, la corriente por la bobina seguía una señal continua de referencia cambiando la señal de modulación del MOSFET. En un convertidor CA/CC CFP la corriente media por la bobina sigue una referencia sinusoidal rectificada. Este hecho implica que a la señal de referencia debe “añadirse” la forma de onda de tensión sinusoidal rectificada para la posterior modulación.

- Multiplicador.

Tiene como función convertir la señal de error  $V_{ea}$  en una referencia de corriente para el lazo interno. Para ello, este bloque realiza la multiplicación entre esta señal y una señal proporcionada por el sensor de tensión antes mencionado, que da “forma” a esta señal de error para que la corriente por la bobina siga la referencia adecuada.

Estos elementos son indispensables para esta aplicación, pero no los únicos. Existen distintos subcircuitos adicionales que se añaden para mejorar las prestaciones, y serán descritos a continuación.



El esquemático del circuito elegido se muestra en la figura (3.3).

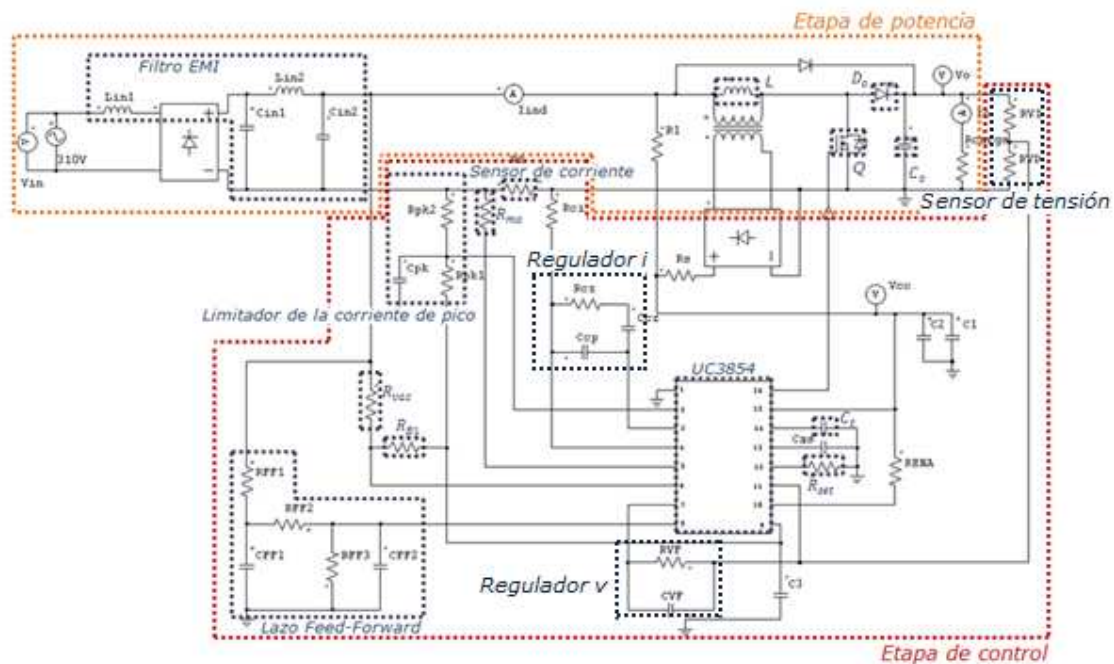


Figura 3. 3 Subcircuitos convertidor elevador CFP.

A diferencia del esquemático de la figura (3.2), en la figura (3.3) se observan una serie de componentes como el filtro EMI, el limitador de corriente de pico, el lazo Feed-Forward, el integrador UC3854, así como una serie de resistencias y condensadores adicionales que tienen como objetivo mejorar el factor de potencia.

Se observa que parte del circuito del lazo interno y del externo están implementados en el subcircuito del integrado UC3854, que integra, entre otros elementos, los amplificadores operacionales, el modulador y el multiplicador.

A continuación, se explicará de forma detallada los distintos subcircuitos y el cálculo de cada uno de los valores de los componentes a excepción de aquellos que son calculados de manera automática por la herramienta SmartControl de Psim en el capítulo 4.

## 3.2 Diseño de la etapa de potencia

### 3.2.1 Parámetros iniciales

El primer parámetro a tener en cuenta es la potencia de salida, que se ha decidido diseñar a 250W.

Tanto la tensión de línea como la frecuencia de la red eléctrica es variable según el lugar, se ha considerado un rango de tensión de entrada entre 80Vac y 265Vac y una frecuencia entre 47Hz y 65Hz. El valor de frecuencia utilizado será 50Hz

El convertidor elevador (Boost), utilizado para la etapa de potencia, se diseña típicamente con una tensión de salida de 400V.

La carga, que se implementará como una resistencia, se determinará de la siguiente forma:

$$R_{carga} = \frac{V_o^2}{P_o} = \frac{400^2}{250} = 640\Omega \quad [142]$$

En cuanto a la frecuencia de conmutación, su valor es arbitrario, pero debe ser lo suficientemente alta para que el circuito de potencia sea pequeño y la corriente tenga poca distorsión y lo suficientemente baja para que tenga una alta eficiencia. Se estima que entre 20kHz y 300kHz se encuentra el valor recomendable, se ha elegido un valor de 100kHz, pudiendo ser algo menor en el caso de convertidores de alta potencia para minimizar pérdidas. La adición de supresores para ayudar a la conmutación del transistor puede permitir frecuencias de conmutación mayores.

Por lo tanto:

<b>Potencia de salida</b>	<b><math>P_o</math></b>	<b>250W</b>
<b>Tensión de entrada mínima (eficaz)</b>	$V_{in(eff)min}$	80V
<b>Tensión de entrada máxima (eficaz)</b>	$V_{in(eff)max}$	265V
<b>Frecuencia de entrada</b>	$f_{in}$	50Hz
<b>Tensión a la salida</b>	$V_o$	400V
<b>Resistencia de carga</b>	$R_{carga}$	640 $\Omega$
<b>Frecuencia de conmutación</b>	$f_{sw}$	100KHz

Tabla 3. 1 Parámetros iniciales de la etapa de potencia.

### 3.2.2 Bobina $L$

La inductancia de la bobina determina la cantidad de rizado de alta frecuencia de la corriente de entrada.

El valor de pico de la corriente de entrada se expresa según la ecuación:

$$I_{in(pico)} = \frac{\sqrt{2} P_o}{V_{in(ef)}} \quad [143]$$

Si se quiere hallar el valor máximo de la corriente de entrada, la tensión de entrada debe ser la mínima, es decir el límite inferior del rango de tensiones de entrada, en este caso 80V.

$$I_{in(pico)max} = \frac{\sqrt{2} P_o}{V_{in(ef)min}} \quad [144]$$

Donde la tensión mínima eficaz es el valor de la inductancia en la bobina se define a partir del rizado máximo de corriente en la bobina diseñado, que suele elegirse al 20% del valor máximo de pico de la tensión de entrada, un valor mayor llevaría al convertidor a trabajar en MCD y el filtro de entrada se diseñaría más grande para atenuar el rizado de corriente de alta frecuencia.

Rizado máximo de corriente por la bobina:

$$\Delta I_{max} = 20\% \text{ de } I_{in(pico)max} = \frac{0.2 \sqrt{2} P_o}{V_{in(ef)min}} \quad [145]$$

La expresión utilizada para calcular la inductancia en la bobina del convertidor es la siguiente:

$$L = \frac{V_{in(pico)} D}{f_s \Delta I_{max}} \quad [146]$$

Donde  $f_s$  es la frecuencia de conmutación y D es el ciclo de trabajo y corresponde con la ecuación:

$$D = \frac{V_o - V_{in(pico)}}{V_o} \quad [147]$$

En el caso del diseño propuesto, la inductancia de debe diseñar en base a los valores límite, es decir, para el valor mínimo de tensión de entrada, valor máximo de corriente de entrada, rizado máximo de corriente por la bobina, y ciclo de trabajo calculado para esos valores.

$$L = \frac{V_{in(pico)min} D}{f_s \Delta I_{max}} = \frac{V_{in(pico)min} \left( \frac{V_o - V_{in(pico)min}}{V_o} \right)}{f_s \Delta I_{max}} \quad [148]$$

### 3.2.3 Condensador de salida $C_o$

Los factores que influyen en el cálculo de la capacidad del condensador de salida son los siguientes:

- Rizado de corriente a la frecuencia de conmutación.
- Segundo armónico del rizado de corriente.
- Tensión de salida.
- Rizado de la tensión de salida.
- Hold-up time.

El Hold-up time  $\Delta t$  es el tiempo en el que se mantiene la tensión de salida cuando la alimentación se desconecta. Los valores típicos de este parámetro rondan entre 15ms y 50ms. Se ha seleccionado para el diseño un valor de 34ms.

La capacidad del condensador de salida está determinada con la siguiente expresión, si bien para una tensión de salida de 400V la capacidad por unidad de potencia se estima entre  $1\mu F/W$  y  $2\mu F/W$ .

$$C_o = \frac{2P_o \Delta t}{V_o^2 - V_{o(min)}^2} \quad [149]$$

---

#### 3.2.4 Diodo $D_o$

El diodo que se va a seleccionar debe, en primer lugar, soportar una determinada caída de tensión y una determinada corriente. En particular, la tensión de rotura debe ser mayor o igual que la tensión de salida y la corriente máxima mayor que la corriente de pico máxima por la bobina. Existen una gran variedad de diodos, en este diseño se ha escogido un diodo con una tensión de rotura de 600V y una corriente máxima de 8A, considerándose suficientes.

En segundo lugar, una vez fijados los valores máximos de tensión y corriente, lo siguiente a considerar es minimizar las pérdidas relacionadas con la conmutación, pues el diodo y el transistor funcionan a una frecuencia de 100kHz de manera complementaria. El parámetro para este efecto es el llamado  $t_a$ : “time to reach the peak reverse current” de la hoja de características o tiempo en alcanzar la corriente inversa.

Con esto, se ha seleccionado el diodo **STTA806D** de 600V, 8A, y 25ns.

Debido a las pérdidas por conducción y por corriente inversa típicas de un diodo, se debe diseñar un disipador para garantizar el funcionamiento del diodo en las condiciones que impone el circuito.

Para tal efecto, se debe calcular las pérdidas totales del diodo en las condiciones límite, es decir, aquellas condiciones iniciales que suponen la máxima disipación de energía.

La disipación máxima se produce cuando la corriente que atraviesa el diodo es la máxima posible, y esto se produce cuando la tensión de entrada es la mínima dentro del rango determinado, es decir,  $V_{in(ef)} = V_{in(ef)min} = 80V$

Con esta condición, se puede calcular el valor teórico de la corriente por el diodo, o bien, para mayor exactitud, observar el valor medio y eficaz de la corriente por el diodo mediante simulación, una vez se especifiquen los valores de todos los componentes.

Las pérdidas totales en el diodo son la suma de las pérdidas por conducción con las pérdidas por corriente inversa, es decir:

$$P_T = P_c + P_{inv} \quad [150]$$

Las pérdidas por conducción se calculan mediante la siguiente expresión:

$$P_c = 1.15I_{Do(media)max} + 0.043I_{Do(eficaz)max}^2 \quad [151]$$

Las pérdidas por corriente inversa están estimadas en el 10% de las pérdidas por conducción. Las pérdidas totales serán por tanto:

$$P_T = (1.1)(1.15I_{Domax(media)} + 0.043I_{Domax(eficaz)}^2) \quad [152]$$

Para seleccionar un disipador para un determinado encapsulado, se debe conocer su resistencia térmica. La expresión que define la resistencia térmica se obtiene despejando el término  $R\theta_{s-a}$  de la siguiente asociación de resistencias en serie:

$$R\theta_{j-a} = R\theta_{j-c} + R\theta_{c-s} + R\theta_{s-a} \quad [153]$$

Donde:

$R\theta_{j-a} \rightarrow$  Resistencia térmica juntura-ambiente o resistencia térmica total.

$R\theta_{j-c} \rightarrow$  Resistencia térmica juntura-cápsula.



$R\theta_{c-s} \rightarrow$  Resistencia térmica cápsula-disipador.

$R\theta_{s-a} \rightarrow$  Resistencia térmica disipador-ambiente.

La potencia total disipada por el diodo define la resistencia térmica total por la siguiente ecuación:

$$R\theta_{j-a} = \Delta T / P_T \quad [154]$$

Donde  $\Delta T$  es la diferencia de temperatura entre la temperatura máxima del diodo en conducción  $T_o$  y la temperatura ambiente  $T_{amb}$ . Por lo tanto:

$$R\theta_{j-a} = (T_o - T_{amb}) / P_T \quad [155]$$

La temperatura máxima del diodo en conducción  $T_o$  se obtiene de la hoja de características y tiene un valor de  $150^\circ C$ . La temperatura ambiente se ha seleccionado a  $50^\circ C$ , para que el cálculo sea lo más restrictivo posible.

Se incluye la ecuación [155] en [153] y se obtiene la resistencia térmica que debe tener el disipador:

$$R\theta_{s-a} = \left( \frac{T_o - T_{amb}}{P_T} \right) - R\theta_{j-c} - R\theta_{c-s} \quad [156]$$

Donde  $R\theta_{j-c}$  y  $R\theta_{c-s}$  se obtienen de la hoja de características del diodo **STTA806D**.

---

### 3.2.5 Transistor Q

Se ha seleccionado, considerando los mismos criterios que para el diodo  $D_o$ , el transistor de potencia Cool MOS **SPW20N60S5** con una tensión máxima drenador-surtidor  $V_{DS} = 600V$  y una corriente máxima por el drenador  $I_D = 20A$ .

Del mismo modo que el diodo  $D_o$ , se han tenido en cuenta las pérdidas máximas en el transistor para el cálculo del disipador.

La potencia total disipada por el transistor es la suma de la potencia de pérdidas por conducción más las pérdidas por conmutación como muestra la siguiente expresión:

$$P_T = P_C + P_{sw} \quad [157]$$

Las pérdidas por conducción se obtiene a partir de la corriente máxima eficaz que circula por el drenador  $I_{Dmax(eficaz)}$  y la resistencia característica drenador-surtidor  $R_{DS(on)}$  del transistor en conducción tal y como muestra la siguiente ecuación:

$$P_C = I_{Dmax(eficaz)}^2 R_{DS(on)} \quad [158]$$

La corriente máxima eficaz por el drenador se puede obtener de manera precisa mediante simulación una vez se ha determinado el valor de todos los componentes. La resistencia característica, en cambio, se obtiene de la hoja de características del transistor.

Las pérdidas por conmutación corresponden a la siguiente expresión:

$$P_{sw} = 0.5 V_o I_{Dmax(eficaz)} f_{sw} (t_r + t_f) \quad [159]$$

Donde  $V_o$  es la tensión de salida,  $f_{sw}$  la frecuencia de conmutación y  $t_r$  y  $t_f$  son los tiempos de conmutación de subida y bajada del transistor (Rise time y Fall time) respectivamente, que se obtienen de la hoja de características.

Por tanto, las pérdidas totales son:

$$P_T = I_{Dmax(eficaz)}^2 R_{DS(on)} + 0.5 V_o I_{Dmax(eficaz)} f_{sw} (t_r + t_f) \quad [160]$$

De manera análoga al cálculo del disipador para el diodo, y considerando una temperatura máxima en el transistor de  $150^\circ C$ , la resistencia térmica del disipador será:

$$R\theta_{s-a} = \frac{(T_o - T_{amb})}{I_{Dmax(eficaz)}^2 R_{DS(on)} + 0.5 V_o I_{Dmax(eficaz)} f_{sw} (t_r + t_f)} - R\theta_{j-c} - R\theta_{c-s} \quad [161]$$

Donde la resistencia térmica juntura-cápsula  $R\theta_{j-c}$  y la resistencia térmica cápsula-disipador  $R\theta_{c-s}$  se obtienen de la hoja de características del transistor **SPW20N60S5**.

### 3.3 Diseño de la etapa de control

#### 3.3.1 Diseño del lazo interno de corriente

##### 3.3.1.1 Sensor de corriente

El sensor de corriente es fundamental en un control por corriente promediada para que la corriente por la bobina del convertidor siga una referencia a través del lazo interno de corriente

Existen dos métodos para sensar la corriente, mediante un transformador de corriente y mediante una resistencia. La implementación de una resistencia es el método más barato y el que produce más pérdidas, y sólo será válido para convertidores con una potencia no demasiado elevada.

Para este proyecto, se ha optado por utilizar la resistencia  $R_S$  como sensor de corriente. Dicha resistencia tiene dos terminales, uno va conectado al terminal inversor del regulador de corriente (pin 4) a través de  $R_{ci}$  y a masa, mientras que el otro estará conectado a la salida del multiplicador del UC3854 (pin 5) a través de  $R_{mo}$ .

La resistencia  $R_S$  elegida es una resistencia de potencia **HSA25** de  $0.25\Omega$ .

La potencia disipada por la resistencia son las pérdidas por conducción, y serán:

$$P_c = I_{RS}^2 R_S \quad [162]$$

Aplicando valores a la expresión [162], las pérdidas en esta resistencia se estiman en  $0.9W$ , por lo que no será necesario implementar un disipador.

---

### 3.3.1.2 Limitador de la corriente de pico

El limitador de la corriente de pico en el integrado UC3854 lo desconecta cuando la corriente instantánea a través de éste supera el valor máximo y se activa cuando el terminal 2 se conecta a masa. El valor límite de corriente se determina por el divisor de tensión de la tensión de referencia y la tensión en el sensor de corriente  $R_S$ .

Este limitador está definido por el divisor de tensión formado por las resistencias  $R_{pk1}$  y  $R_{pk2}$ . El valor de  $R_{pk1}$  es arbitrario y el valor de  $R_{pk2}$  viene dado por la siguiente expresión:

$$R_{pk2} = \frac{V_{rs} R_{pk1}}{V_{ref}} \quad [163]$$

Donde  $V_{ref}$  es la tensión de referencia (7.5V) y  $V_{rs}$  la caída de tensión en la resistencia del sensor de corriente.

---

### 3.3.1.3 Multiplicador

El multiplicador/divisor es la parte más importante del corrector de factor de potencia. La salida del multiplicador proporciona la corriente de referencia del lazo interno de corriente. Dicha salida se obtiene al multiplicar la señal de error amplificada que proporciona el lazo externo de tensión  $V_{ea}$  (pin 7), la tensión del lazo Feed-Forward  $V_{ff}$  (pin 8) y la señal proporcionada por el sensor de tensión a la salida del rectificador  $I_{ac}$  (pin 6), que definirá la forma de onda que debe seguir la corriente por la bobina y

La expresión que define la salida del multiplicador es la siguiente:

$$I_{mo} = \frac{K_m I_{ac} (V_{ea} - 1)}{V_{ff}^2} \quad [164]$$

Donde  $K_m$  es la constante del multiplicador y cuyo valor es 1.

---

#### 3.3.1.4 Regulador de corriente

El regulador seleccionado es tipo II (par polo-cero y polo en el origen), de dinámica similar al desarrollado en el apartado (2.4.1.3), que proporciona ganancia constante a la frecuencia de conmutación y alta ganancia a frecuencias bajas.

La ganancia global del regulador de corriente ( $G_{rc}$ ) corresponde con la siguiente expresión:

$$G_{rc} = \frac{R_{cz}}{R_{ci}} \quad [165]$$

Donde  $R_{ci}$  se selecciona del mismo valor que  $R_{mo}$ . Para calcular el valor de  $R_{cz}$  se debe calcular la ganancia del amplificador del regulador ( $G_{ar}$ ).

$$G_{ar} = \frac{V_o R_s}{L f_{sw}} \quad [166]$$

Donde  $V_o$  es la tensión de salida,  $R_s$  la resistencia del sensor de tensión, y  $L$  la impedancia de la bobina del convertidor elevador.

La ganancia global del regulador de corriente integra el modulador, que compara la señal proporcionada por el amplificador de regulador con una señal en diente de sierra cuya amplitud pico a pico,  $V_s$ , es 5.2 para el integrado UC3854.

Por lo tanto, la ganancia  $G_{rc}$  se calculará mediante la siguiente expresión:

$$G_{rc} = \frac{V_s}{G_{ar}} \quad [167]$$

Sustituyendo [166] en [167] se obtiene [168]:

$$G_{rc} = \frac{V_s L f_{sw}}{V_o R_S} \quad [168]$$

La resistencia  $R_{cz}$  se calcula sustituyendo [168] en [165]:

$$R_{cz} = \frac{R_{ci} V_s L f_{sw}}{V_o R_S} \quad [169]$$

Conociendo los valores de  $R_{ci}$  y  $R_{cz}$  se puede calcular la frecuencia de cruce del lazo interno de corriente mediante la siguiente expresión:

$$f_{ci} = \frac{V_o R_S R_{cz}}{V_s 2\pi L R_{ci}} \quad [170]$$

Las expresiones [171] y [172] muestran el cálculo de los condensadores  $C_{cz}$  y  $C_{cp}$  respectivamente.

$$C_{cz} = \frac{1}{2\pi f_{ci} R_{cz}} \quad [171]$$

$$C_{cp} = \frac{1}{2\pi f_{sw} R_{cz}} \quad [172]$$



### 3.3.2 Diseño del lazo externo de tensión

El lazo externo de tensión se compone del sensor de tensión a la salida del elevador y de un regulador Single Pole.

El sensor de tensión es un simple divisor de tensión como el desarrollado en el apartado del convertidor elevador con control en modo corriente promediada.

La ganancia del sensor es 0.01875 y la relación entre las resistencias es la siguiente:

$$RVI = 52.33 RVD \quad [173]$$

La resistencia RVD se calculará tras aplicar un valor arbitrario a RVI, que típicamente es 511kΩ.

El regulador de tensión debe tener una frecuencia de cruce baja para que el rizado de tensión de la salida no se introduzca en el control del lazo interno.

El primer paso para diseñar el regulador de tensión es determinar el rizado de tensión en el condensador de salida. El valor del segundo armónico de la tensión en el condensador se calcula mediante la siguiente expresión, donde  $f_r$  es el doble de la frecuencia de entrada:

$$V_{o2} = \frac{P_o}{2\pi f_r C_o V_o} \quad [174]$$

La ganancia del regulador de tensión se obtiene por la siguiente expresión:

$$G_{rt} = \frac{\Delta V_{vao} Rizado_{Vvao}}{V_{o2}} \quad [175]$$

Donde:

- $\Delta V_{vao}$  es el rango de tensión de salida del regulador, para el controlador UC3854 ese rango es  $5-1 = 4V$ .
- $Rizado_{Vvao}$  es el máximo rizado de tensión permitido en la salida del regulador, según las especificaciones del UC3854 ese rizado es 1.5% del valor de tensión  $V_{vao}$

Mediante la expresión [176] se puede calcular el valor del condensador del regulador a la frecuencia  $f_r$ :

$$C_{vf} = \frac{1}{2\pi R V I G_{rt}} \quad [176]$$

La frecuencia de cruce del lazo externo se calcula con la expresión [177].

$$f_{vi} = \sqrt{\frac{P_o}{\Delta V_{vao} V_o R V I C_o C_{vf} (2\pi)^2}} \quad [177]$$

Con la frecuencia de cruce y el condensador  $C_{vf}$  se calcula la resistencia del regulador:

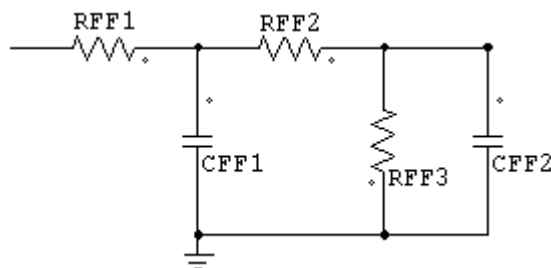
$$R_{vf} = \frac{1}{2\pi f_{vi} C_{vf}} \quad [178]$$

### 3.3.3 Lazo Feed-Forward

El lazo Feed-Forward es un subcircuito que tiene especial relevancia en el CFP, pues permite mejorar el factor de potencia soportando tensiones de alimentación dentro de unos determinados límites.

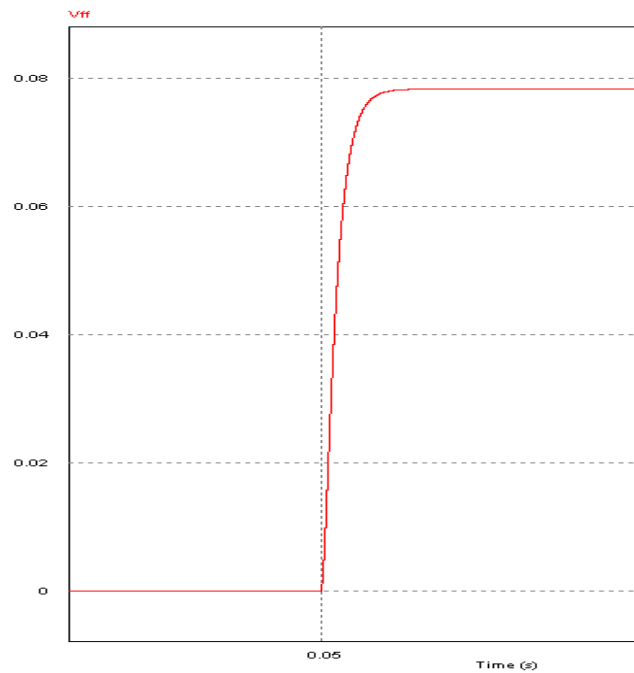
El integrado UC3854 funciona con un rango de tensiones para el lazo Feed-Forward, en general, de entre 1.4 y 4.5V. Mediante un limitador para el valor máximo (4.5V) se consigue mantener dicha tensión cuando se supera.

El lazo Feed-Forward se compone de dos condensadores y tres resistencias, como se muestra en la figura (3.4).



**Figura 3. 4 Lazo Feed-Forward.**

El circuito equivalente de la figura (3.4) conforma dos filtros de un polo en cada uno, es decir una función de transferencia de dos polos cuya respuesta temporal ante una entrada escalón para unos determinados valores se muestra en la figura (3.5).



**Figura 3. 5 Respuesta ante escalón del lazo Feed-Forward.**

El lazo Feed-Forward mantiene la ganancia del lazo de tensión constante si se selecciona una frecuencia de cruce para este lazo menor que la frecuencia de red.

La ganancia del lazo Feed-Forward viene determinada por el hecho de que el segundo armónico de la frecuencia de red traspasa el filtro debido al rizado de la tensión de salida y del propio lazo Feed-Forward. Estos armónicos son del 66.2% por lo que la ganancia del filtro será:

$$G_{ff} = \frac{\%DAT}{66.2\%} \quad [179]$$

Para calcular los componentes del lazo Feed-Forward, en primer lugar, se deben fijar los valores de las resistencias  $R_{ff1}$  y  $R_{ff2}$ . A partir de ahí, se calcularán el resto de componentes.

La resistencia  $R_{ff3}$  se calcula a partir de la siguiente expresión:

$$R_{ff3} = V_{ffmax} \frac{R_{ff1} + R_{ff2}}{0.9V_{in(eff)max}} \quad [180]$$

Donde  $V_{ffmax}$  es 4.5V según las características del integrado UC3854 y  $V_{in(eff)max}$  es la tensión de entrada eficaz máxima según el rango definido en las condiciones iniciales.

Los condensadores  $C_{ff1}$  y  $C_{ff2}$  se calculan a partir de las siguientes expresiones:

$$C_{ff1} = \frac{1}{(2\pi f_p R_{ff2})} \quad [181]$$

$$C_{ff2} = \frac{1}{(2\pi f_p R_{ff3})} \quad [182]$$

Donde  $f_p$  es la frecuencia de los polos del lazo Feed-Forward y se obtiene a partir de la siguiente expresión:

$$f_p = 2\sqrt{G_{ff}f_r} \quad [183]$$

Donde  $f_r$  corresponde con el doble de la frecuencia de la red y  $G_{ff}$  es la ganancia del lazo Feed-Forward.

---

### 3.3.4 $R_{vac}$ , $R_{B1}$ , $R_{set}$ , $R_{mo}$ y $C_t$

La resistencia  $R_{vac}$  sensa la tensión a la salida del rectificador y se calcula a partir de la máxima tensión de pico rectificada y la corriente límite de la entrada al multiplicador, que no debe sobrepasar los  $600\mu A$ .

$$R_{vac} = \frac{V_{in(pico)max}}{600\mu A} = \frac{\sqrt{2}V_{in(ef)max}}{600\mu A} \quad [184]$$

La resistencia  $R_{B1}$  se conecta al pin 6 del UC3854 y su valor es la cuarta parte de  $R_{vac}$

$$R_{B1} = 0.25R_{vac} \quad [185]$$

La resistencia  $R_{set}$  se calcula a partir de la siguiente expresión:

$$R_{set} = \frac{3.75}{2I_{ac(min)}} \quad [186]$$

Donde  $I_{ac(min)}$  es la corriente mínima a través de  $R_{vac}$  y es la corriente mínima de entrada al multiplicador, que ocurre cuando la tensión de entrada es mínima.

$$I_{ac(min)} = \frac{V_{in(pico)min}}{R_{vac}} = \frac{\sqrt{2}V_{in(ef)min}}{R_{vac}} \quad [187]$$

La resistencia  $R_{mo}$  se calcula teniendo en cuenta que su tensión es la tensión que cae en la resistencia del sensor de corriente  $R_S$  y su corriente no puede exceder el doble de la corriente  $I_{ac(min)}$

$$R_{mo} = \frac{V_{rs}}{2I_{ac(min)}} \quad [188]$$

El valor del condensador  $C_t$  se obtiene a partir de la resistencia  $R_{set}$  y la frecuencia de conmutación según la siguiente expresión:

$$C_t = \frac{1.25}{R_{set}f_{sw}} \quad [189]$$

---

### 3.3.5 Integrado UC3854

El integrado UC3854 es un subcircuito que proporciona al CFP una demanda sinusoidal de la corriente de la red. Esto supone una mejora significativa del factor de potencia con respecto a un CFP sin este integrado, que presentan corrientes de entrada con importantes armónicos. Este dispositivo cumple todas las condiciones necesarias para que la fuente de alimentación aproveche la potencia proporcionada por la red a la vez que minimiza la distorsión de la corriente de red.

Este integrado no es un simple añadido al CFP, sino que integra las funciones del modulador, del multiplicador y de los amplificadores operacionales de los reguladores del lazo interno y externo. Para ello, el UC3854 contiene un amplificador de tensión analógica, un multiplicador/divisor, un amplificador de corriente, y un modulador PWM de frecuencia fija.

El diagrama de bloques del UC3854 se muestra en la figura (3.6).



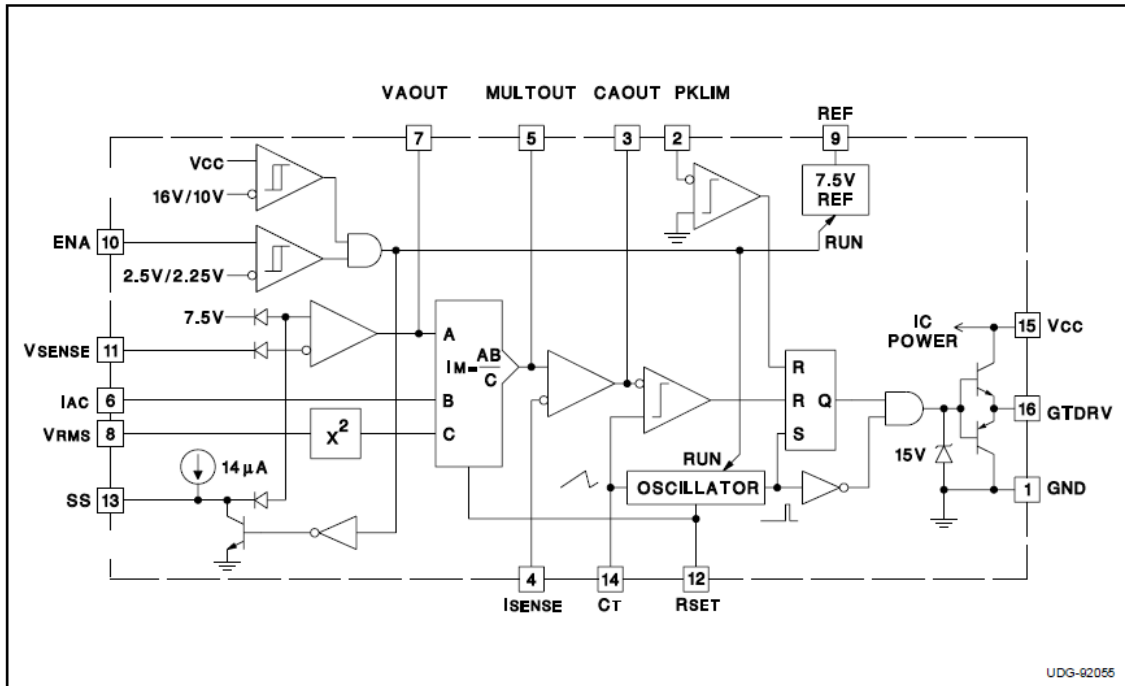


Figura 3. 6 Diagrama de bloques integrado UC3854.

Las características más importantes de este integrado son las siguientes:

- Consigue un FP de 0.99 para convertidores elevadores.
- Un límite de distorsión en la corriente de red <5%.
- Contiene la regulación del lazo Feed-Forward.
- Contiene el control por corriente promediada.
- Baja sensibilidad al ruido.
- Baja corriente de arranque de alimentación.
- Modulador PWM con frecuencia fija.
- Bajo Offset del multiplicador/divisor analógico.
- 1A de salida Totem-Pole.
- Precisión en la referencia de tensión.

La descripción de los pines se muestra en la siguiente tabla:

PIN	DESCRIPCIÓN
<b>Gnd(PIN1)</b> <b>(Ground)</b>	Todas las tensiones don medidas respecto a Gnd. Vcc y REF deberían pasar directamente a Gnd con un condensador cerámico de $0.1\mu F$ o superior. La descarga de este transistor también retorna a este pin, luego la conexión entre el condensador del oscilador y Gnd debería ser lo más corta y directa posible.
<b>PKLMT(PIN2)</b> <b>(Limitación de pico)</b>	El umbral para PKLMT es $0.0V$ . Se conecta a la parte negativa del sensor de corriente resistivo RS.
<b>CA Out(PIN3)</b> <b>(Corriente de salida del amplificador)</b>	Salida del regulador de corriente que define el ancho de pulso PWM al compararse con la señal portadora del modulador.
<b>ISENSE(PIN4)</b> <b>(Negativo de la corriente sensada)</b>	Es la entrada inversora al amplificador operacional del regulador de corriente. Se conecta a la resistencia Rci.
<b>MultOut(PIN5)</b> <b>(Salida del multiplicador y positivo de la corriente sensada)</b>	Corriente de salida del multiplicador, positivo de la corriente sensada por RS y entrada positiva al amplificador de corriente.
<b>IAC(PIN6)</b>	Medida del sensor de la tensión

<b>(Corriente de entrada AC)</b>	rectificada. Se utiliza para modelar la referencia de corriente del lazo interno, donde esta tensión es proporcional a la corriente a través de la bobina. Se conecta al nodo común de las resistencias RVAC y RB1.
<b>VA Out(PIN7)</b> <b>(Tensión de salida del amplificador de tensión)</b>	Es la tensión de salida del regulador de tensión.
<b>VRMS(PIN8)</b> <b>(Tensión eficaz de línea)</b>	Tensión proporcionada por el lazo Feed-Forward.
<b>REF(PIN9)</b> <b>(Tensión de referencia)</b>	Es la tensión de referencia del lazo externo. Se conecta a al nodo común de las resistencias Rpk1 y RB1 y el condensador C3. Su valor por defecto es 7.5V
<b>ENA(PIN10)</b> <b>(Enable)</b>	Habilita la salida PWM, la tensión de referencia y el oscilador.
<b>VSENSE(PIN11)</b> <b>(Entrada inversora del amplificador de tensión)</b>	Es la tensión de salida sensada. Se conecta a la entrada negativa del regulador de tensión.
<b>RSET(PIN12)</b> <b>(Corriente de carga del oscilador y limitación del multiplicador)</b>	Programa la corriente de carga del oscilador y la máxima tensión de salida del multiplicador. La limitación es

	3.75V dividido por el valor de la resistencia Rset al que está conectado.
<b>SS(PIN13)</b> <b>(Arranque suave)</b>	SoftStart. Está conectado a la tensión de referencia REF y al condensador C <sub>ss</sub> . La puesta en marcha se efectúa con este condensador cargado, de esta forma, cuando la tensión de referencia sea menor de 7.5V, el condensador C <sub>ss</sub> proporcionará la referencia.
<b>CT(PIN14)</b> <b>(Condensador oscilador de temporización)</b>	Se conecta al condensador CT que fija la frecuencia del oscilador PWM con la siguiente relación: $F = \frac{1.25}{R_{set} CT}$
<b>VCC(PIN15)</b> <b>(Tensión positiva de alimentación)</b>	Conectado a una fuente con al menos 20mA. Tensión normal de operación mayor de 17V.
<b>GT Drv(PIN16)</b> <b>(Gate drive)</b>	Salida del modulador PWM hacia la puerta del transistor.

Tabla 3. 2 Descripción de los pines del integrado UC3854.



## CAPÍTULO 4 SIMULACIONES

## 4.1 Metodología

En este capítulo, se van a realizar una serie de simulaciones para una configuración específica de la etapa de potencia y para distintas configuraciones de la etapa de control.

Las simulaciones tienen como objetivo:

- Establecer el circuito convertidor CFP equivalente con los valores de sus componentes tras fijar los parámetros de la etapa de potencia, tabla(4.3), y los parámetros de la etapa de control, tabla (4.1).
- Mostrar los límites de estabilidad para las distintas frecuencias de cruce y márgenes de fase.
- Analizar los efectos de cambiar las frecuencias de cruce y márgenes de fase en las formas de onda del circuito, especialmente tensión de salida y factor de potencia.
- Elegir la configuración del lazo de control más óptima para la implementación del CFP.

SIMULACIÓN	DATOS LAZO INTERNO	DATOS LAZO EXTERNO
1	$f_c = 15kHz$ $MF = 50^\circ$	$f_c = 30Hz$
2	$f_c = 15kHz$ $MF = 10^\circ$	$f_c = 30Hz$
3	$f_c = 5kHz$ $MF = 50^\circ$	$f_c = 30Hz$
4	$f_c = 5kHz$ $MF = 10^\circ$	$f_c = 30Hz$
5	$f_c = 15kHz$ $MF = 50^\circ$	$f_c = 5Hz$
6	$f_c = 15kHz$ $MF = 50^\circ$	$f_c = 100Hz$

Tabla 4. 1 Datos de frecuencia de cruce y margen de fase para las distintas simulaciones.

La metodología se basa, en primer lugar, en definir los distintos parámetros de la etapa de potencia. En segundo lugar, mediante SmartControl, generar de forma automática una lista de parámetros calculados a partir de una configuración específica para la etapa de control, frecuencia de corte y margen de fase para el lazo interno y frecuencia de corte del lazo externo, y por último realizar una simulación con PSIM del esquemático del CFP aplicando la lista de parámetros y mostrando las formas de onda de tensión y corriente de entrada, tensión y corriente de salida y factor de potencia. A continuación se repite el proceso para distintas configuraciones de la etapa de control, y finalmente se analizan los resultados.

En la tabla (4.2) se definen, por pasos, la metodología utilizada, a continuación, se muestran los pasos de manera detallada.

PASO	DESCRIPCIÓN
1	Esquemático en PSIM.
2	Parámetros de la etapa de potencia.
3	SmartControl.
4	Introducir los parámetros de la etapa de potencia.
5	Elegir el tipo de sensor de corriente y su ganancia.
6	Elegir tipo de regulador de corriente, ganancia del modulador $G_{mod}$ y valor de la resistencia $R_{11i}$
7	Introducir Margen de fase y frecuencia de



	corte del lazo interno.
8	Elegir el tipo de sensor de tensión y su ganancia.
9	Elegir el tipo de regulador y la resistencia $R_{11}$
10	Introducir frecuencia de corte del lazo externo
11	Exportar fichero de documentos al esquemático PSIM.
12	Simular $V_{in}, I_{in}, V_o, I_o, FP$
13	Una vez realizada la simulación 1, se vuelve al paso 7 y se introduce los parámetros de la simulación siguiente. Los pasos 8 y 9 se pueden establecer únicamente en el primer ciclo ya que sus parámetros son comunes a todas las simulaciones.

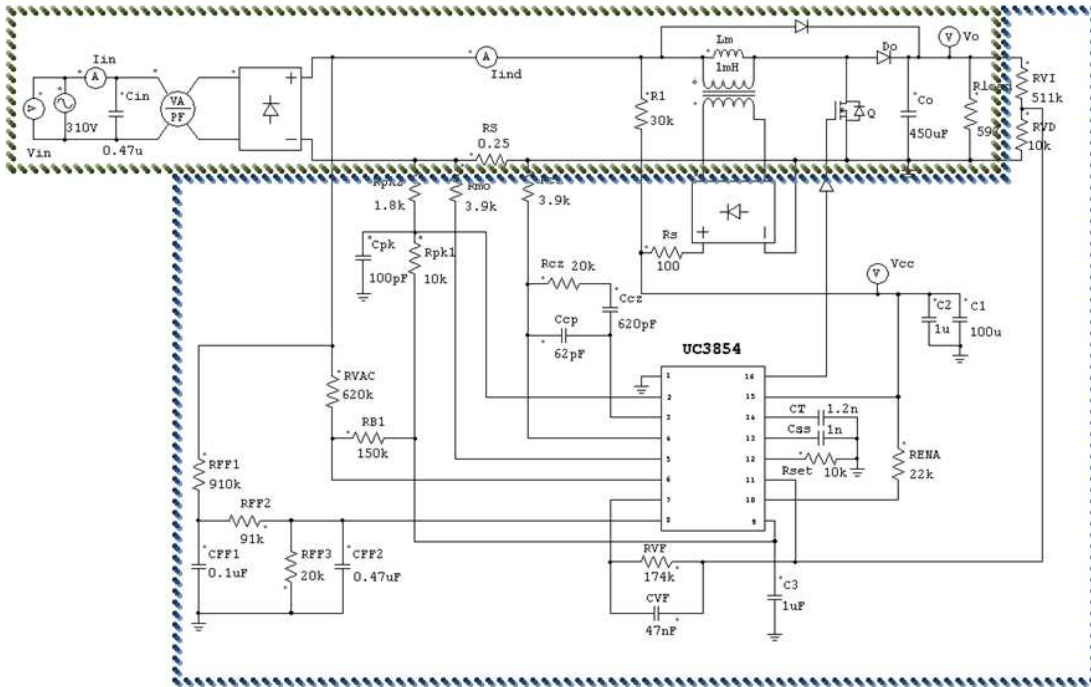
**Tabla 4. 2 Metodología para el desarrollo de las simulaciones con PSIM.**

#### Paso 1: Esquemático en PSIM

El esquemático utilizado se muestra en la figura (4.1). Se ha dividido el circuito en dos:

- Etapa de potencia (verde), cuyos parámetros fijados en el siguiente paso son constantes.
- Etapa de control (azul), que será diseñada mediante SmartControl.

## ETAPA DE POTENCIA



## ETAPA DE CONTROL

Figura 4. 1 Esquemático PSIM convertidor elevador CFP.

Paso 2: Parámetros de la etapa de potencia

Los parámetros de la etapa de potencia solo serán descritos una vez, pues son constantes para todas las simulaciones.

Los valores elegidos corresponden con los valores del cálculo de componentes de la etapa de potencia en el apartado (3.2). Cabe destacar que la resistencia de carga se calcula mediante la expresión [190]:

$$R_{load} = \frac{V_o^2}{P_o} \quad [190]$$

La etapa de potencia se muestra en la figura (4.2), los parámetros definidos para la planta del convertidor se especifican en la tabla (4.3).

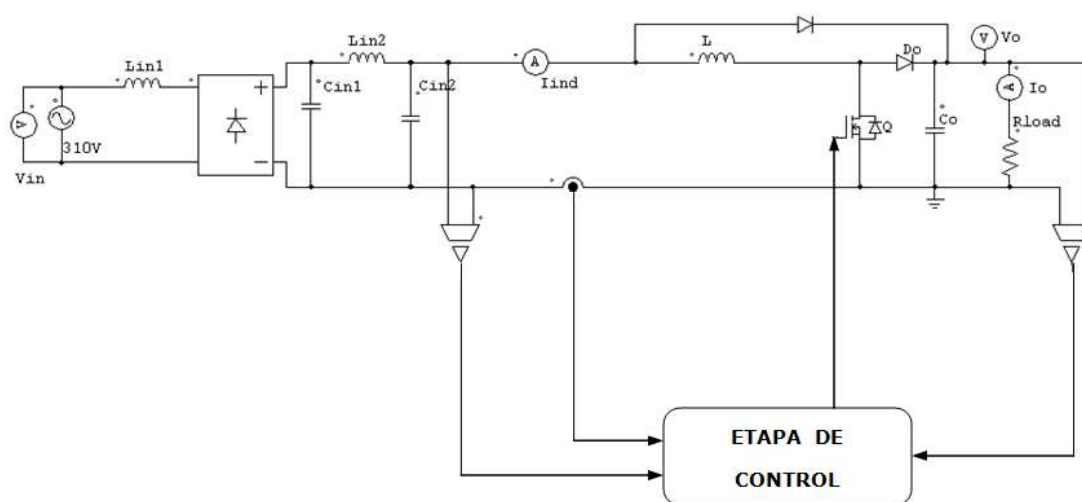


Figura 4. 2 Etapa de potencia del convertidor elevador CFP.

DATOS DE LA ETAPA DE POTENCIA
$V_{in} = 310V$
$C_{in1} = 680nF$
$C_{in2} = 680nF$
$L_{in1} = 141\mu H$
$L_{in2} = 141\mu H$
$L = 1mH$
$V_o = 400V$
$P_o = 250W$
$C_o = 470\mu F$

$R_{load} = 640\Omega$
$f_{linea} = 50Hz$
$f_{sw} = 100kHz$

Tabla 4. 3 Datos de la etapa de potencia.

Una vez fijados los parámetros de la etapa de potencia, se deben fijar los parámetros de la etapa de control. La herramienta utilizada para este efecto es SmartControl.

### Paso 3: SmartControl

SmartControl es una herramienta de PSIM para el diseño de lazos de control de convertidores, en este caso, se procederá a diseñar un convertidor CFP.

PSIM →utilities →Launch/Export to SmartCtrl.

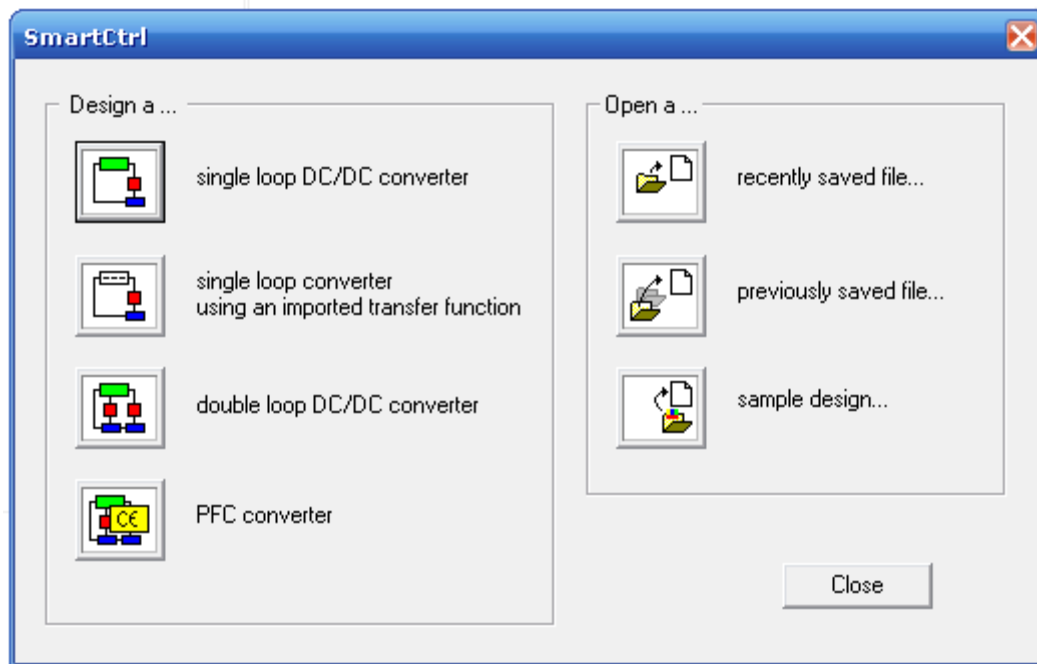


Figura 4. 3 Inicio SmartControl.

Paso 4: Introducir los parámetros de la etapa de potencia

Al seleccionar PSIM →utilities→Launch/Export to SmartCtrl→ PFC converter aparece el panel Boost(LCS\_VMC)PFC donde se introducen los datos de la tabla (4.3).

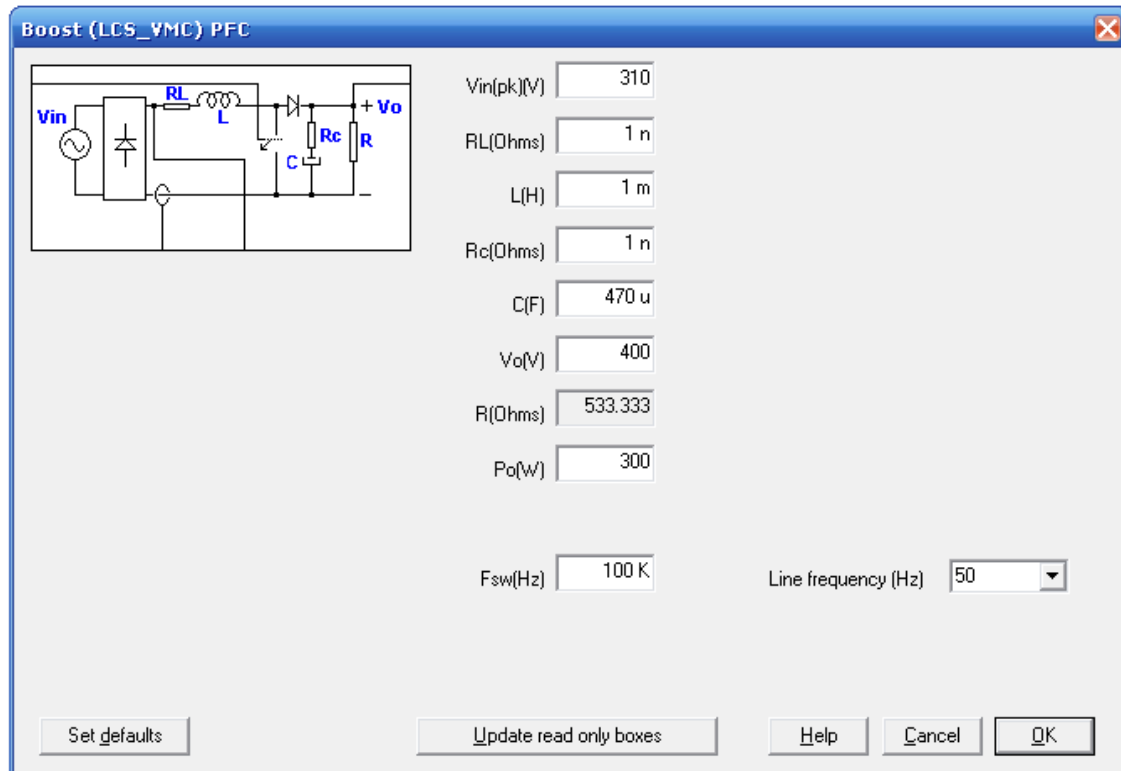


Figura 4. 4 Boost(LCS\_VMC)PFC (datos etapa de potencia).

Los parámetros resistencias serie bobina y condensador,  $R_L$  y  $R_c$  respectivamente, se han evaluado en  $1\text{n}\Omega$  debido a que se han considerado despreciables al no incluirlas en el esquemático.

Paso 5: Elegir el tipo de sensor de corriente y su ganancia

El siguiente panel tiene como título AC/DC PFC Boost converter y se muestra en la figura (4.5).

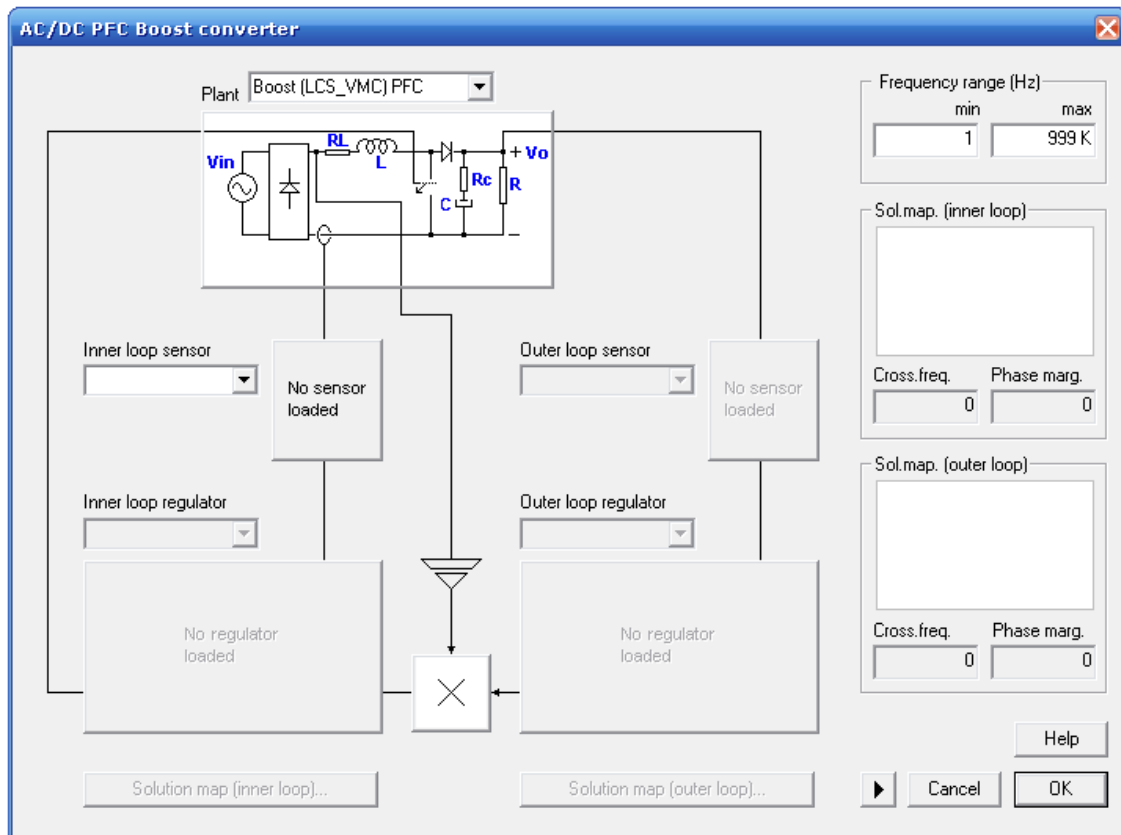


Figura 4. 5 AC/DC PFC Boost converter.

Se observa una serie de cuadros de selección para elegir los distintos reguladores y sensores de los lazos de control. La selección del sensor de corriente es en:

AC/DC PFC Boost converter → Inner loop sensor.

Se ha elegido current sensor como sensor de corriente para el lazo interno.

Se podría elegir una ganancia unidad como viene por defecto, pero se ha elegido una ganancia de 0.25 correspondiente al valor de la resistencia  $R_s$  seleccionado en el apartado (3.3.1).

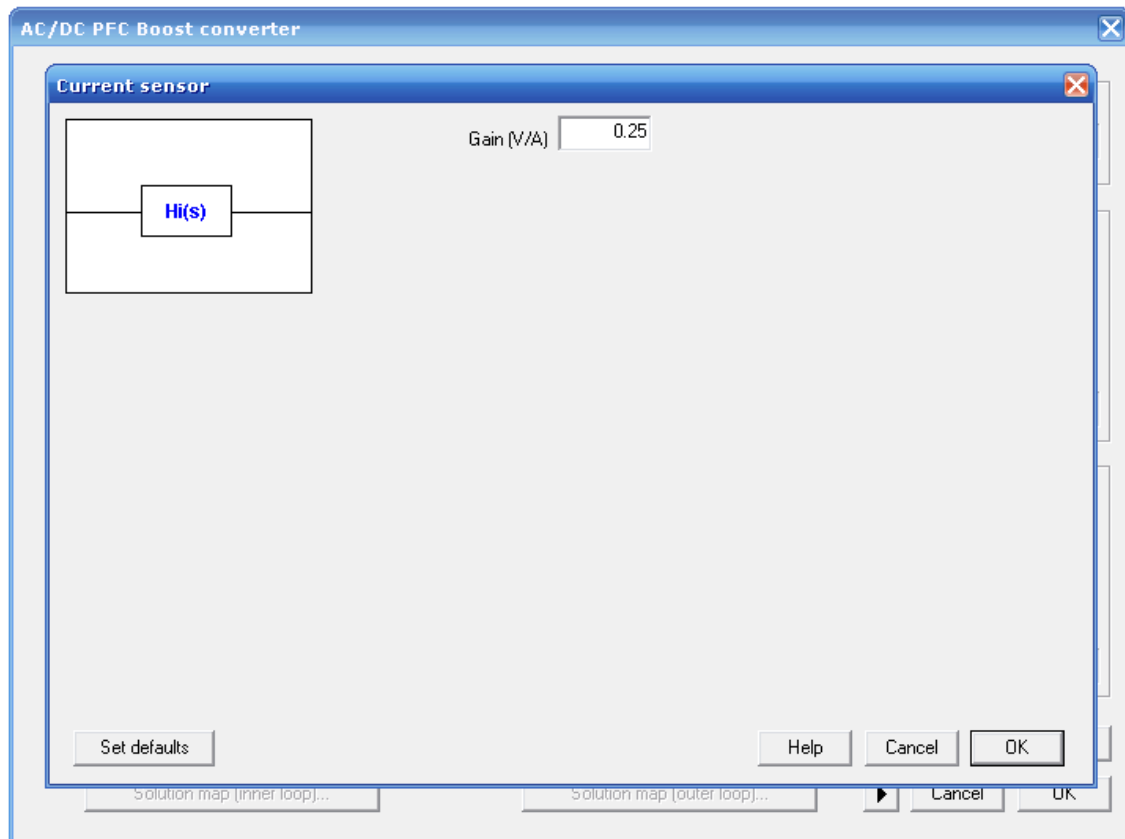


Figura 4. 6 Current sensor (ganancia sensor de corriente).

Paso 6: Elegir tipo de regulador de corriente, ganancia del modulador  $G_{mod}$  y valor de la resistencia  $R_{11i}$

AC/DC PFC Boost converter → Inner loop regulator.

Se ha elegido un regulador tipo II tal y como se eligió en el apartado del lazo interno de corriente del convertidor elevador con control modo corriente promediada.

El circuito equivalente del regulador tipo II aparece en el panel de la figura (4.7).



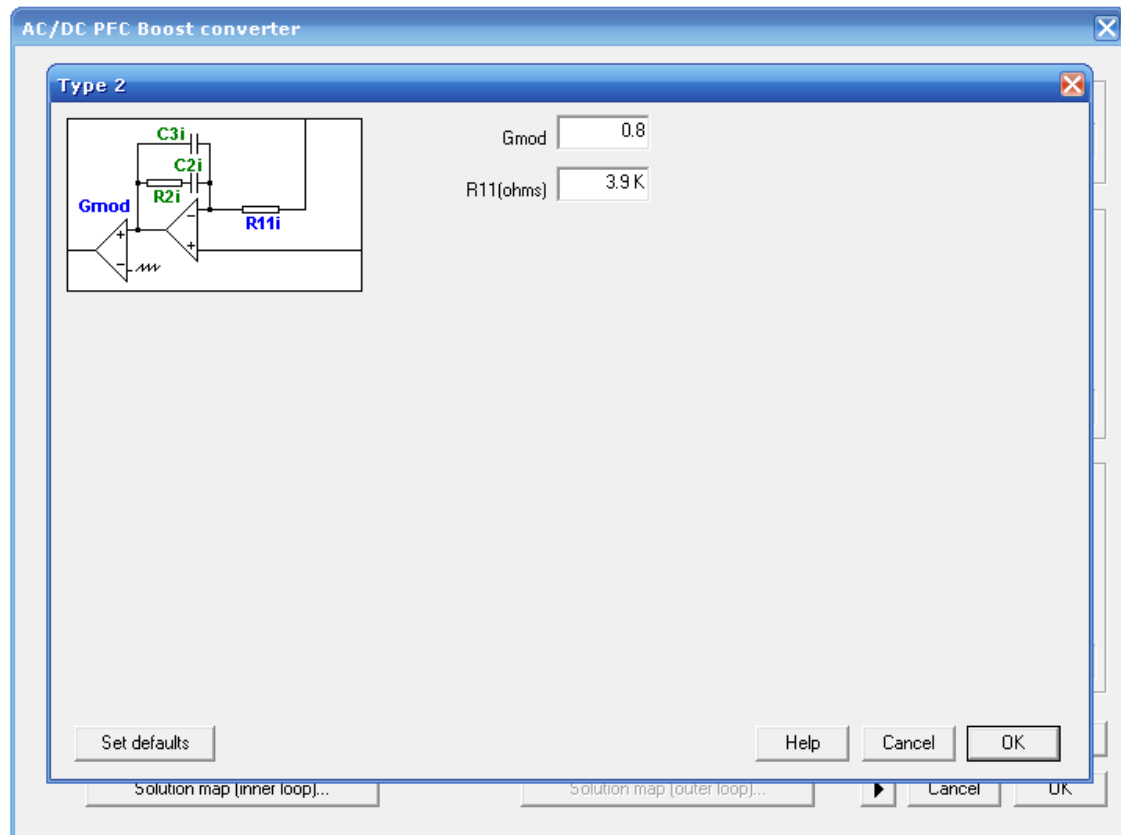


Figura 4. 7 Type 2 (ganancia modulador y resistencia R11).

El valor de la resistencia  $R_{11i}$  se ha seleccionado como el valor por defecto de la resistencia  $R_{ci}$  del esquemático.

La ganancia del modulador,  $G_{mod}$ , se ha seleccionado 0.8 por considerarse un valor típico.

Paso 7: Introducir Margen de fase y frecuencia de corte del lazo interno

AC/DC PFC Boost converter → Solution map (inner loop)

El panel que aparece tiene como título Cross frequency and Phasemargin input, y establece los límites de estabilidad para todo margen de fase y frecuencia de cruce elegido.

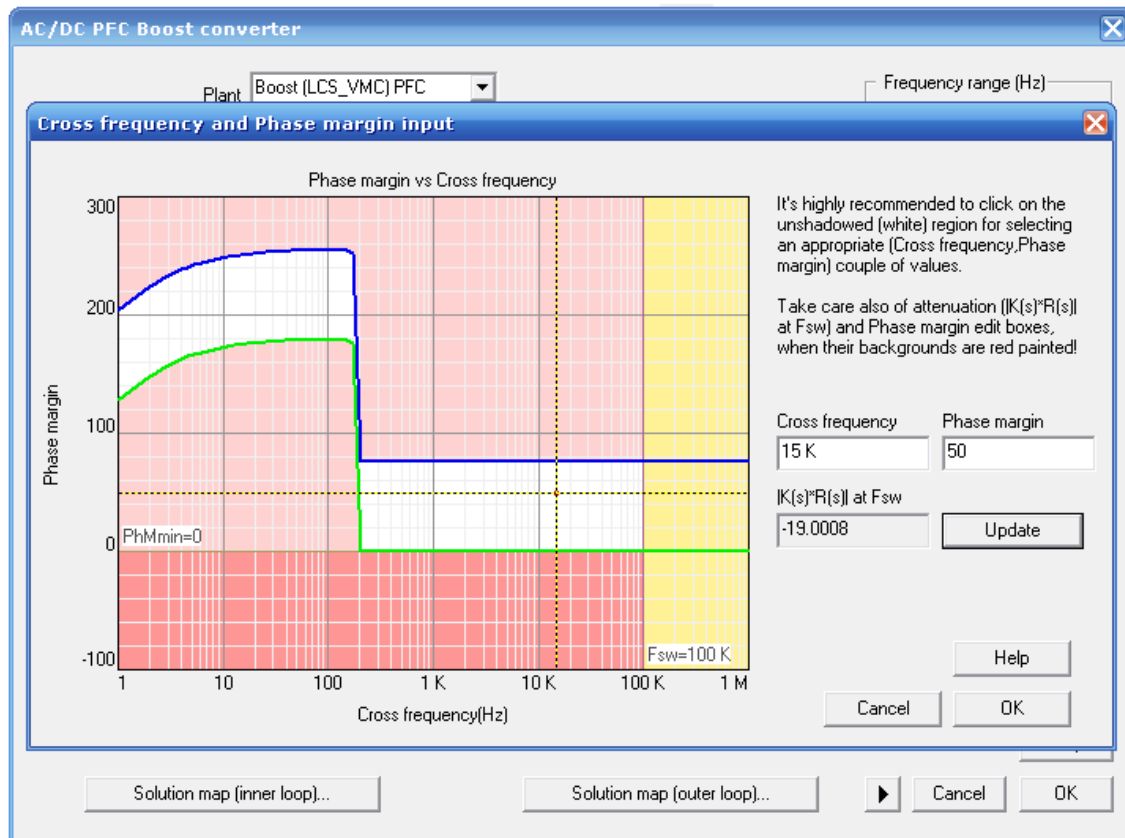


Figura 4. 8 Cross Frequency and Phase margin input (lazo interno).

En la figura (4.8) se observa una franja blanca delimitada por una línea azul y otra verde, esta franja establece todos los valores ( $f_c$ ,  $MF$ ) que se pueden elegir para que el sistema sea estable.

En este caso se introducen los valores ( $f_c$ ,  $MF$ ) correspondientes a la simulación 1 del lazo interno de corriente:

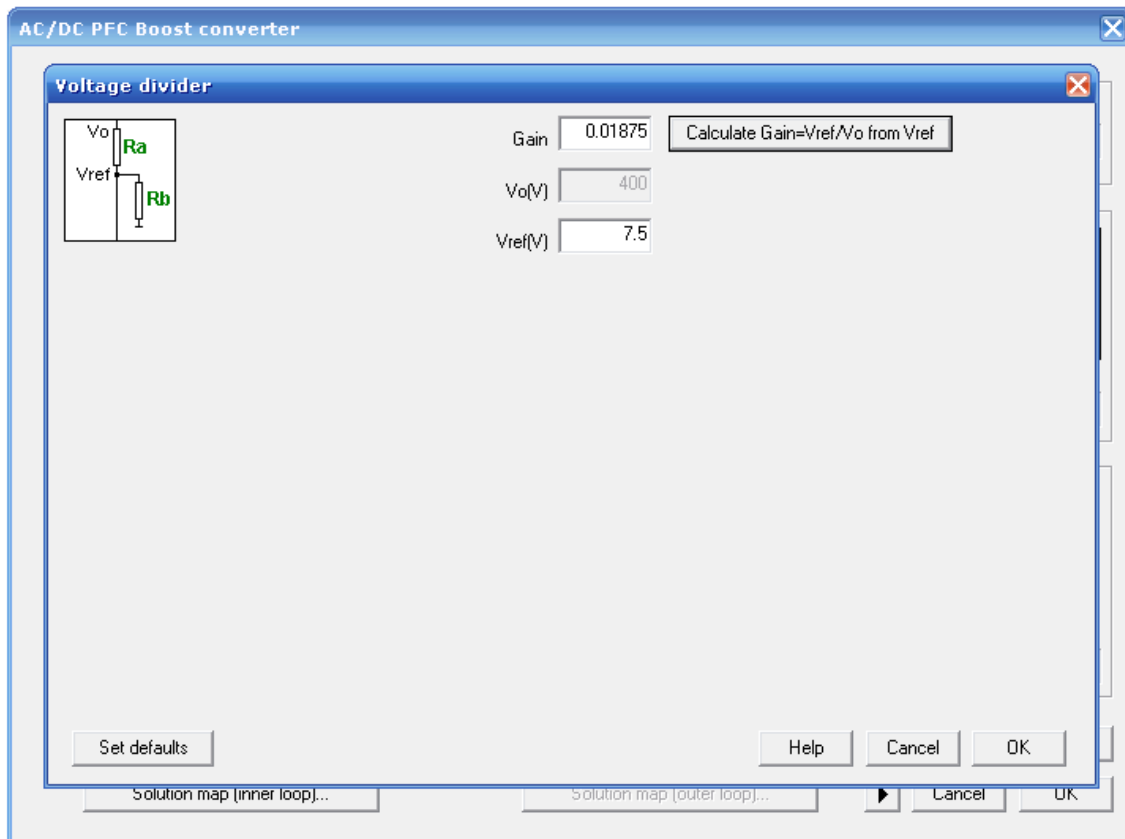
SIMULACIÓN	DATOS LAZO INTERNO
1	$f_c = 15kHz$ $MF = 50^\circ$

Se observa que ese par de valores están situados en la zona de estabilidad, y podrán ser usados para una simulación correcta.

Paso 8: Elegir el tipo de sensor de tensión y su ganancia

AC/DC PFC Boost converter → Outer loop sensor.

Se ha seleccionado en divisor de tensión como sensor de tensión para el lazo externo. En el panel voltaje divider mostrado en la figura (4.9) se selecciona el valor de  $V_{ref}$  y la ganancia del sensor.



**Figura 4. 9 Voltage divider (ganancia del sensor y Vref).**

En primer lugar, se introduce el valor de la tensión de referencia del lazo externo  $V_{ref}$ , en este caso 7.5V, pues es el valor por defecto que se observa en el subcircuito del UC3854.

El circuito equivalente del sensor aparece en la figura (4.9), y se trata de un divisor de tensión idéntico al modelado en el apartado (2.4.2.2) referido al sensor de tensión del lazo externo de tensión de un convertidor elevador con control por corriente promediada.

Por tanto, si se diseñó una tensión de salida  $V_o = 400V$ , la ganancia del sensor de tensión  $K_T$  será:

$$K_T = \frac{R_b}{R_b + R_a} = \frac{V_{ref}}{V_o} = \frac{7.5}{400} = 0.01875 \quad [191]$$

La expresión [191] es la operación que efectúa el programa al pulsar el botón “Calculate Gain=Vref/VofromVref” del panel de la figura (4.9).

Paso 9: Elegir el tipo de regulador y la resistencia  $R_{11}$

AC/DC PFC Boost converter → Outer loop regulator.

Se ha seleccionado un regulador PI tal y como se eligió en el apartado del lazo externo de tensión del convertidor elevador con control modo corriente promediada.

En el esquemático PSIM se observa que la resistencia  $R_{11}$  no aparece, esto es debido a que está integrado junto con el sensor, donde  $R_a = R_{11}$

Por lo tanto, para conservar lo más posible el diseño original del esquemático, se ha procedido a seleccionar el sensor de tensión como AC/DC PFC Boost converter→Outerloop sensor →Reg.EmbeddedV.div. mostrándose una línea en vez de un sensor. Esto hace que los parámetros del sensor se incluyan en el circuito equivalente del regulador PI mostrado en el panel PI\_unatt de la figura (4.10) al seleccionar AC/DC PFC Boost converter→Outer loop regulator→PI\_unatt.

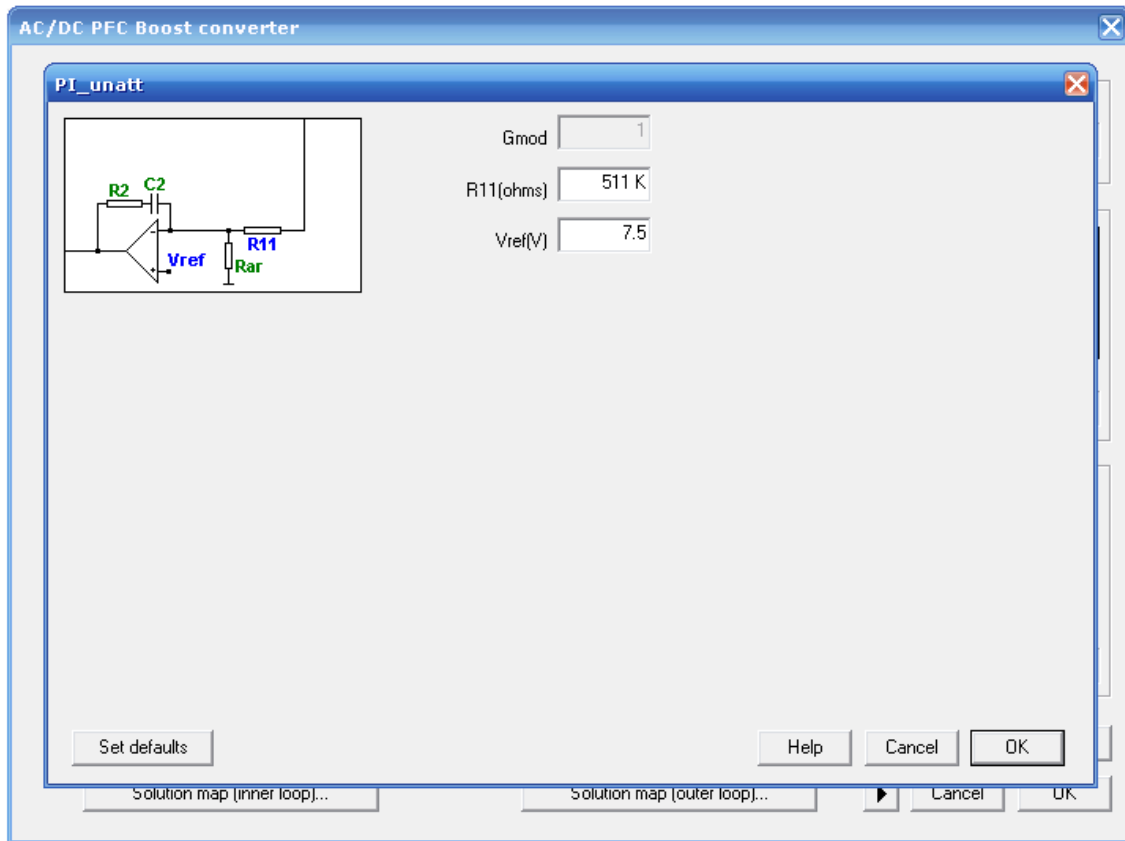


Figura 4. 10 PI\_unatt (R11 y Vref)

El par de resistencias que se observan a la entrada del regulador corresponden con las del esquemático como:

$$R_{11} = R_{VI}$$

$$R_{ar} = R_{VD}$$

Además corresponderían con las resistencias del sensor de tensión, que ahora está integrado en el regulador:

$$R_{11} = R_a$$

$$R_{ar} = R_b$$

Por lo tanto, el valor de  $V_{ref}$  es el mismo que se diseñó para el sensor de tensión y es 7.5, la ganancia del sensor seguiría siendo la misma:

$$K_T = \frac{R_{ar}}{R_{ar} + R_{11}} = \frac{V_{ref}}{V_o} = \frac{7.5}{400} = 0.01875 \quad [192]$$

Sin embargo, a diferencia de la otra configuración de sensor de tensión, donde el valor de las resistencias se modificaban manualmente en el esquemático, en esta configuración se define el valor de  $R_{11}$  y el programa calcula el valor de  $R_{ar}$  atendiendo a la expresión [192], y será:

$$R_{11} = 52.33R_{ar} \quad [193]$$

Si se selecciona un valor de  $R_{11} = 511K\Omega$  como se muestra en la figura (4.10), y como se define por defecto la resistencia equivalente  $R_{VI}$  de esquemático, la resistencia  $R_{ar}$  tendrá como valor:

$$R_{ar} = 9.76K\Omega$$

Tal y como aparecerá en el fichero de parámetros del paso 11.

Paso 10: Introducir frecuencia de corte del lazo externo

AC/DC PFC Boost converter →Solution map (outer loop)

El panel Cross frequency and Phasemargin input de la figura (4.11) es como el de la figura (4.8) pero esta vez referido al lazo externo de tensión.

Se introduce en el panel el dato del lazo externo de tensión de la simulación 1 y el margen de fase del lazo interno:

SIMULACIÓN	DATOS LAZO INTERNO	DATOS LAZO EXTERNO
1	$f_c = 15\text{kHz}$ $MF = 50^\circ$	$f_c = 30\text{Hz}$

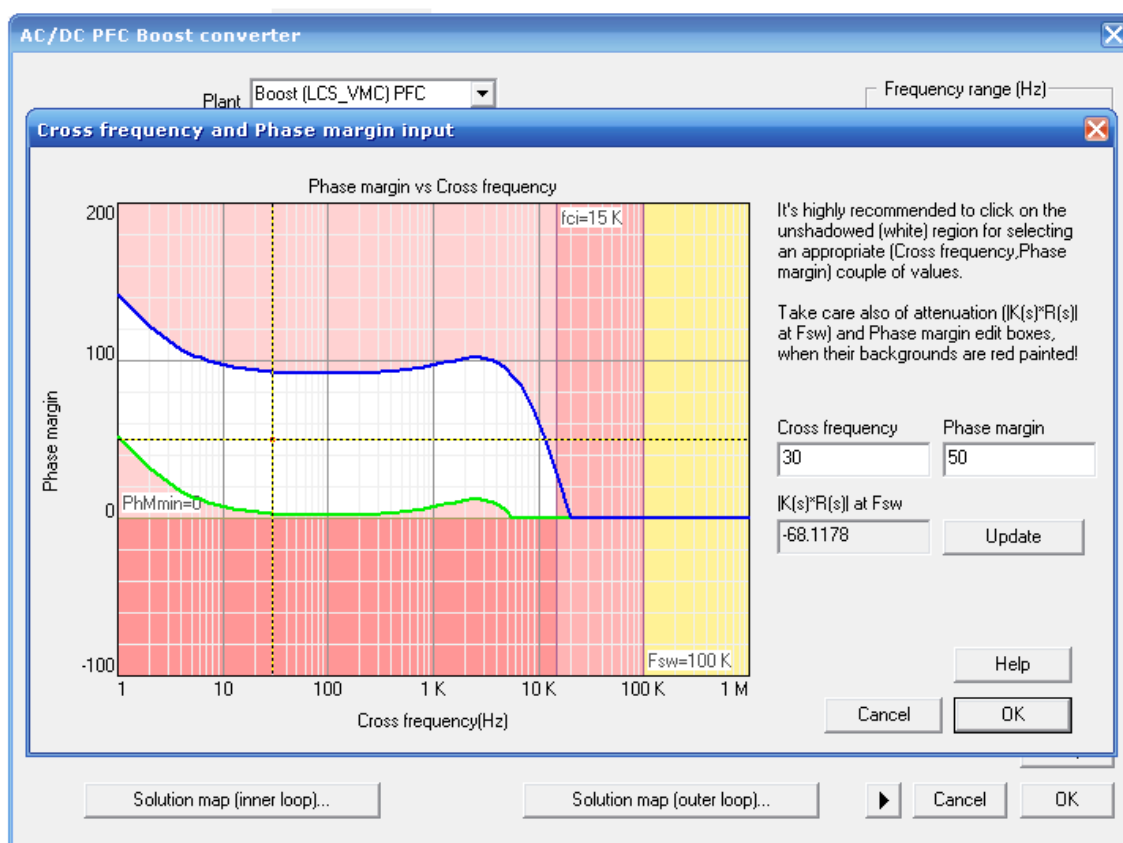


Figura 4. 11 Cross frequency and Phase margin input (lazo externo).



La diferencia fundamental que se observa en el panel de la figura (4.11) con respecto al panel análogo del lazo interno es una estabilidad desplazada a frecuencias más bajas.

Paso 11: Exportar fichero de documentos al esquemático PSIM.

Una vez diseñada la etapa de control para los parámetros de la simulación 1 como se muestra en la figura (4.12), se exporta un fichero con los parámetros proporcionados por SmartControl.

File → Export → Regulator → To PSIM (parameters file)

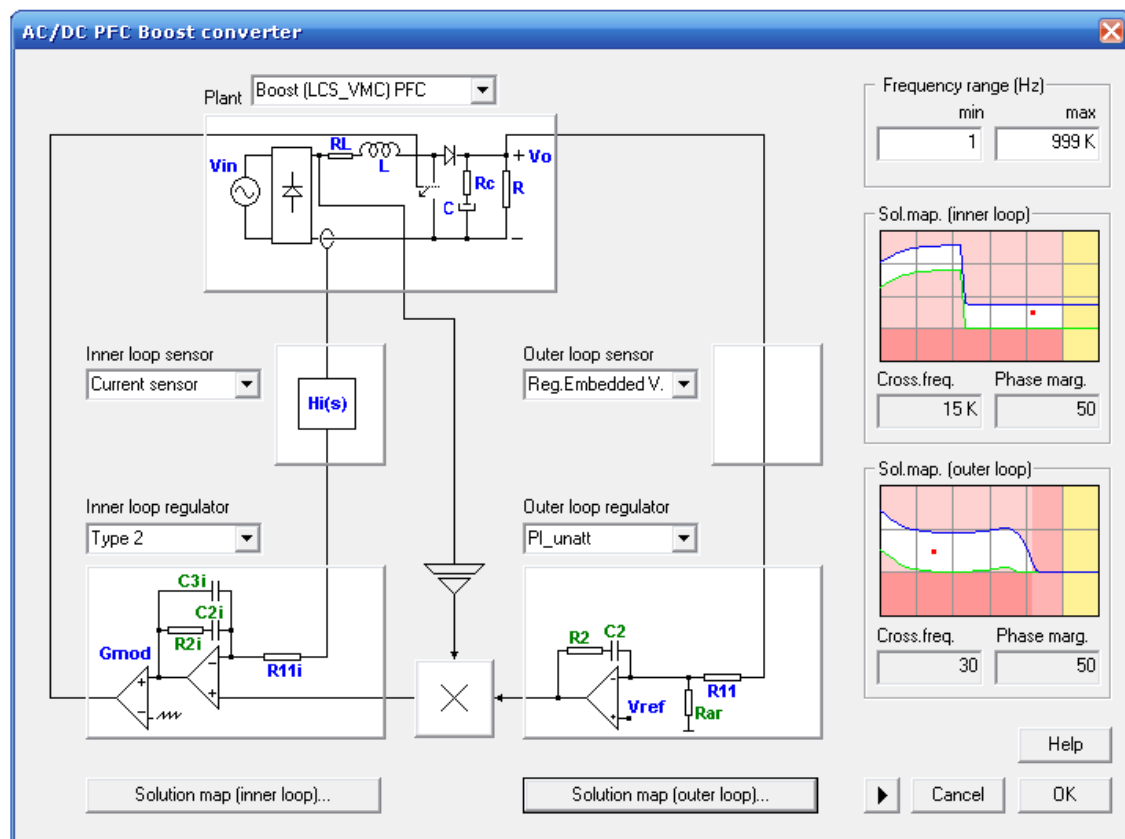
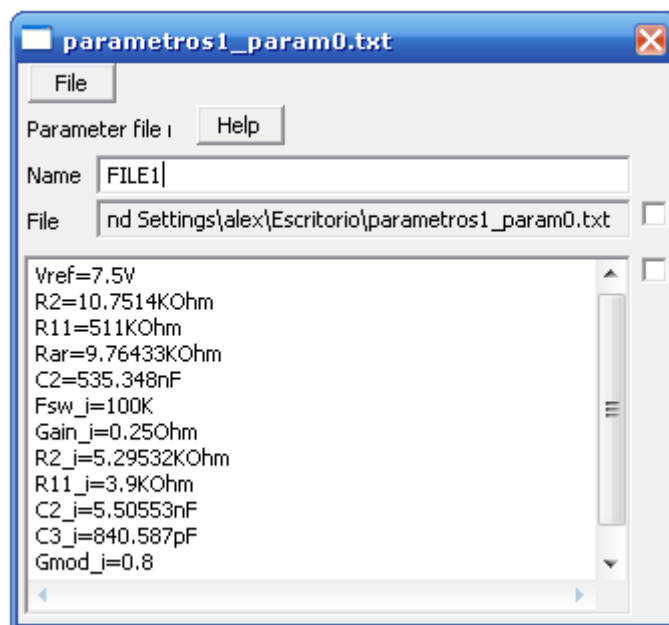


Figura 4. 12 AC/DC PFC Boost converter (completado).

El fichero de parámetros aparecerá en un nuevo esquemático. La lista de parámetros se muestra en la figura (4.13).



**Figura 4. 13 Parámetros para simulación 1.**

Los valores de los componentes que adquieren un nuevo valor, se sustituyen por su correspondiente parámetro de la lista atendiendo a la siguiente tabla:

PARÁMETRO	SIGNIFICADO	CORRESPONDENCIA
Vref	Tensión de referencia del lazo externo de tensión.	Su valor se aplica dentro del integrado UC3854.
R2	Resistencia del regulador de tensión.	Resistencia RVF
R11	Resistencia del sensor de tensión.	Resistencia RVI
Rar	Resistencia del sensor de tensión.	Resistencia RVD
C2	Condensador del regulador de tensión.	Condensador CVF
Fsw_i	Frecuencia de conmutación.	Valor por defecto.
Gain_i	Ganancia del sensor de corriente.	Resistencia RS
R2_i	Resistencia del regulador de corriente.	Resistencia Rci
R11_i	Resistencia del regulador de corriente.	Resistencia Rcz
C2_i	Condensador del regulador de corriente.	Condensador Ccz
C3_i	Condensador del	Condensador Ccp

	regulador de corriente.	
Gmod_i	Ganancia del modulador.	Valor por defecto.

Tabla 4. 4 Datos del fichero de componentes de SmartControl exportado a PSIM.

Paso 12: Simular  $V_{in}$ ,  $I_{in}$ ,  $V_o$ ,  $I_o$ ,  $FP$

En primer lugar, se van a definir los parámetros de la simulación.

PSIM → Simulate → Simulation Control

El panel Simulation Control y los parámetros elegidos para la simulación se muestran en la figura (4.14).

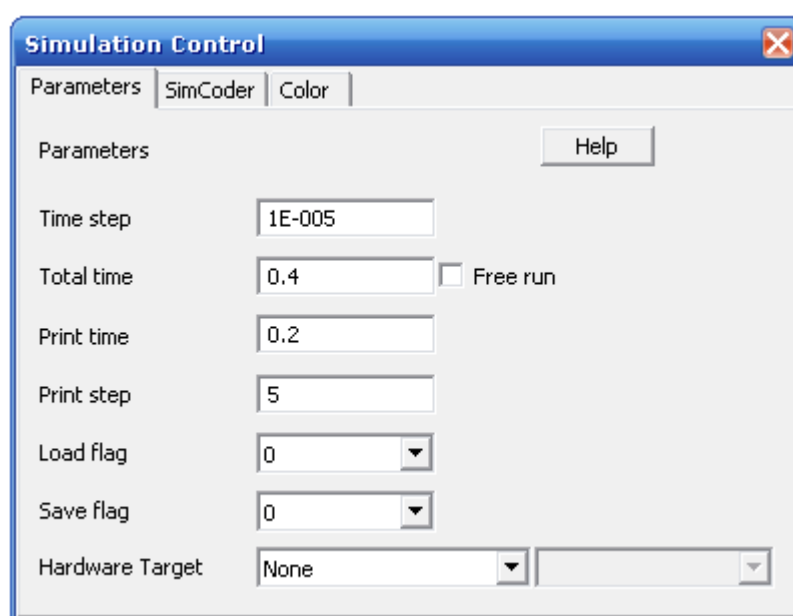


Figura 4. 14 Simulation Control.

Los parámetros de simulación destacables son los siguientes:

- Time step: Establece el período con el que PSIM realiza las simulaciones, en segundos. El valor por defecto es 1E-007, para este valor, el tiempo que necesita PSIM para simular es demasiado alto, con un valor 1E-005 la precisión con la que PSIM dibuja las señales es algo menor, pero suficiente teniendo en cuenta la significativa reducción de tiempo de procesamiento.
- Total time: Tiempo total de simulación, en segundos. Se ha establecido 0.4 al considerarse suficiente para observar las formas de onda teniendo en cuenta sus frecuencias.
- Print time: Tiempo en segundos por el cual PSIM empieza a dibujar las formas de onda. Toda información de salida anterior a este tiempo no se guarda. Es especialmente útil si la información del régimen transitorio no es relevante. Se ha establecido 0.2 para observar las formas de onda en régimen permanente.
- Printstep: Si el valor es 1, cada vez que se alcanza un Time step se guarda la información, si su valor es 10, sólo 1 de cada 10 veces de guarda la información. Es especialmente útil para reducir el tamaño de los ficheros de salida. Se ha elegido el valor 5.

Una vez establecidos los parámetros de simulación, se procede a la simulación y observar los resultados mediante SimView.

PSIM →Simulate→Run Simulation

Paso 13: Una vez realizada la simulación 1, se vuelve al paso 7 y se introduce los parámetros de la simulación siguiente. Los pasos 8 y 9 se pueden establecer únicamente en el primer ciclo ya que sus parámetros son comunes a todas las simulaciones.

## 4.2 Formas de onda

SIMULACIÓN	DATOS LAZO INTERNO	DATOS LAZO EXTERNO
1	$f_c = 15kHz$ $MF = 50^\circ$	$f_c = 30Hz$

Tensión de entrada  $V_{in}$  y corriente de entrada  $I_{in}$ :

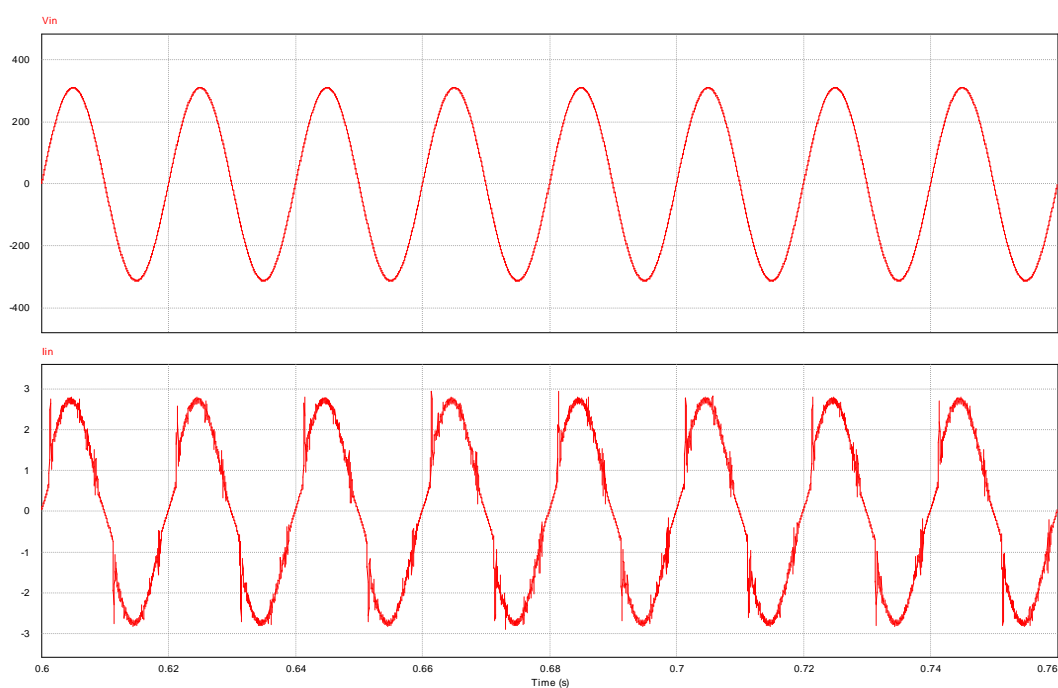


Figura 4. 15 Tensión y corriente de entrada para simulación 1.

Tensión de salida  $V_o$  y corriente de salida  $I_o$ :

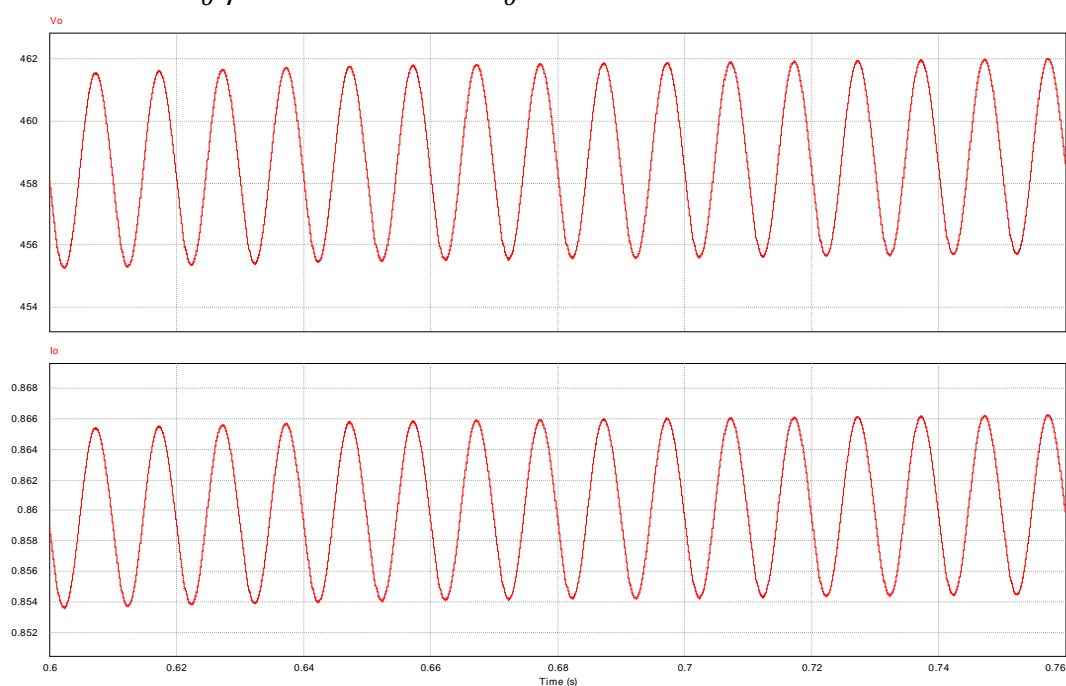


Figura 4. 16 Tensión y corriente de salida para simulación 1.

Potencia de entrada activa  $W$ , aparente  $S$  y factor de potencia  $PF$ :

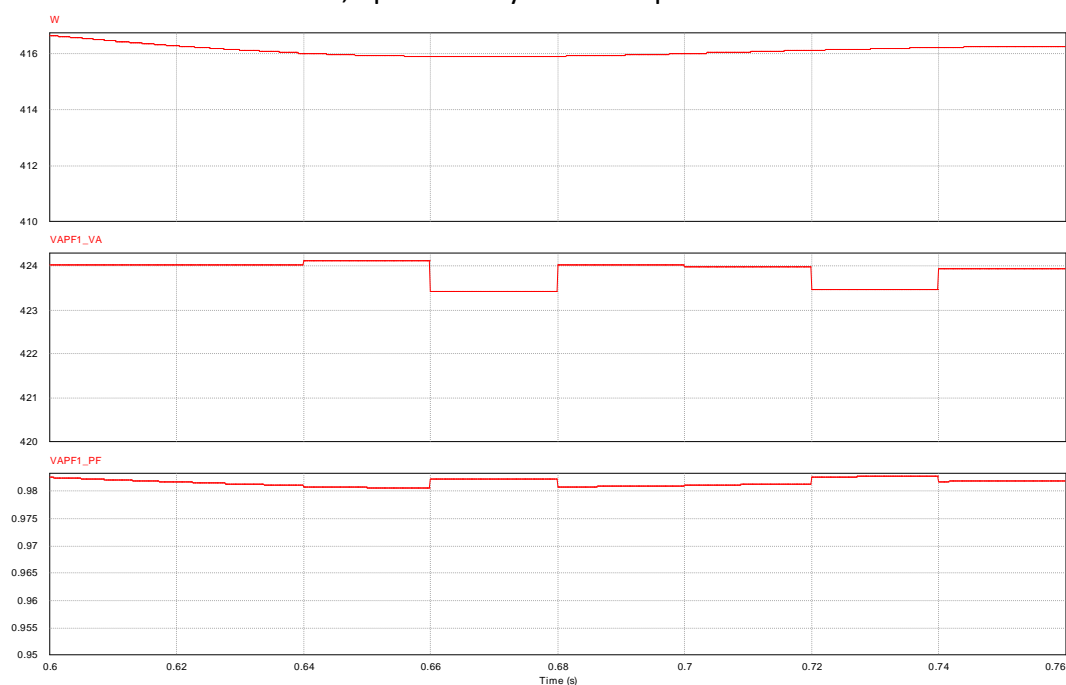


Figura 4. 17 Potencia de entrada activa, aparente y factor de potencia para simulación 1.

SIMULACIÓN	DATOS LAZO INTERNO	DATOS LAZO EXTERNO
2	$f_c = 15kHz$ $MF = 10^{\circ}$	$f_c = 30Hz$

Tensión de entrada  $V_{in}$  y corriente de entrada  $I_{in}$ :

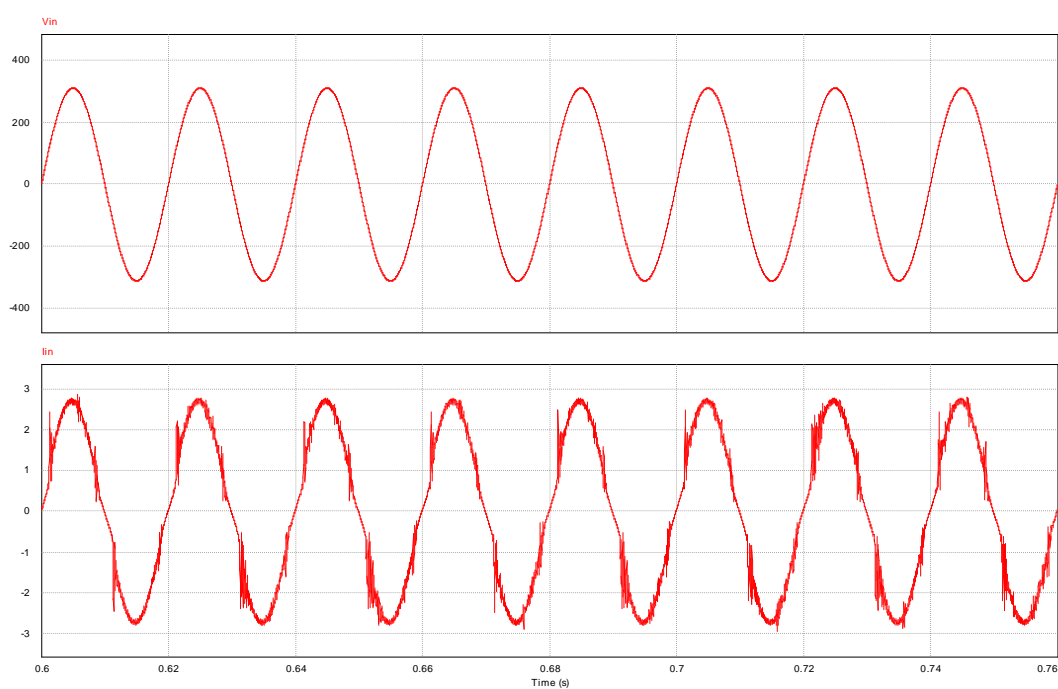


Figura 4. 18 Tensión y corriente de entrada para simulación 2.



Tensión de salida  $V_o$  y corriente de salida  $I_o$ :

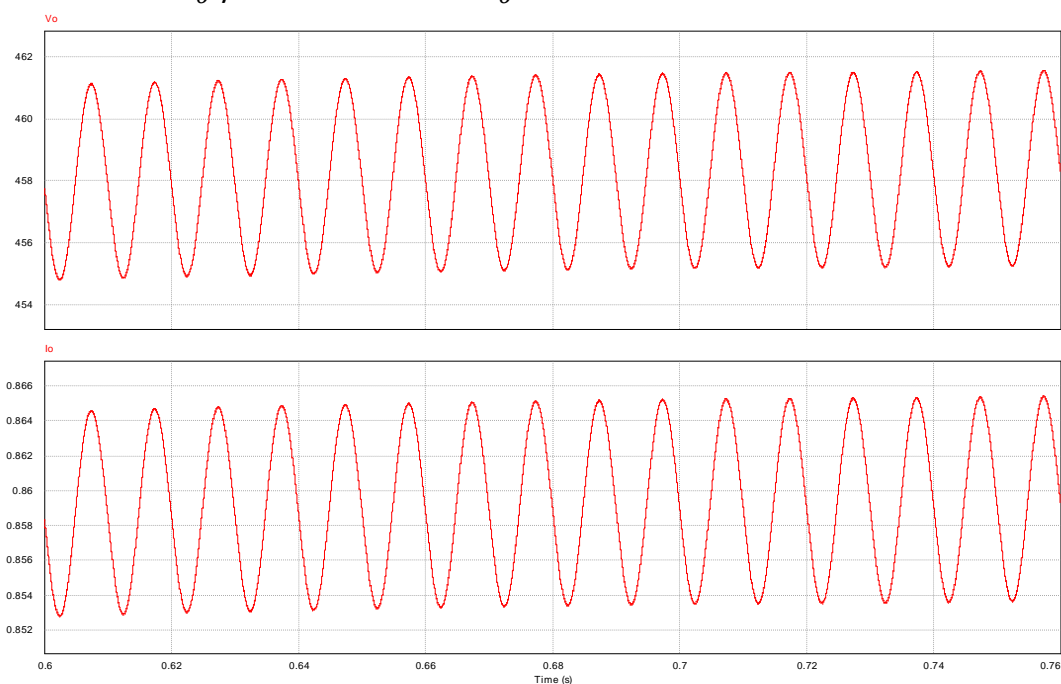


Figura 4. 19 Tensión y corriente de salida para simulación 2.

Potencia de entrada activa  $W$ , aparente  $S$  y factor de potencia  $PF$ :

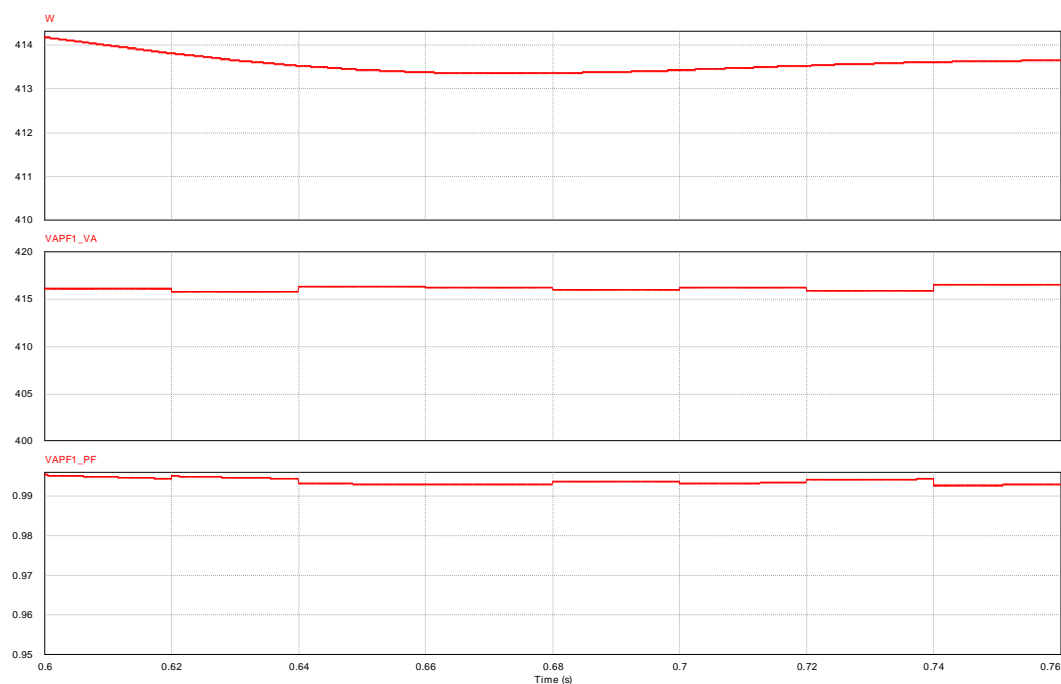


Figura 4. 20 Potencia de entrada activa, aparente y factor de potencia para simulación 2.

SIMULACIÓN	DATOS LAZO INTERNO	DATOS LAZO EXTERNO
3	$f_c = 5kHz$ $MF = 50^\circ$	$f_c = 30Hz$

Tensión de entrada  $V_{in}$  y corriente de entrada  $I_{in}$ :

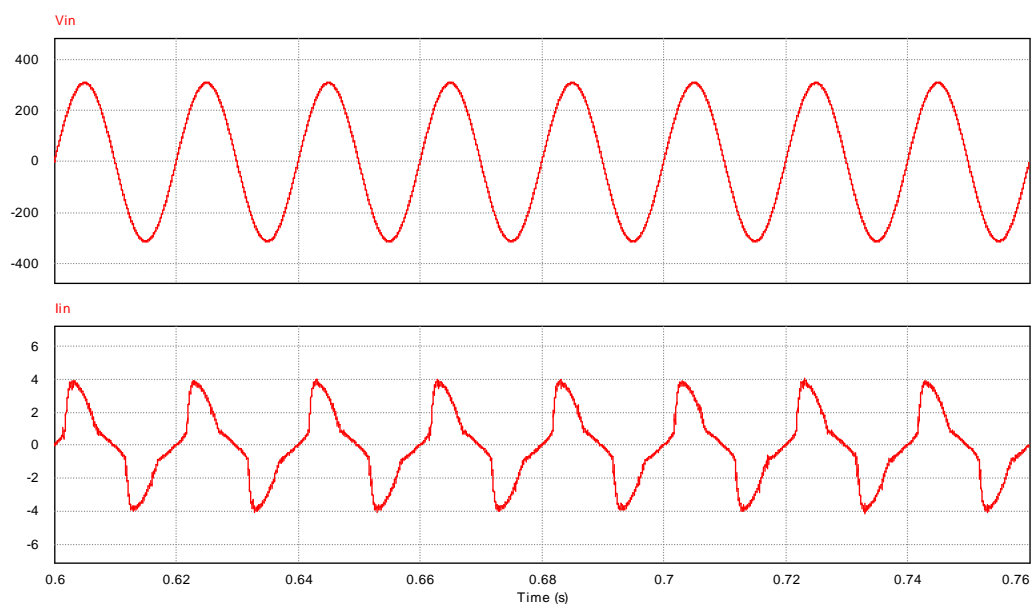


Figura 4. 21 Tensión y corriente de entrada para simulación 3.

Tensión de salida  $V_o$  y corriente de salida  $I_o$ :

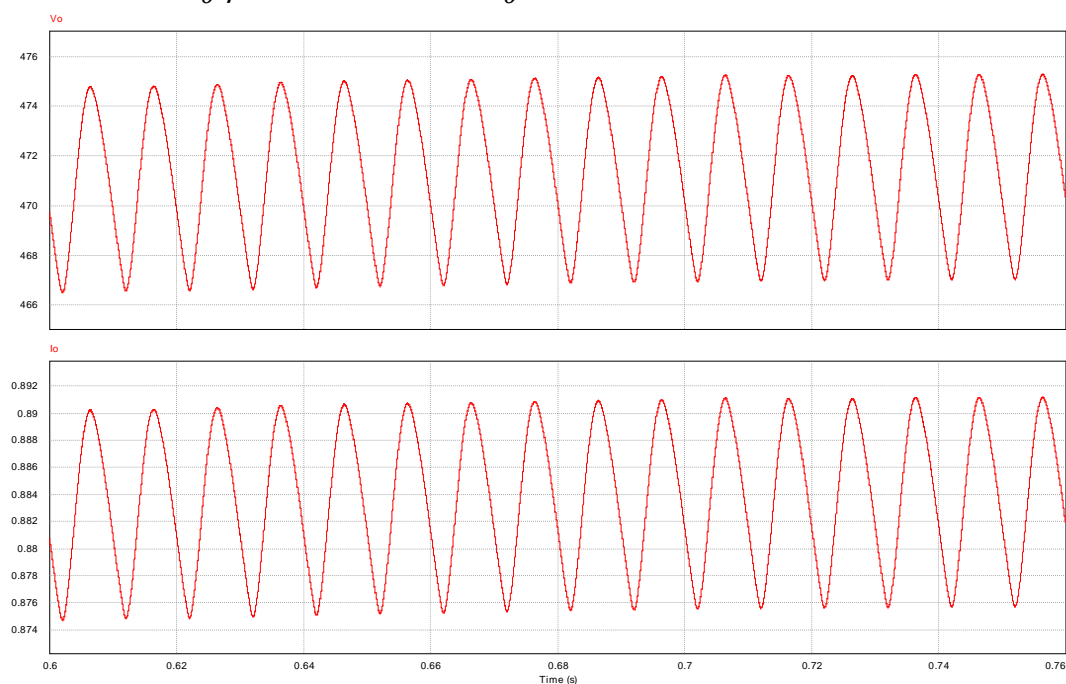


Figura 4. 22 Tensión y corriente de salida para simulación 3.

Potencia de entrada activa  $W$ , aparente  $S$  y factor de potencia  $PF$ :

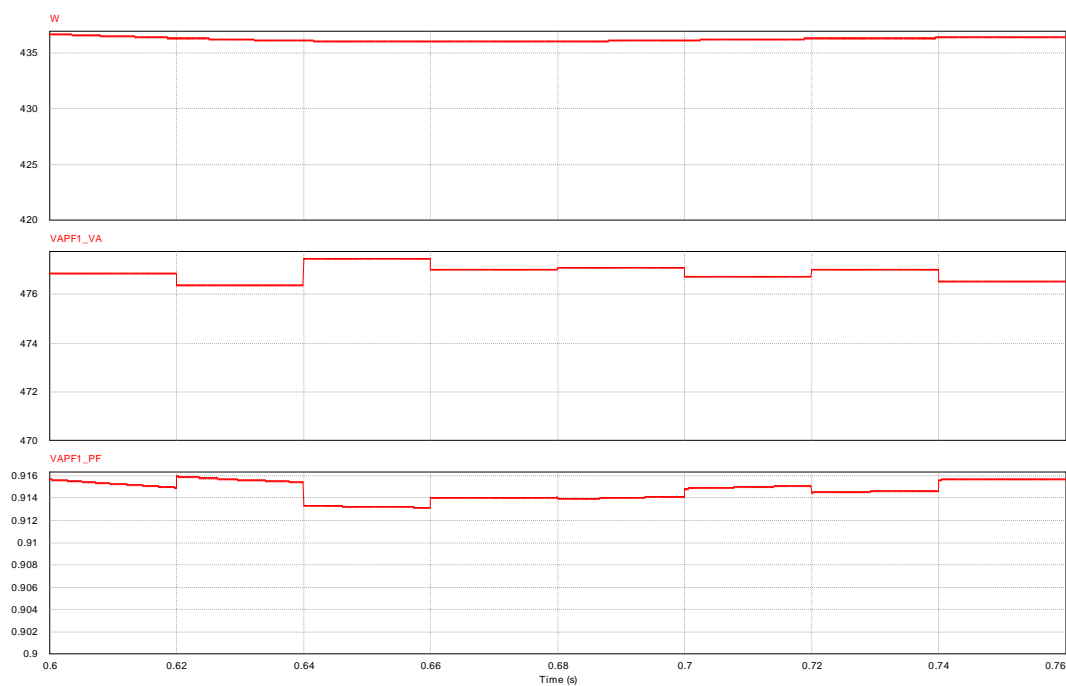


Figura 4. 23 Potencia de entrada activa, aparente y factor de potencia para simulación 3.

SIMULACIÓN	DATOS LAZO INTERNO	DATOS LAZO EXTERNO
4	$f_c = 5kHz$ $MF = 10^0$	$f_c = 30Hz$

Tensión de entrada  $V_{in}$  y corriente de entrada  $I_{in}$ :

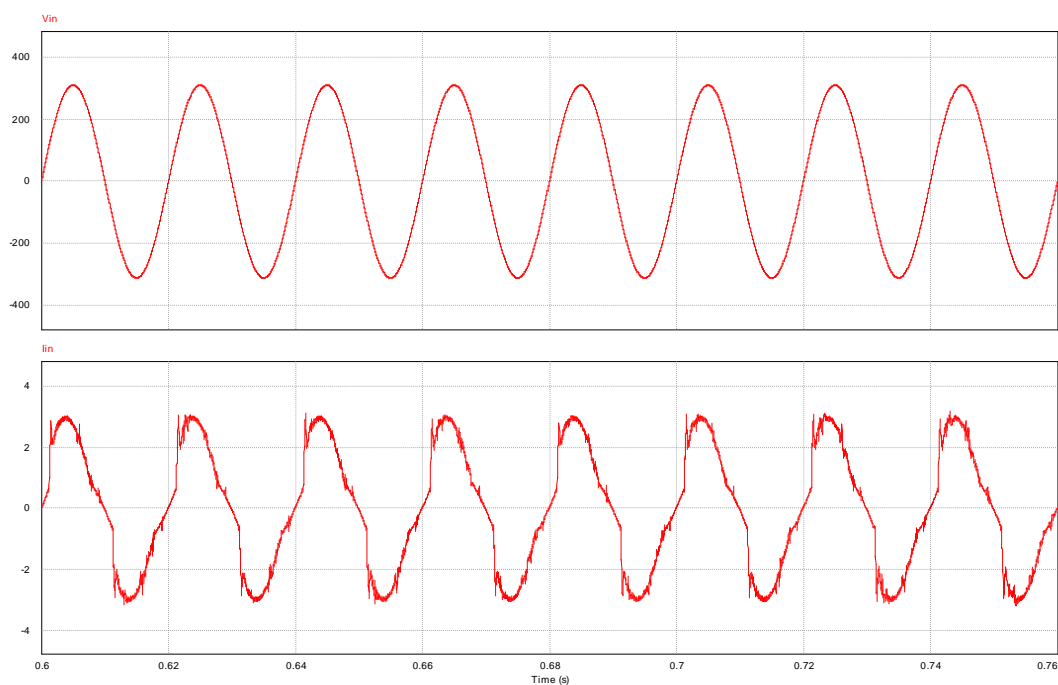


Figura 4. 24 Tensión y corriente de entrada para simulación 4.

Tensión de salida  $V_o$  y corriente de salida  $I_o$ :

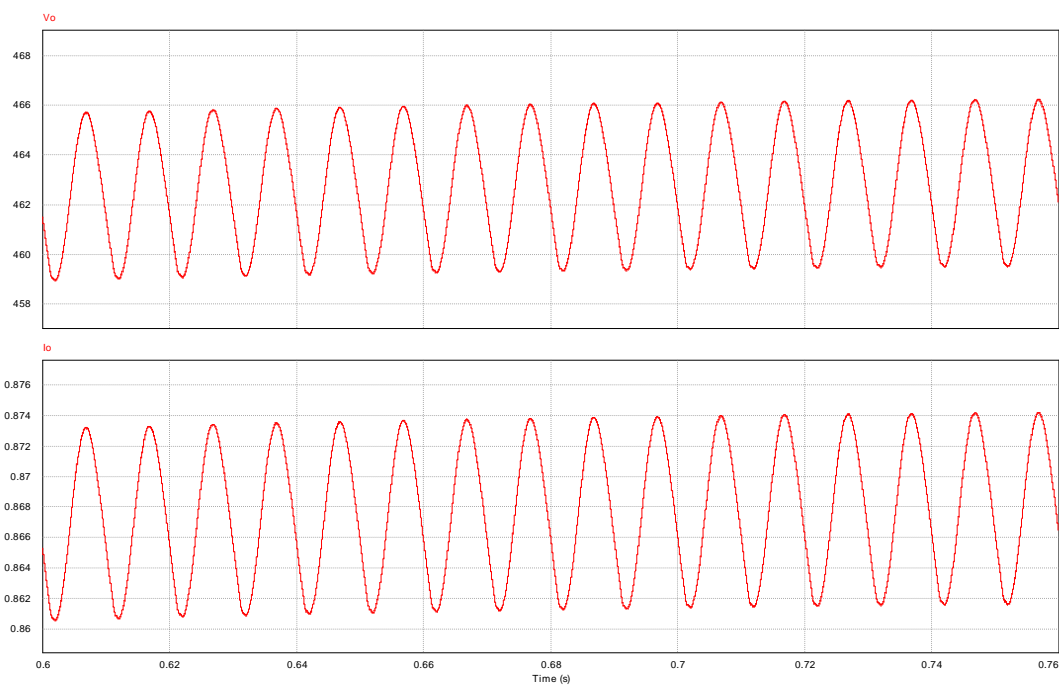


Figura 4. 25 Tensión y corriente de salida para simulación 4.

Potencia de entrada activa  $W$ , aparente  $S$  y factor de potencia  $PF$ :

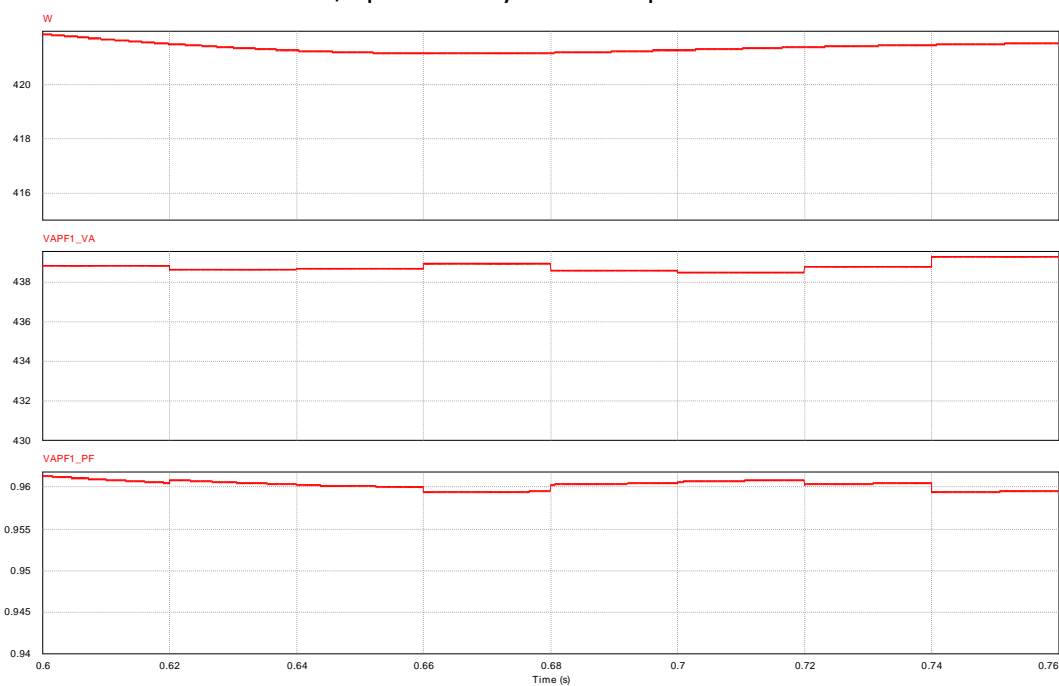


Figura 4. 26 Potencia de entrada activa, aparente y factor de potencia para simulación 4.

SIMULACIÓN	DATOS LAZO INTERNO	DATOS LAZO EXTERNO
5	$f_c = 15kHz$ $MF = 50^\circ$	$f_c = 5Hz$

Tensión de entrada  $V_{in}$  y corriente de entrada  $I_{in}$ :

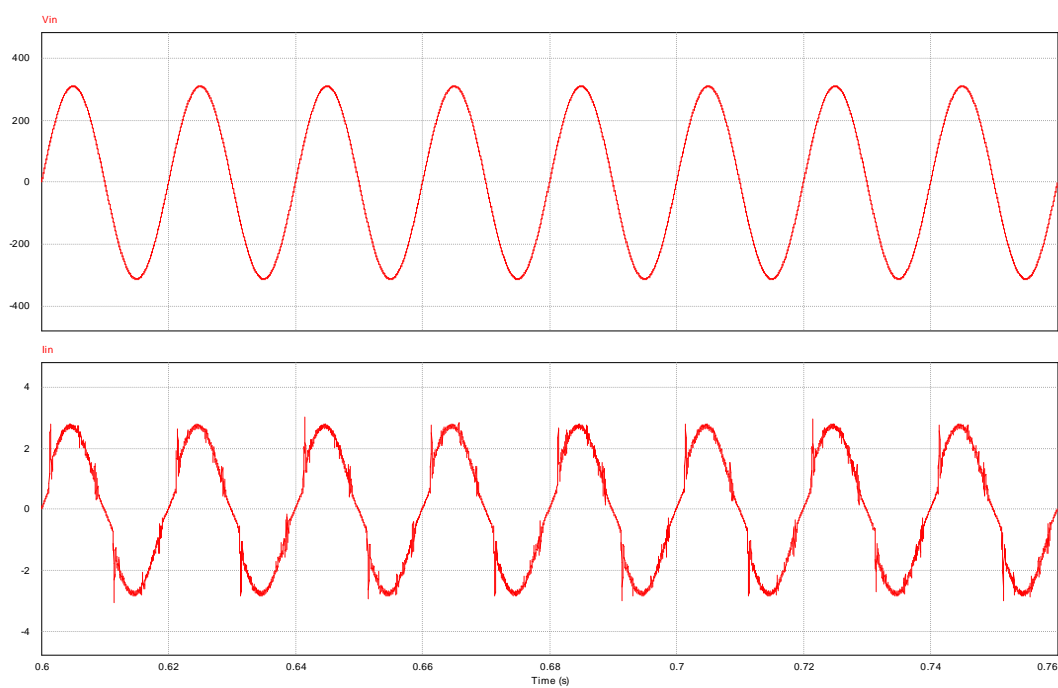


Figura 4. 27 Tensión y corriente de entrada para simulación 5.

Tensión de salida  $V_o$  y corriente de salida  $I_o$ :

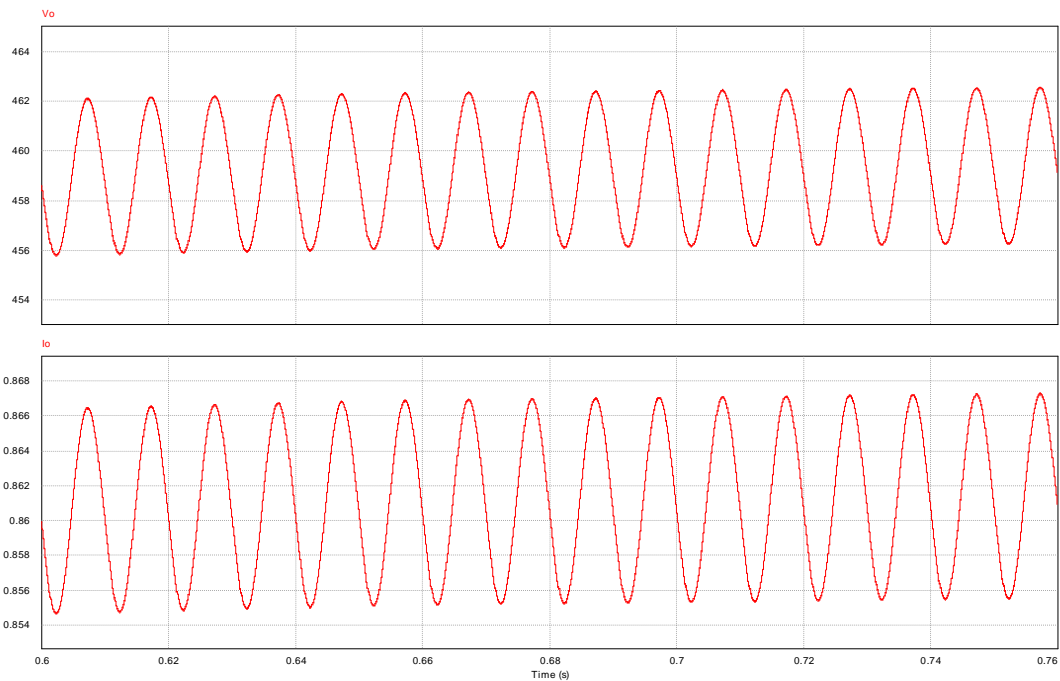


Figura 4. 28 Tensión y corriente de salida para simulación 5.

Potencia de entrada activa  $W$ , aparente  $S$  y factor de potencia  $PF$ :

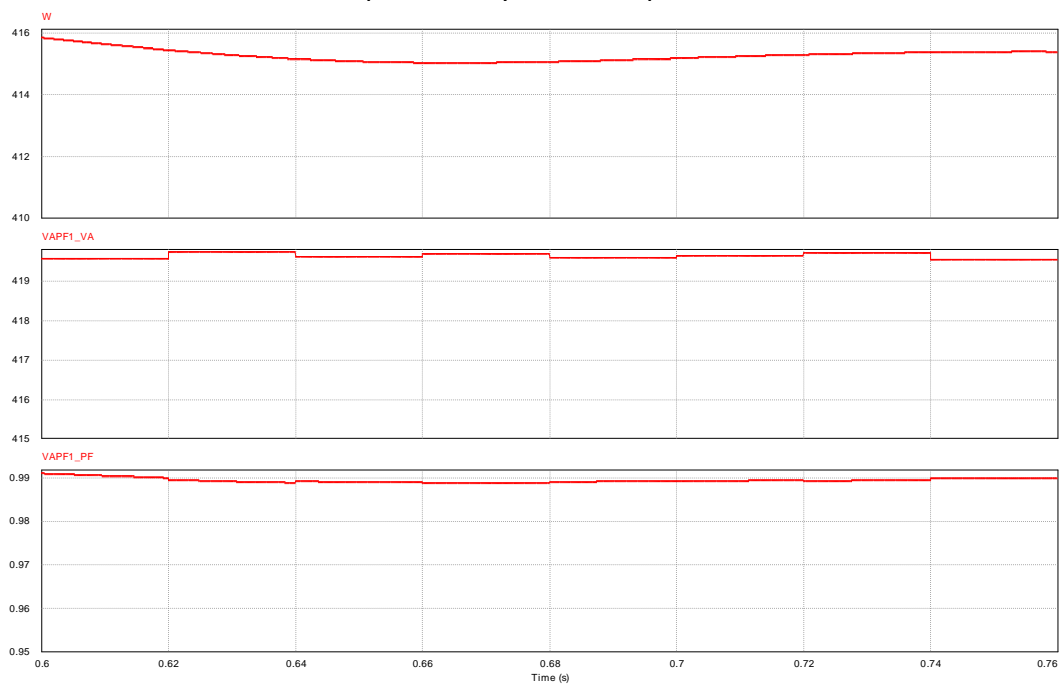


Figura 4. 29 Potencia de entrada activa, aparente y factor de potencia para simulación 5.

SIMULACIÓN	DATOS LAZO INTERNO	DATOS LAZO EXTERNO
6	$f_c = 15kHz$ $MF = 50^\circ$	$f_c = 100Hz$

Tensión de entrada  $V_{in}$  y corriente de entrada  $I_{in}$ :

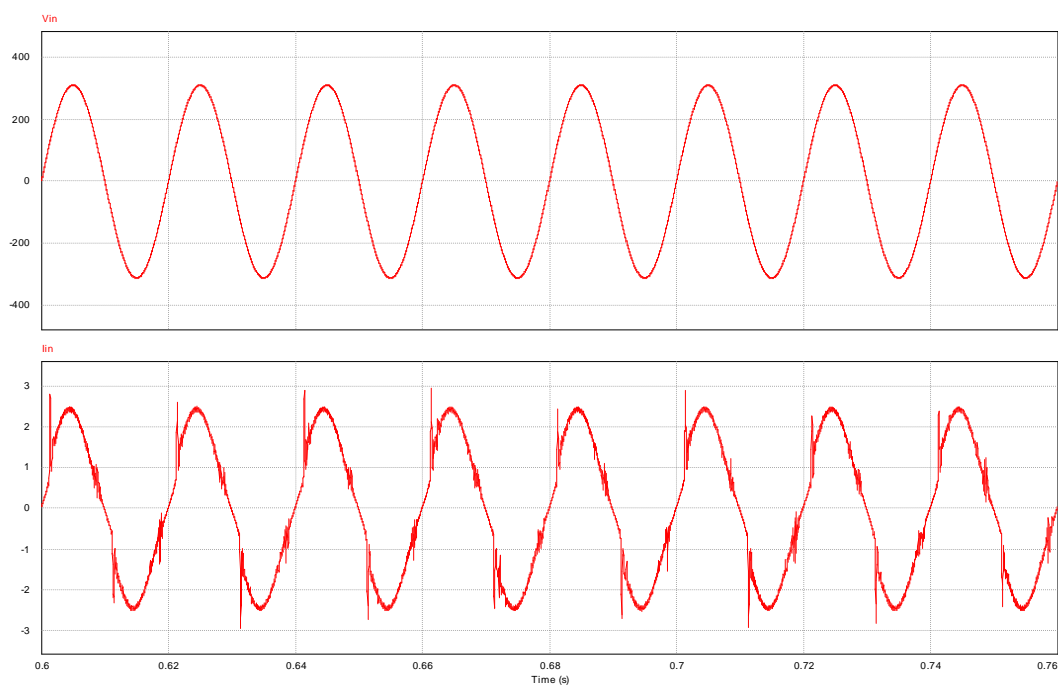


Figura 4. 30 Tensión y corriente de entrada para simulación 6.



Tensión de salida  $V_o$  y corriente de salida  $I_o$ :

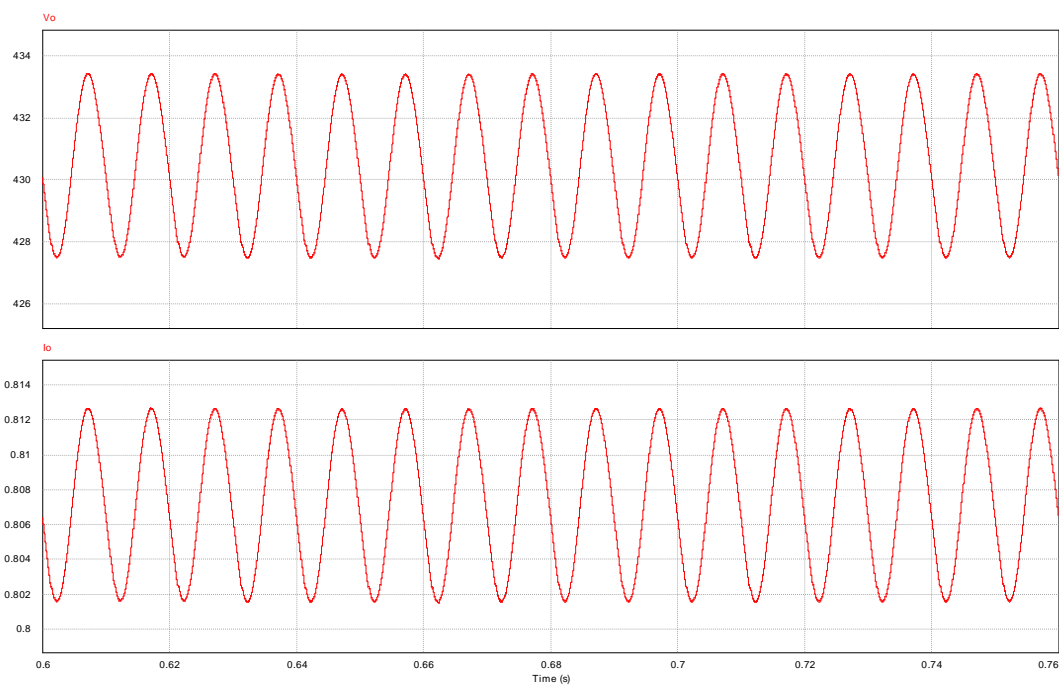


Figura 4. 31 Tensión y corriente de salida para simulación 6.

Potencia de entrada activa  $W$ , aparente  $S$  y factor de potencia  $PF$ :

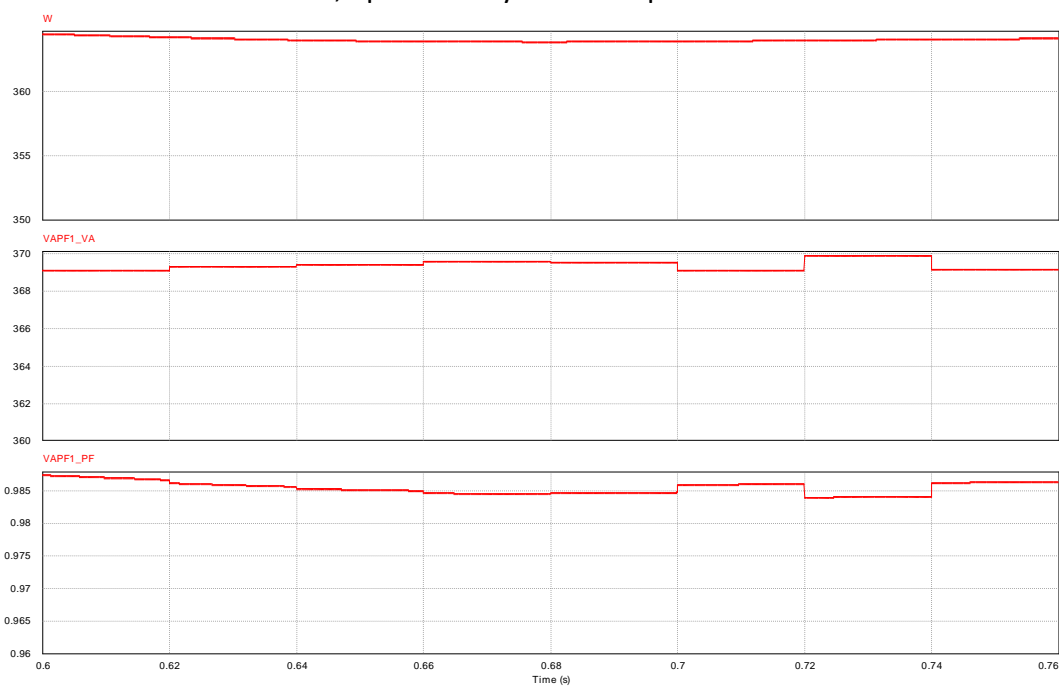


Figura 4. 32 Potencia de entrada activa, aparente y factor de potencia para simulación 6.

### 4.3 Resultados

Tras mostrar las formas de onda más significativas de cada una de las simulaciones, este apartado tiene como objeto mostrar los resultados numéricos más relevantes que se han obtenido en las simulaciones, así como llegar a una serie de conclusiones a partir de dichos valores.

La obtención del factor de potencia se ha efectuado de dos formas:

- Gráficamente, mediante la forma de onda VAPF1\_PF proporcionada por el VA/Power Factor Meter ubicado en Elements→Other→Probes.
- Analíticamente, expresión [194], a partir del valor de la potencia activa del vatímetro VattMeter/kWh Meter ubicado en Elements→Other→Probes, y el valor de la potencia aparente obtenida analíticamente, aunque existen dos formas de obtenerla:
  - Gráficamente, aplicando el valor medio ya que la forma de onda no es totalmente constante.
  - Analíticamente, mediante los valores eficaces de la tensión y la corriente de entrada, expresión [195].

$$FP = \frac{P}{S} \quad [194]$$

$$S = V_{in(RMS)} I_{in(RMS)} \quad [195]$$

El valor de la tensión de entrada es común para todas las simulaciones:

$$V_{in(p)} = 310V$$

$$V_{in(RMS)} = 219.22V$$

A continuación se expresan los datos obtenidos de las distintas simulaciones:

➤ Simulación 1

$f_{ci} = 15kHz$	$V_{omax} = 462V$	$S_{analítico} = 418.71VA$
$MF = 50^o$	$V_{omin} = 455.27V$	$S_{gráfico} = 418.61VA$
$f_{ce} = 30Hz$	$V_{o(RMS)} = 458.7V$	$FP_{analítico} = 0.99$
	$I_{in(RMS)} = 1.91A$	$FP_{gráfico} = 0.99$
	$P = 414.27W$	

➤ Simulación 2

$f_{ci} = 15kHz$	$V_{omax} = 461.55V$	$S_{analítico} = 416.51VA$
$MF = 10^o$	$V_{omin} = 454.83V$	$S_{gráfico} = 416.20VA$
$f_{ce} = 30Hz$	$V_{o(RMS)} = 458.27V$	$FP_{analítico} = 0.99$
	$I_{in(RMS)} = 1.90A$	$FP_{gráfico} = 0.99$
	$P = 413.57W$	

➤ Simulación 3

$f_{ci} = 5kHz$	$V_{omax} = 475.29V$	$S_{analítico} = 477.90VA$
$MF = 50^o$	$V_{omin} = 466.53V$	$S_{gráfico} = 476.89VA$
$f_{ce} = 30Hz$	$V_{o(RMS)} = 471.53V$	$FP_{analítico} = 0.91$
	$I_{in(RMS)} = 2.18A$	$FP_{gráfico} = 0.91$
	$P = 436.22W$	

## ➤ Simulación 4

$f_{ci} = 5kHz$	$V_{omax} = 466.25V$	$S_{analítico} = 438.44VA$
$MF = 10^0$	$V_{omin} = 458.98V$	$S_{gráfico} = 438.77VA$
$f_{ce} = 30Hz$	$V_{o(RMS)} = 462.75V$	$FP_{analítico} = 0.96$
	$I_{in(RMS)} = 2A$	$FP_{gráfico} = 0.96$
	$P = 421.34W$	

## ➤ Simulación 5

$f_{ci} = 15kHz$	$V_{omax} = 462.56V$	$S_{analítico} = 418.71VA$
$MF = 50^0$	$V_{omin} = 455.82V$	$S_{gráfico} = 419.65VA$
$f_{ce} = 5Hz$	$V_{o(RMS)} = 459.27V$	$FP_{analítico} = 0.99$
	$I_{in(RMS)} = 1.91A$	$FP_{gráfico} = 0.99$
	$P = 415.27W$	

## ➤ Simulación 6

$f_{ci} = 15kHz$	$V_{omax} = 432.94V$	$S_{analítico} = 368.29VA$
$MF = 50^0$	$V_{omin} = 427.47V$	$S_{gráfico} = 369.41VA$
$f_{ce} = 100Hz$	$V_{o(RMS)} = 430.50V$	$FP_{analítico} = 0.99$
	$I_{in(RMS)} = 1.68A$	$FP_{gráfico} = 0.98$
	$P = 364.07W$	

Tras observar los datos recogidos de las simulaciones se han llevado a cabo las siguientes conclusiones:

- El factor de potencia en la mayoría de simulaciones es 0.99 tal y como indica la hoja de datos del integrado UC3854 cuando se aplica a un convertidor elevador corrector de factor de potencia.
- El rizado de la tensión de salida es considerablemente pequeño en todas las simulaciones y está en torno al 0.6% del valor medio.
- La corriente de entrada en las simulaciones 3 y 4 tiene una fuerte distorsión, esto provocará una reducción en el factor de potencia según la expresión [196] desarrollada en los apartados (1.2) y (1.3):

$$PF = \frac{I_{1RMS}}{I_{RMS\text{total}}} \quad [196]$$

- El margen de fase no altera significativamente los resultados siempre y cuando se sitúe entre los límites de estabilidad para cada frecuencia de cruce que muestra el panel Cross frequency and Phasemargin input de SmartControl (apartado 4.1 metodología: paso7).
- La frecuencia de corte del lazo interno de corriente tiene un papel importante en los valores de tensión de salida y factor de potencia. Aun existiendo estabilidad, si se reduce la frecuencia de corte se observa un aumento del error en régimen permanente de la tensión de salida y una reducción del factor de potencia. Esto se observa en los datos de las simulaciones 3 y 4, que con una frecuencia de corte de 5kHz se observa un error en régimen permanente de la tensión de salida de 17.59% y 15.68% respectivamente y un factor de potencia de 0.91 y 0.96 respectivamente. La frecuencia de cruce del lazo interno debe ser lo suficientemente alta para que el control de corriente siga la referencia marcada por el lazo externo.

- Si se reduce la frecuencia de corte del lazo externo de 30Hz a 5Hz no se observan cambios significativos, pues la frecuencia ya es lo suficientemente baja como para filtrar los armónicos de la tensión de salida para que no se introduzcan en el control. Debido a esto, si se aumenta la frecuencia de corte del lazo externo, el factor de potencia se irá reduciendo.
- A pesar de que las simulaciones 1, 2, 5, 6 no presentan diferencias significativas, se han establecido los parámetros de la simulación 1 como los más adecuados para el diseño del control.



## CAPÍTULO 5 DISEÑO PLACA PCB

## 5.1 Lista de materiales

Antes de comenzar el diseño de la placa de circuito impreso, se deben conocer que el valor y el tipo de componentes que se van a utilizar.

El valor de las resistencias y condensadores se han calculado siguiendo estos pasos:

- Se calculan mediante hoja de cálculo (anexo 1) y atendiendo a las expresiones desarrolladas en el capítulo 3, todos los componentes excepto aquellos que forman parte de los reguladores de tensión y corriente y el sensor de tensión de salida.
- Se determina mediante las simulaciones del capítulo 4, que la configuración más adecuada de la etapa de control es la correspondiente a la simulación 1.
- El valor de los componentes de los reguladores de tensión y corriente, así como el del sensor de tensión de salida, se extraen del fichero de SmartControl generado para los parámetros iniciales de la etapa de potencia y los parámetros de la simulación 1, donde:

$$f_{ci} = 15kHz$$

$$MF = 50^\circ$$

$$f_{ce} = 30Hz$$

En los apartados (3.2) y (3.3) se especifican los criterios llevados a cabo para la selección del tipo de componentes que se van a utilizar, sobre todo los de la etapa de potencia, que deben ser seleccionados para soportar elevadas tensiones y corrientes.

Una vez seleccionado los componentes, se diseñan las huellas de éstos mediante la herramienta Library Manager de OrcadLayout.

Hay que tener en cuenta que tanto la entrada y la salida del circuito se deben diseñar como conectores pues la alimentación y la carga son externas. Además, en la



alimentación de la etapa de control también se implementará un conector con los condensadores  $C_1$  y  $C_2$  en paralelo (figura (5.2)), en lugar de tomar la alimentación a partir de un transformador en la bobina del convertidor (figura (4.1)). También se implementará la huella de un conector en serie con el diodo de salida  $D_o$  para medir la corriente a través de éste.

Los disipadores diseñados para el transistor  $Q$  y el diodo  $D_o$  se deben incluir en el diseño de las huellas asociadas a estos componentes.

A continuación se muestra la lista de materiales, cuyos valores y huellas asociadas se incluyen en el esquemático de la figura (5.2) del siguiente apartado.

CANTIDAD	ELEMENTO	TIPO	VALOR	FOOTPRINT
2	Condensadores filtro EMI $C_{in2}, C_{in1}$	Condensador de poliéster	$C_{in1} = 680nF$ $C_{in2} = 680nF$	CIN/CPAX1/1.10 0X700/050
1	Condensador de salida $C_o$	Condensador electrolítico 400V	$C_o = 470\mu F$	CO/CYL/D.1400 /LS.400/.040
1	Condensador $C_1$	Condensador electrolítico 35V	$C_1 = 100\mu F$	C1/CYL/D.300/L S.100/.031
4	Diodos del puente rectificador $D_1, D_2, D_3, D_4$	Diodos MUR460 600V 4A		DB/DAX/.850X. 225/.062
1	Diodo $D_o$	Diodo STTA806D 600V 8A 25ns		DO/TO220AC/D ISIPADOR
1	Diodo $D_5$	Diodo STTA806D 600V 8A 25ns		DO/TO220AC
1	Transistor $Q$	SPW20N60S5 600V 20A 0.19 $\Omega$		Q/TO247AD/DI SIPADOR
2	Bobinas del	Toroide	$L_{in1} = 141\mu H$	L_EMI

	filtro $EMI L_{in1}, L_{in2}$		$L_{in2} = 141\mu H$	
<b>1</b>	Bobina $L$	RM12	$L = 1mH$	L/RM12
<b>1</b>	Resistencia sensor de corriente $RS$	HSA25 12.5W	$RS = 0.25\Omega$	RS/RAD/.2700X. 1100/LS.2600/. 034
<b>3</b>	Conectores Vin, Carga, Vcc	MKDS 1,5 Phoenix contact		CONECTOR
<b>16</b>	Resistencias RFF1, RFF2, RFF3, RVAC, Rpk1, Rpk2, Rmo, Rci, RVI, RVD, RENA, Rcz, RVF, Rset, RB1, RD5	Resistencias axiales 4 bandas	$RFF1 = 910k\Omega$ $RFF2 = 91k\Omega$ $RFF3 = 20k\Omega$ $RVAC = 620k\Omega$ $Rpk1 = 10k\Omega$ $Rpk2 = 1.8k\Omega$ $Rmo = 3.9k\Omega$ $Rci = 3.9k\Omega$ $RVI = 511k\Omega$ $RVD = 9.76k\Omega$ $RENA = 22k\Omega$ $Rcz = 4.44k\Omega$ $RVF = 13.97k\Omega$ $Rset = 10k\Omega$ $RB1 = 150k\Omega$ $RD5 = 1k\Omega$	SM/R_0805
<b>10</b>	Condensadore s CFF1, CFF2, CVF, C3, CT, Css, Ccp, Ccz, Cpk, C2	Condensador es electrolíticos	$CFF1 = 0.1\mu F$ $CFF2 = 0.47\mu F$ $CVF = 350.73nF$ $C3 = 1\mu F$ $CT = 1.2nF$ $Css = 1nF$ $Ccp = 1.19nF$ $Ccz = 5.77nF$ $Cpk = 100pF$ $C2 = 1\mu F$	C/SM/C_0805
<b>1</b>	Integrado UC3854	DIL-16		UC3854/DIP.10 0/16/W.300/L.7 75

Tabla 5. 1 Lista de materiales.

## 5.2 Metodología

A lo largo de este apartado se va a realizar el diseño de un circuito impreso del convertidor elevador corrector de factor de potencia que se ha definido a lo largo de todo el trabajo.

Un circuito impreso o PCB (Printed Circuit Board) presenta las siguientes ventajas:

- Alto aislamiento.
- Capacidades parásitas constantes y escasas.
- Menor combustibilidad.
- Disminución de errores de montaje.
- Mayor resistencia mecánica.
- Disminución de peso y volumen de los circuitos.
- Automatización del proceso de fabricación, montaje y soldadura.

El software utilizado es la versión 9.1 de Orcad. Orcad es un conjunto de programas y herramientas de CAD (Computer Aided Design) para el desarrollo de proyectos electrónicos que incluye todos los aspectos del diseño, desde la realización de esquemáticos y su simulación, hasta el diseño de un circuito impreso. Dentro de Orcad, las aplicaciones que se van a utilizar son Orcad Capture CIS y Orcad Layout.

Antes de iniciar el proceso de diseño, se debe tener en cuenta ciertos criterios para la elaboración del circuito impreso con el fin de mejorar sus prestaciones:

- Las pistas que transmitan señales pulsantes deben ser trazadas en paralelo para evitar en la manera de lo posible la inducción electromagnética.

- Debido a que todo conductor presenta cierta impedancia, las pistas deben ser trazadas con la menor longitud posible. La impedancia se reducirá a medida que disminuye su longitud.
- El ancho de pista debe ser proporcional a la corriente que circule por ella para minimizar las pérdidas por conducción.
- Para optimizar el diseño, se minimizará el tamaño de la placa.
- Es aconsejable utilizar el mínimo número de capas posible.
- Se ha optado por colocar ciertos componentes (resistencias y condensadores) agrupados para facilitar su localización y montaje.

La metodología utilizada para este efecto se muestra en la tabla (5.2), a continuación, se especifica detalladamente los pasos que se han llevado a cabo.

PASO	DESCRIPCIÓN
1	Iniciar un nuevo proyecto en Capture CIS
2	Elaborar el esquemático.
3	Elaborar una Netlist para Layout.
4	Iniciar Orcad Layout.
5	Nuevo proyecto en OrcadLayout.
6	AutoECO.
7	Colocación de componentes.
8	Establecer los bordes de la placa.

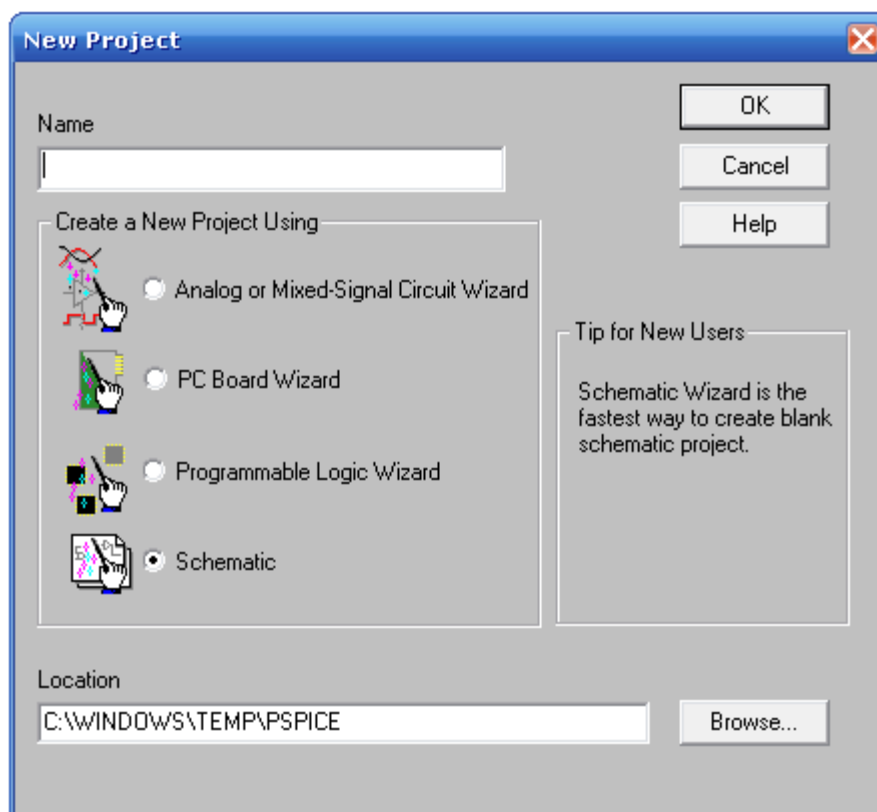
<b>9</b>	Habilitado de capas para el trazado de pistas.
<b>10</b>	Rutado de las pistas.
<b>11</b>	Plano de masa.

Tabla 5. 2 Metodología para el desarrollo de la placa PCB en Orcad.

Paso 1: Iniciar un nuevo proyecto en Capture CIS

Arrancando el programa Capture se selecciona la opción File →New →Project.

Aparecerá la ventana de diálogo de la figura (5.1) donde se introduce el nombre del proyecto (Name), el directorio de localización (Location) y se selecciona el tipo de proyecto, para mayor simplicidad, y puesto que no se van a realizar simulaciones, se selecciona Schematic.



**Figura 5. 1 New Project (Capture CIS).**

Paso 2: Elaborar el esquemático.

En la figura (5.2) se muestra el esquemático de Pspice aplicando los valores del esquemático de PSIM teniendo en cuenta los valores de frecuencia de cruce de lazo interno y externo y margen de fase de la simulación 1.

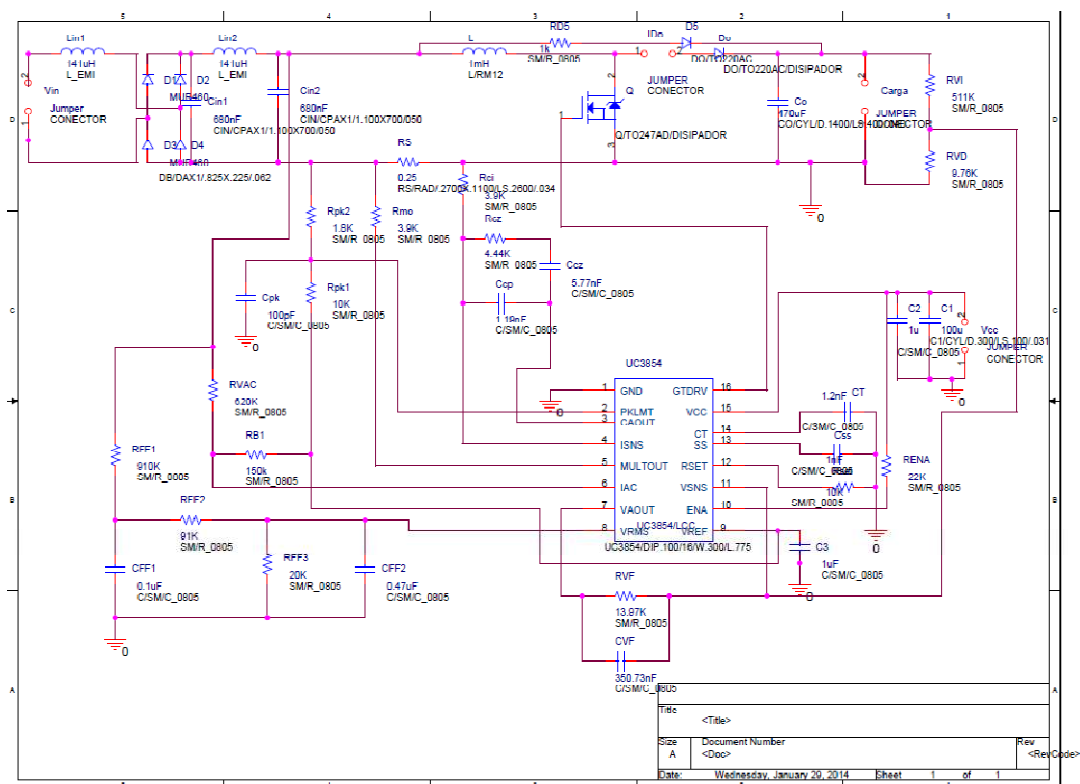


Figura 5. 2 Esquemático convertidor elevador CFP Orcad Capture.

La elección de los componentes se ha realizado con la opción Place → Part , cuyo cuadro de diálogo de muestra en la figura (5.3).

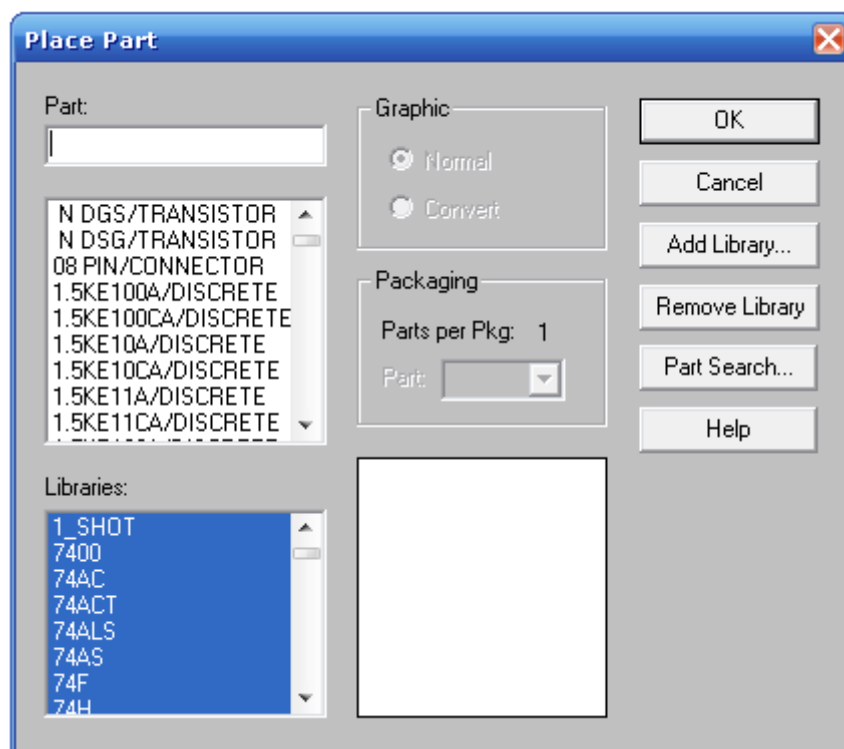


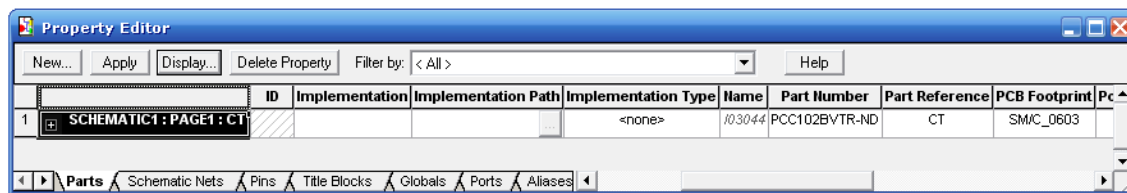
Figura 5. 3 Place Part.

Los componentes elegidos para el esquemático se seleccionan entre las distintas librerías que proporciona Pspice, para añadir más librerías se selecciona Add Library.

Las conexiones entre los componentes se realiza seleccionando Place →Wire y la masa del circuito en Place →Power.

Se observa en el esquemático una serie de códigos que corresponden a la huella de cada componente, este campo se puede ver en la casilla PCB Footprint de las propiedades de cada componente, como se muestra en la figura (5.4), tras hacer doble clic en un componente.





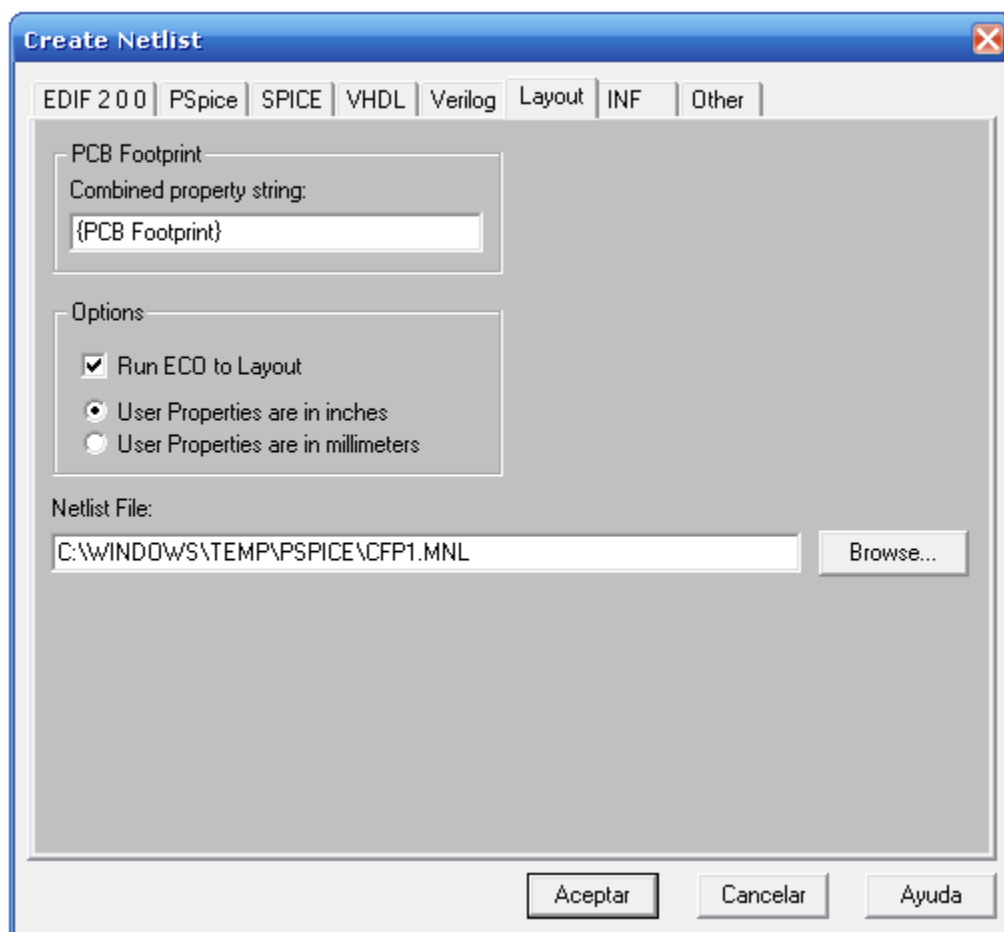
**Figura 5. 4 Property Editor.**

Para mostrar una propiedad de un componente se selecciona la opción Display con el clic derecho.

En ocasiones, la huella de un componente aparece por defecto en las propiedades, sin embargo, la mayoría de las ocasiones se debe, o bien dibujar la huella, o bien seleccionar una huella de entre las distintas librerías de OrcadLayout mediante la herramienta Library Manager.

Paso 3: Elaborar una Netlist para Layout.

Desde la ventana del proyecto se selecciona la opción Tools → Create Netlist, cuyo cuadro de diálogo marcando la pestaña Layout se muestra en la figura (5.5).



**Figura 5. 5 Create Netlist.**

Se selecciona la casilla de Run ECO to Layout, la opción User Properties are in inches, y el directorio donde se guardará el archivo .MNL de la Netlist, generalmente, donde se guardó el proyecto de Pspice. Puesto que las simulaciones del circuito se realizaron en el capítulo 4 el proceso continuará con la aplicación OrcadLayout.

Paso 4: Iniciar OrcadLayout.

La finalidad del programa Layout es el diseño de las placas de circuito impreso. Está integrado con el resto de los programas de diseño y análisis electrónico de OrCAD (Capture y PSpice) y también puede leer y generar ficheros en diversos formatos

standard, lo que le permite la comunicación con herramientas de diseño de otros fabricantes como Autocad, Gerber o HP.

Antes de empezar el diseño, se deben conocer los distintos términos que se utilizan en el programa. Estos términos se muestran en la siguiente tabla:

TÉRMINO	SIGNIFICADO
Autoplacement	Emplazamiento automático de los componentes. El trazado de las conexiones entre componentes puede simplificarse o complicarse en función del emplazamiento que tengan sobre la placa. Los programas para diseño de PCB incluyen generalmente algoritmos para emplazamiento automático.
Autorouting	Trazado automático de las conexiones.
Drill	<p>Taladro. Los componentes convencionales (no SMD) se sueldan a la placa insertando sus terminales en los taladros realizados sobre los pads. Fan-out.</p> <p>Los terminales de los componentes SMD no penetran en todas las capas sino que se sueldan a la top-layer solamente. Para conectar estos terminales a las capas internas es necesario indicarlo mediante el fan-out.</p>
Footprint	Literalmente, "huella del pie". Cada componente situado sobre la placa ocupa un espacio que no puede ser invadido por otro componente. Sus patillas son soldadas a la placa sobre unos pads.

	Footprints el conjunto formado por los pads y la línea que delimita físicamente el componente.
Layer	La placa está formada por varias capas de cobre separadas por material dieléctrico. Las capas externas son la top layer, donde están situados los componentes, la bottom layer, que es la capa opuesta. Las capas internas son las inner layers.
Mounting hole	Agujero para los tornillos de sujeción de la placa.
Net	Nudo. Colección de pistas (tracks) eléctricamente unidas.
Pad	Isleta de cobre donde se sueldan los terminales de los componentes.
Pin	Terminal de conexión de un componente.
Plane	Como la mayoría de los circuitos integrados de una placa han de ser alimentados, se reservan dos capas internas para distribuir la tensión de alimentación y la masa a toda la placa. Se denominan Power plane y Ground plane.
Routing	Rutado de las conexiones. Puede ser manual o automático.
SMD (Surface Mounting Device)	Componentes cuyos terminales se sueldan a la superficie de la placa (top layer), sin taladro. Si se quiere conectar algún terminal a las capas internas, es preciso recurrir al fan-out.

Tabla 5. 3 Términos comunes de la aplicación OrcadLayout.

Paso 5: Nuevo proyecto en OrcadLayout.

Al arrancar la aplicación OrcadLayout se selecciona File → New y aparecerá el cuadro de diálogo de la figura (5.6).

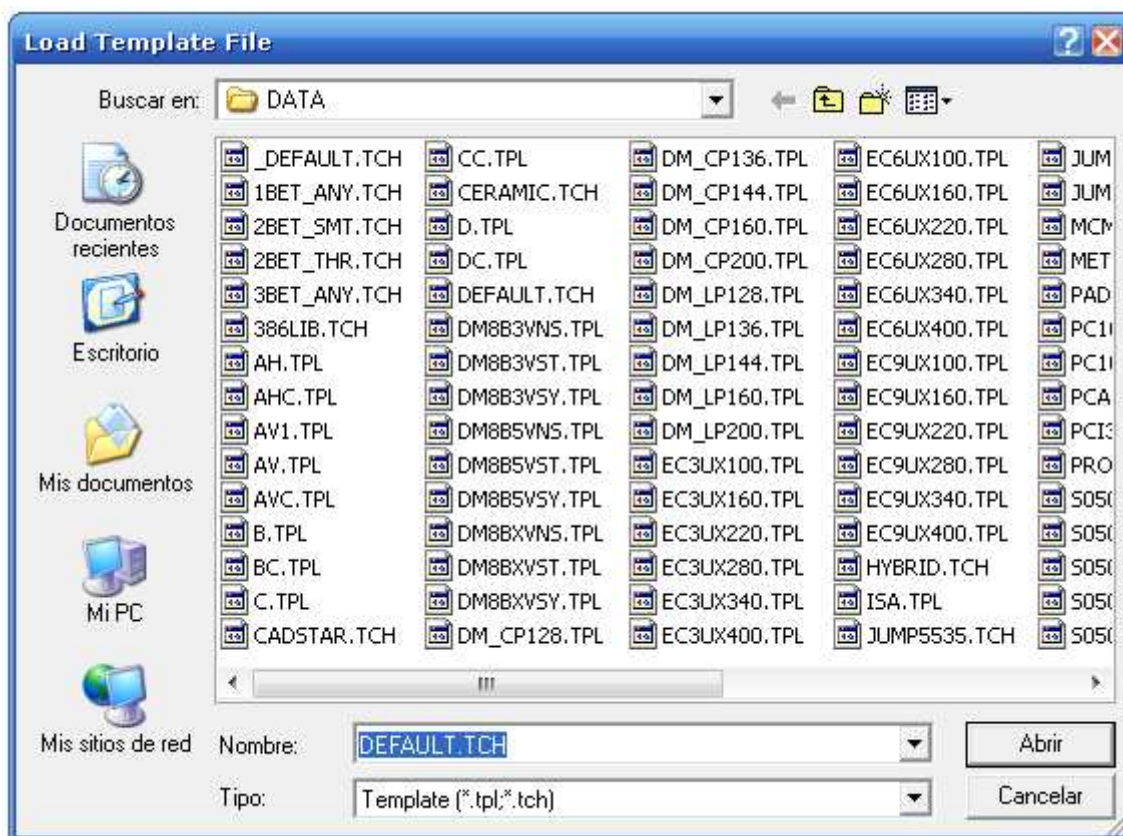
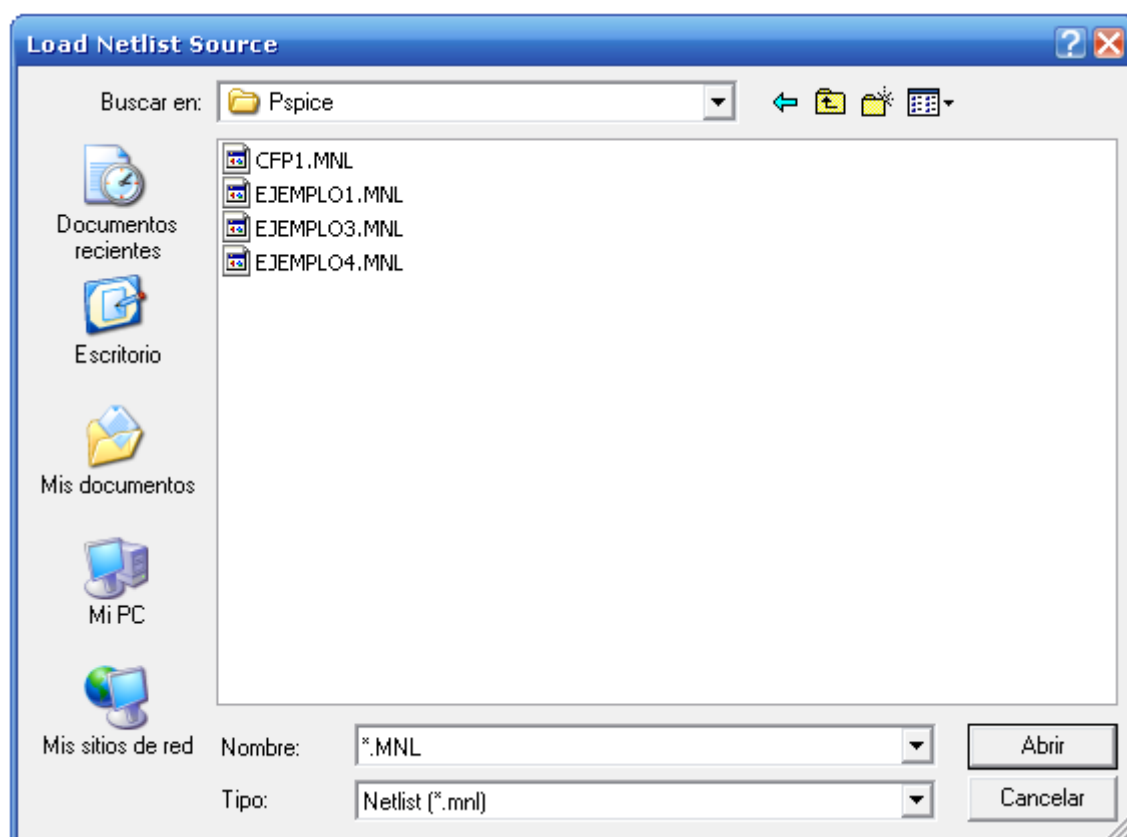


Figura 5. 6 Load Template File.

En el cuadro Load Template File se muestran los ficheros de los parámetros tecnológicos que no están incluidos en la Netlist de la placa. Se selecciona DEFAULT.TCH

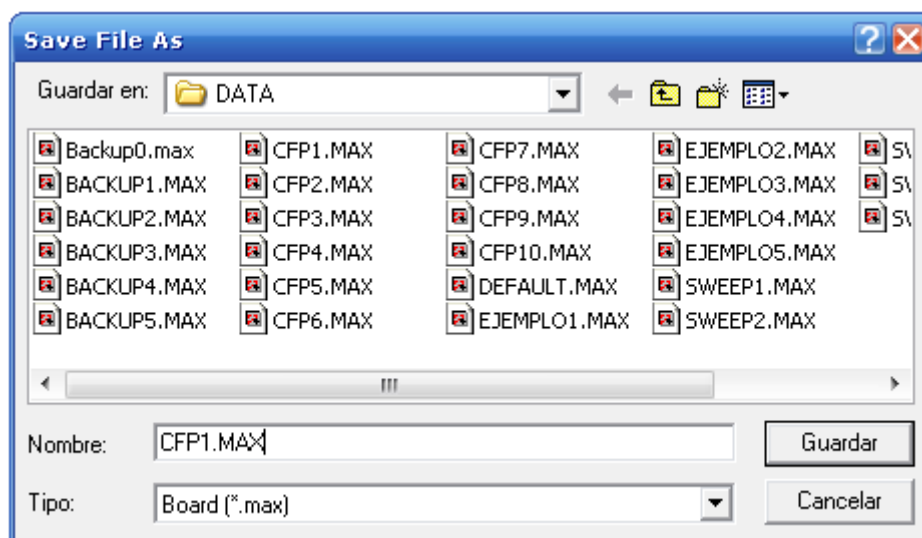
A continuación se muestra el cuadro de la figura (5.7).



**Figura 5. 7 Load Netlist Source.**

En este cuadro se selecciona el fichero Netlist que se ha creado en Pspice, en este caso CFP1.MNL

Por último aparecerá el cuadro de diálogo de la figura (5.8).



**Figura 5. 8 Save File As.**

En este último cuadro se guarda el fichero .MAX de layout con el proyecto.

Paso6: AutoECO.

Al cargar el fichero Netlist el programa intenta cargar todas las huellas o Footprints de los componentes del esquemático Pspice, si algún componente no tiene asignado una huella o el código PCB Footprint de las propiedades no coincide con alguna de las huellas de las librerías de OrcadLayout, aparecerá el siguiente cuadro de diálogo.

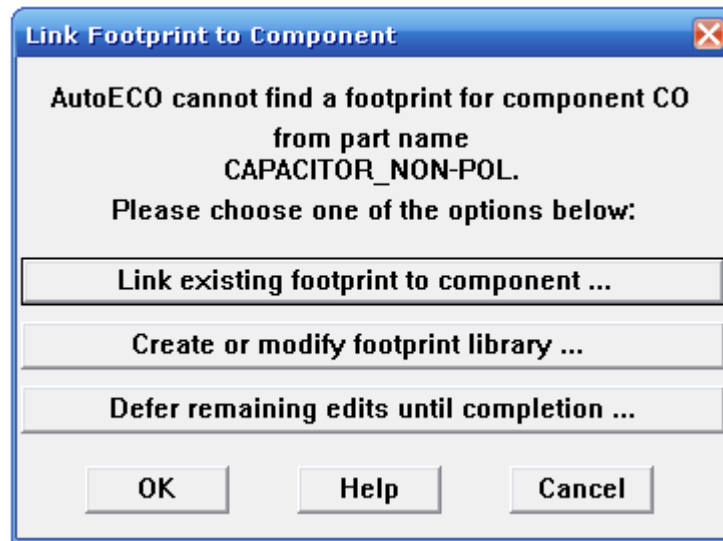


Figura 5. 9 Link Footprint to Component.

Existen dos soluciones para este problema:

- Asignar una huella seleccionando la opción Link existing footprint to component. Esta opción abre la herramienta Library Manager donde se muestran todas las huellas existentes para cada librería.
- Crear o modificar una huella ya existente con la opción Create or modify footprint library. Una vez creada o modificada la huella con la herramienta Library Manager, se vuelve al cuadro de la figura (5.9) y se selecciona en la misma herramienta la huella.

Paso 7: Colocación de componentes.

Una vez creado un nuevo proyecto la ventana del programa muestra todos los componentes sin colocar, tal y como se muestra en la figura (5.10).



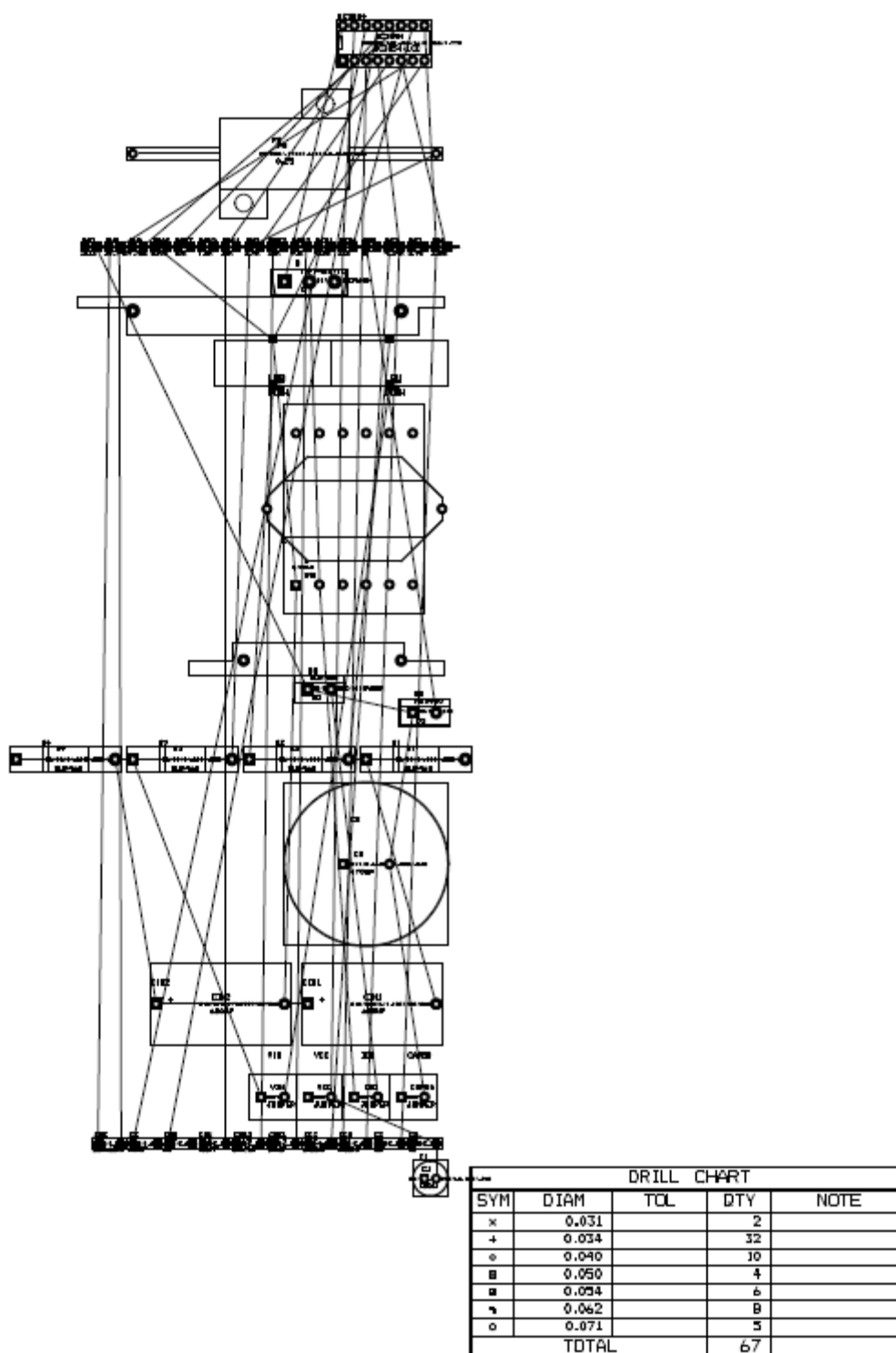
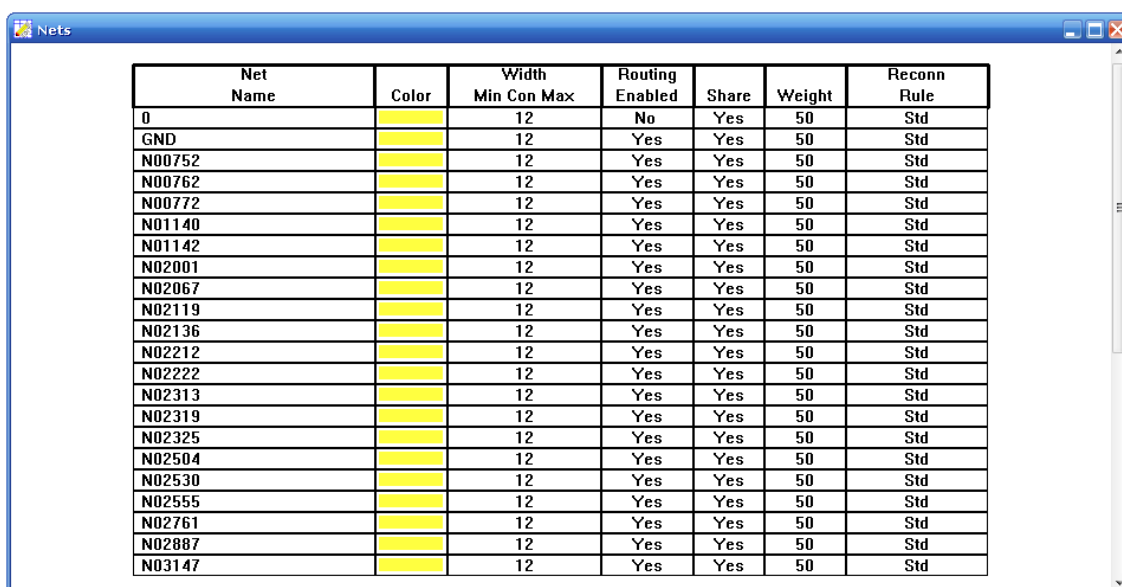


Figura 5. 10 Placa PCB componentes sin colocar.

Para colocar los componentes, se selecciona Tool→Component→SelectTool o ComponentTool de la barra de herramientas. Para rotarlos se utiliza Rotate o la tecla R.

Para facilitar el emplazamiento de componentes, el rutado de todas aquellas conexiones que van a masa o “Net 0” se pueden deshabilitar ya que todos los pines que van a masa se conectarán entre sí con un plano de masa.

Para ello se selecciona Tool→ Net →Select From Spreadsheet y aparecerá el cuadro de la figura (5.11).



Net Name	Color	Width Min Con Max	Routing Enabled	Share	Weight	Reconn Rule
0		12	No	Yes	50	Std
GND		12	Yes	Yes	50	Std
N00752		12	Yes	Yes	50	Std
N00762		12	Yes	Yes	50	Std
N00772		12	Yes	Yes	50	Std
N01140		12	Yes	Yes	50	Std
N01142		12	Yes	Yes	50	Std
N02001		12	Yes	Yes	50	Std
N02067		12	Yes	Yes	50	Std
N02119		12	Yes	Yes	50	Std
N02136		12	Yes	Yes	50	Std
N02212		12	Yes	Yes	50	Std
N02222		12	Yes	Yes	50	Std
N02313		12	Yes	Yes	50	Std
N02319		12	Yes	Yes	50	Std
N02325		12	Yes	Yes	50	Std
N02504		12	Yes	Yes	50	Std
N02530		12	Yes	Yes	50	Std
N02555		12	Yes	Yes	50	Std
N02761		12	Yes	Yes	50	Std
N02887		12	Yes	Yes	50	Std
N03147		12	Yes	Yes	50	Std

Figura 5. 11 Nets.

Con el botón derecho sobre el nodo 0 se selecciona Disable y se consigue deshabilitar el rutado de las conexiones a masa.

Una vez emplazados los componentes, el aspecto de la placa es el de la figura (5.12).

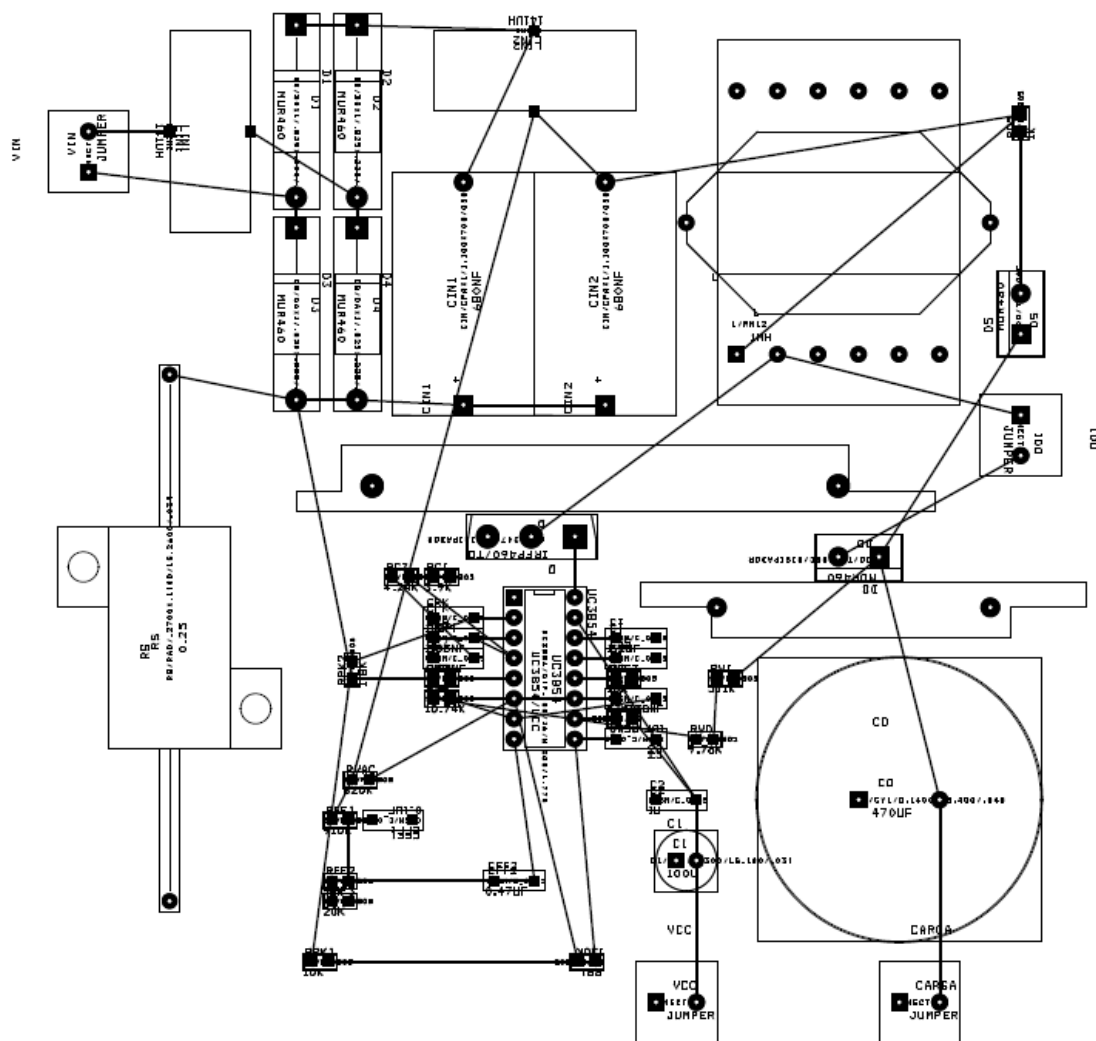


Figura 5. 12 Placa PCB componentes colocados.

Paso 8: Establecer los bordes de la placa.

Utilizando la opción Tools → Obstacle → New se marcan los límites de la placa.

Con el botón derecho seleccionando properties se muestra el siguiente cuadro de diálogo:

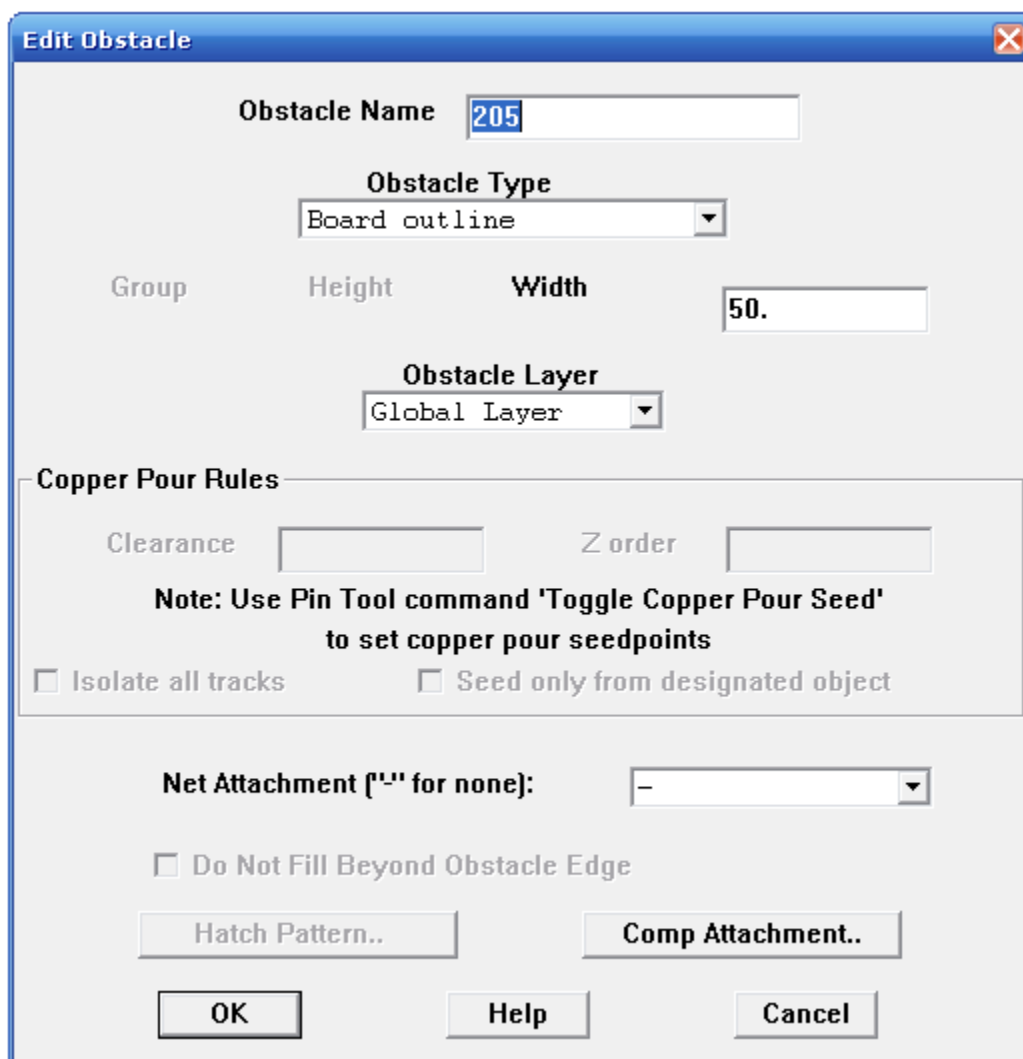


Figura 5. 13 Edit Obstacle (bordes de la placa).

En el cuadro de la figura (5.13) se selecciona Obstacle type→Board outline y Obstacle Layer→ Global Layer se pulsa OK y ya se tiene definido el borde de la placa.

El aspecto ahora de la placa será el siguiente:

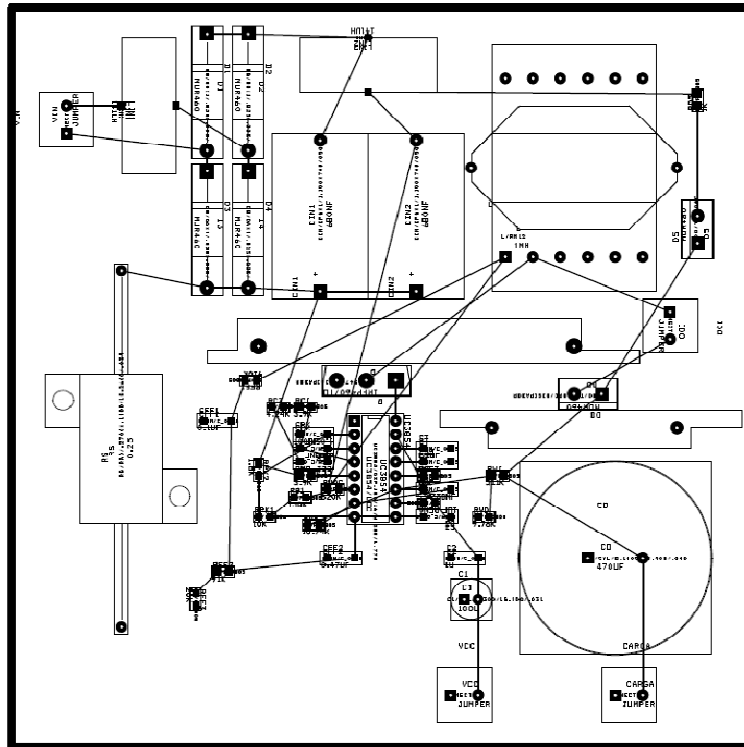
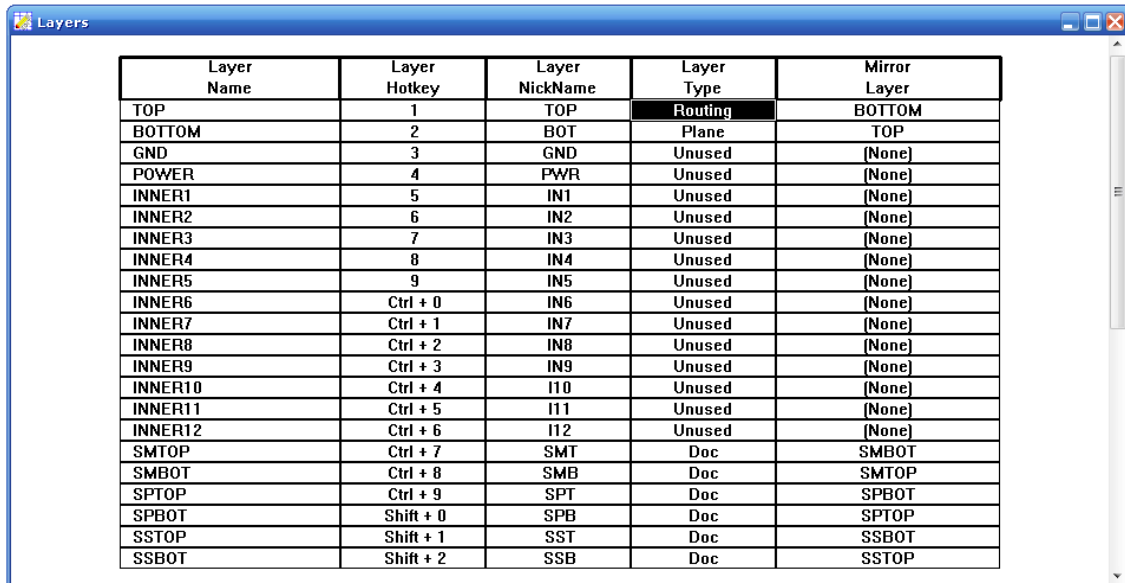


Figura 5. 14 Placa PCB componentes colocados y bordes de placa.

Paso 9: Habilitado de capas para el trazado de pistas.

Como se ha comentado en el apartado anterior, la placa dispondrá de dos capas, TOP y BOTTOM, ya que no es necesario incluir más.

Se selecciona la opción Tool→Layer→Select From Spreadsheet y se muestra el cuadro de diálogo de la figura (5.15).



Layer Name	Layer Hotkey	Layer NickName	Layer Type	Mirror Layer
TOP	1	TOP	Routing	BOTTOM
BOTTOM	2	BOT	Plane	TOP
GND	3	GND	Unused	(None)
POWER	4	PWR	Unused	(None)
INNER1	5	IN1	Unused	(None)
INNER2	6	IN2	Unused	(None)
INNER3	7	IN3	Unused	(None)
INNER4	8	IN4	Unused	(None)
INNER5	9	IN5	Unused	(None)
INNER6	Ctrl + 0	IN6	Unused	(None)
INNER7	Ctrl + 1	IN7	Unused	(None)
INNER8	Ctrl + 2	IN8	Unused	(None)
INNER9	Ctrl + 3	IN9	Unused	(None)
INNER10	Ctrl + 4	I10	Unused	(None)
INNER11	Ctrl + 5	I11	Unused	(None)
INNER12	Ctrl + 6	I12	Unused	(None)
SMTOP	Ctrl + 7	SMT	Doc	SMBOT
SMBOT	Ctrl + 8	SMB	Doc	SMTOP
SPTOP	Ctrl + 9	SPT	Doc	SPBOT
SPBOT	Shift + 0	SPB	Doc	SPTOP
SSTOP	Shift + 1	SST	Doc	SSBOT
SSBOT	Shift + 2	SSB	Doc	SSTOP

Figura 5. 15 Layers.

En la columna Layer Type se debe marcar la opción Unused de las propiedades de todas las capas excepto la capa TOP, ya que es la capa donde se van a situar las pistas, que estará seleccionada la opción Routing. Si el diseño fuera más complejo, se podría habilitar la capa BOTTOM para el rutado, teniendo en cuenta que el diseño óptimo supone utilizar el menor número de capas posible.

Paso 10: Rutado de las pistas.

La aplicación OrcadLayout permite el rutado de pistas automático si se selecciona Auto → Autorute → Board. Todas las pistas se rutan en la capa TOP.

El aspecto de la placa tras el rutado de las pistas se muestra en la figura (5.16).

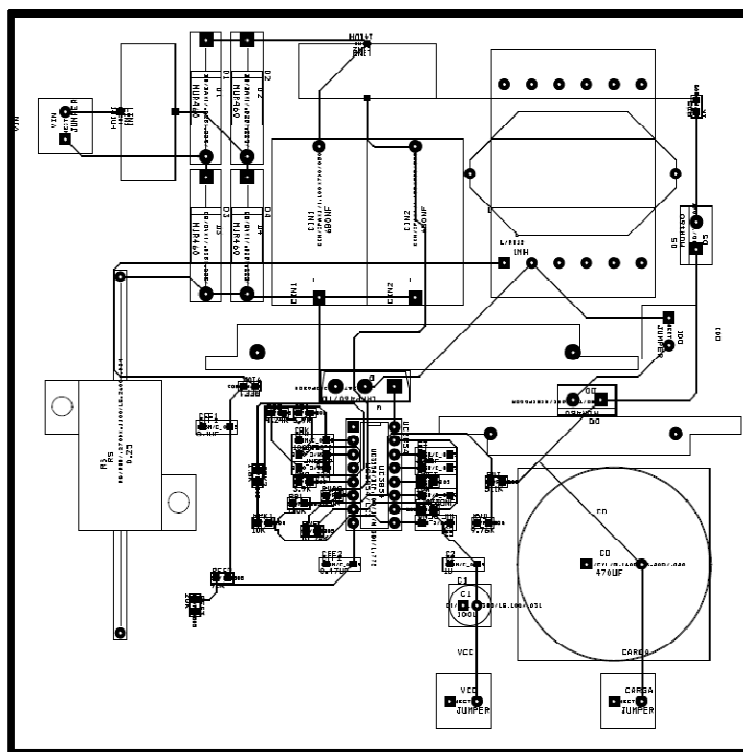


Figura 5. 16 Placa PCB componentes colocados, borde de placa y rutado de pistas.

Adicionalmente, se puede cambiar el ancho de las pistas si se desea. Esto resultará útil porque facilita la circulación de corriente en aquellas pistas donde la corriente alcanza un gran valor, pudiéndose en algunos casos, incluir áreas de cobre.

En este diseño, se ha observado mediante las simulaciones en PSIM (apartado (4.2)), que en las conexiones de la etapa de potencia la corriente puede alcanzar valores del orden de 1 ó 1.5A. Con la herramienta obstacle se selecciona New y Properties para obtener el cuadro de diálogo de la figura (5.13), en la que se selecciona:

- Obstacle type→Copper area
- Obstacle Layer→ TOP
- Net Attachment→Net correspondiente.

A continuación se traza el área que sustituirá a la pista que se pretende ensanchar, el aspecto de la placa se muestra en la siguiente figura:

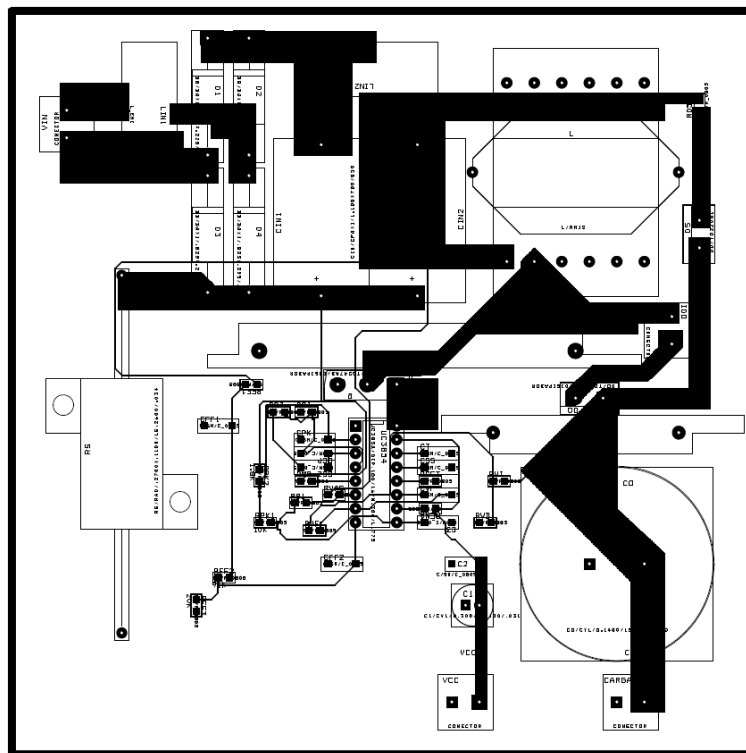


Figura 5. 17 Placa PCB componentes colocados, borde de placa y rutado de pistas con áreas de cobre.

Paso 11: Plano de masa.

En la placa, se va a disponer de dos capas:

- TOP: capa donde se realiza el trazado de las pistas
- BOTTOM: capa donde se sitúan todas conexiones a masa

A diferencia del resto de conexiones, todas aquellas conexiones que van a masa se realizan con un plano en la capa BOTTOM.

El procedimiento es análogo al paso 8, se selecciona Tools → Obstacle → New, se sitúa los bordes del plano de masa de tal forma que quede dentro de los bordes de la



placa pero que contenga todos los componentes y sus conexiones. Dentro del cuadro de diálogo de propiedades:

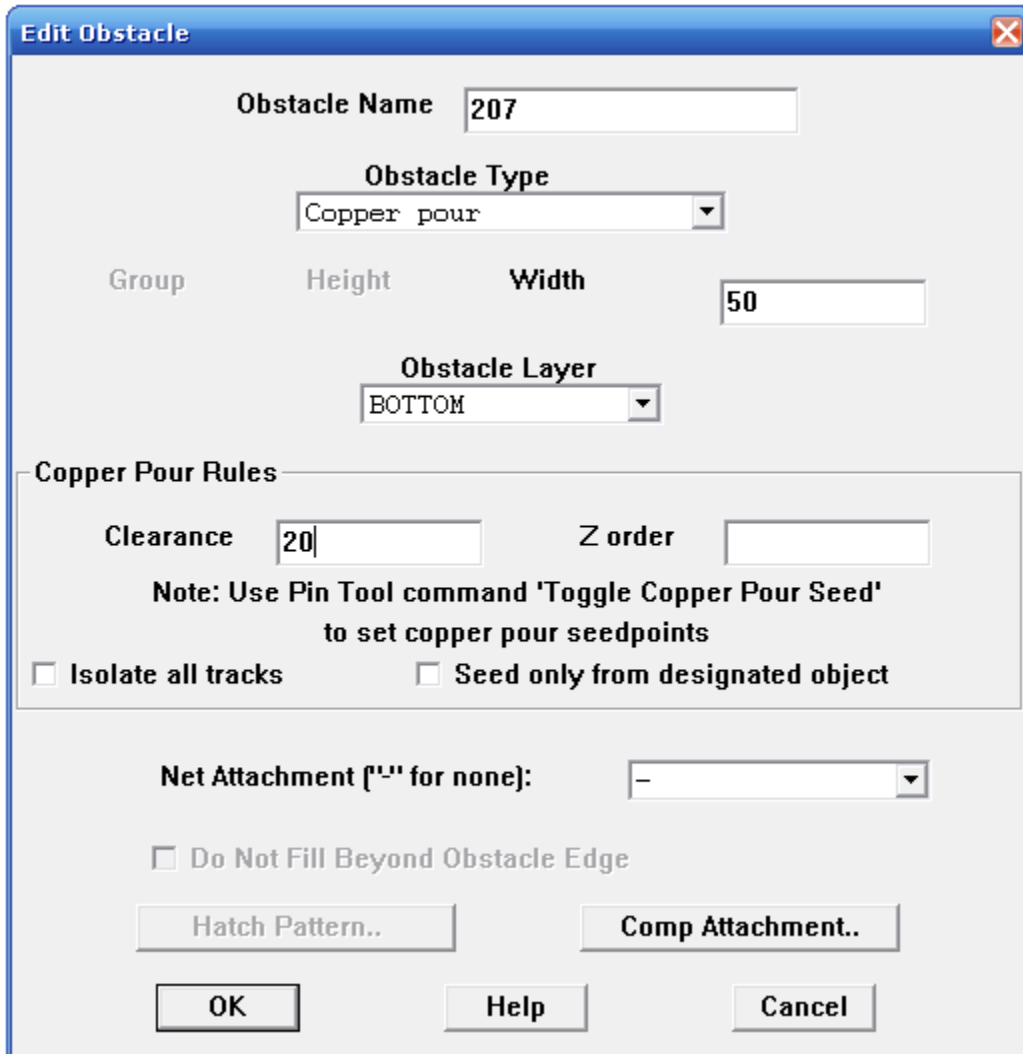


Figura 5. 18 Edit Obstacle (plano de masa).

Se selecciona:

- Obstacle type→Copper pour
- Obstacle Layer→ BOTTOM
- Clearance→ 20
- Net Attachment→ 0

La figura (5.19) muestra el diseño final de la placa PCB del convertidor elevador corrector de factor de potencia.

## 5.3 Resultados

### 5.3.1 Fotolitos

A continuación se muestra la impresión de los fotolitos para la realización de la placa fotosensible. Para ello se selecciona Options→Post Process Settings y en cada capa seleccionar preview con el botón derecho. El color del fotolito debe ser oscuro (preferiblemente negro) para la impresión correcta. Se pueden cambiar los colores en Options→Colors, además de habilitar/deshabilitar la visualización.

Los fotolitos resultado son los siguientes:

- Capa TOP

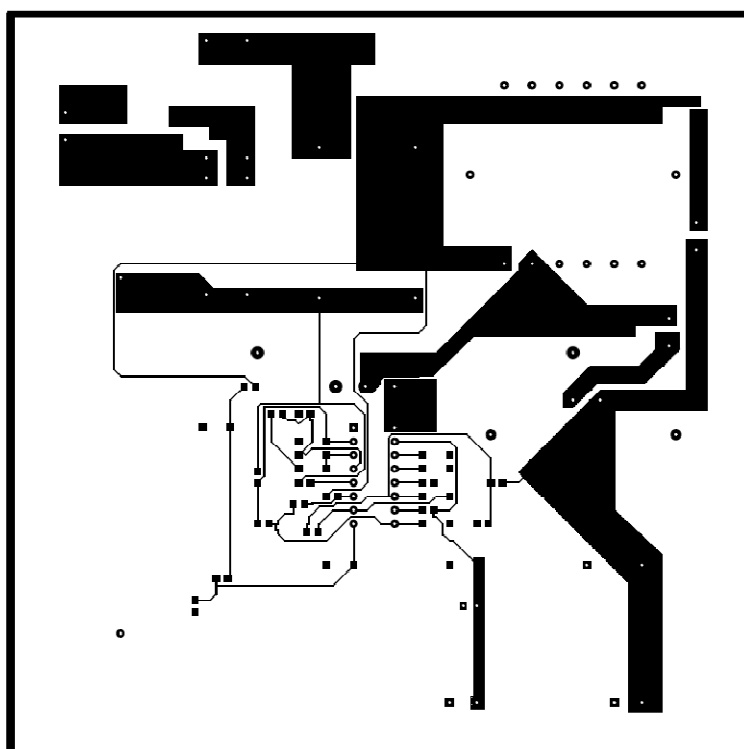


Figura 5. 20 Placa PCB capa TOP.

- Capa BOTTOM

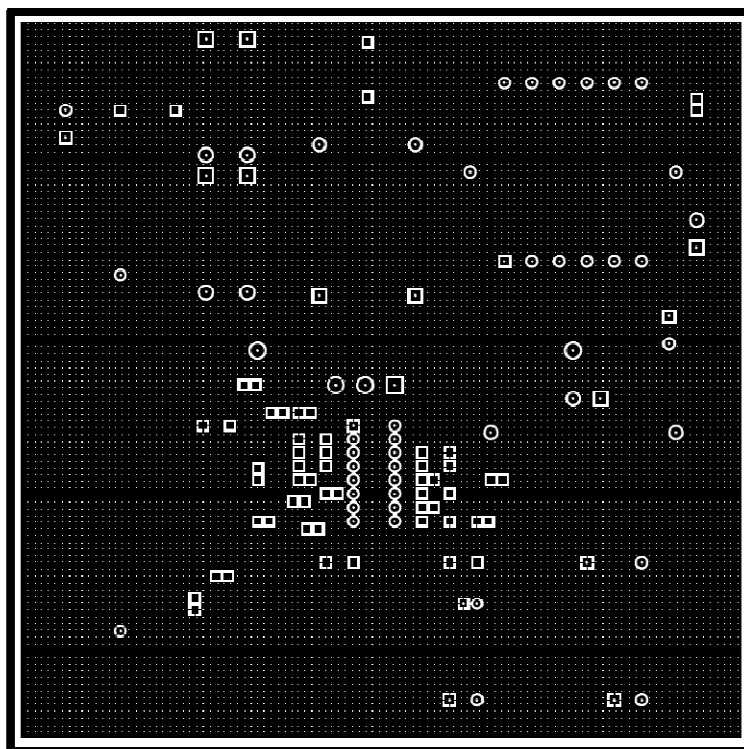


Figura 5. 21 Placa PCB capa BOTTOM.

### 5.3.2 Prototipo final

- Prototipo final

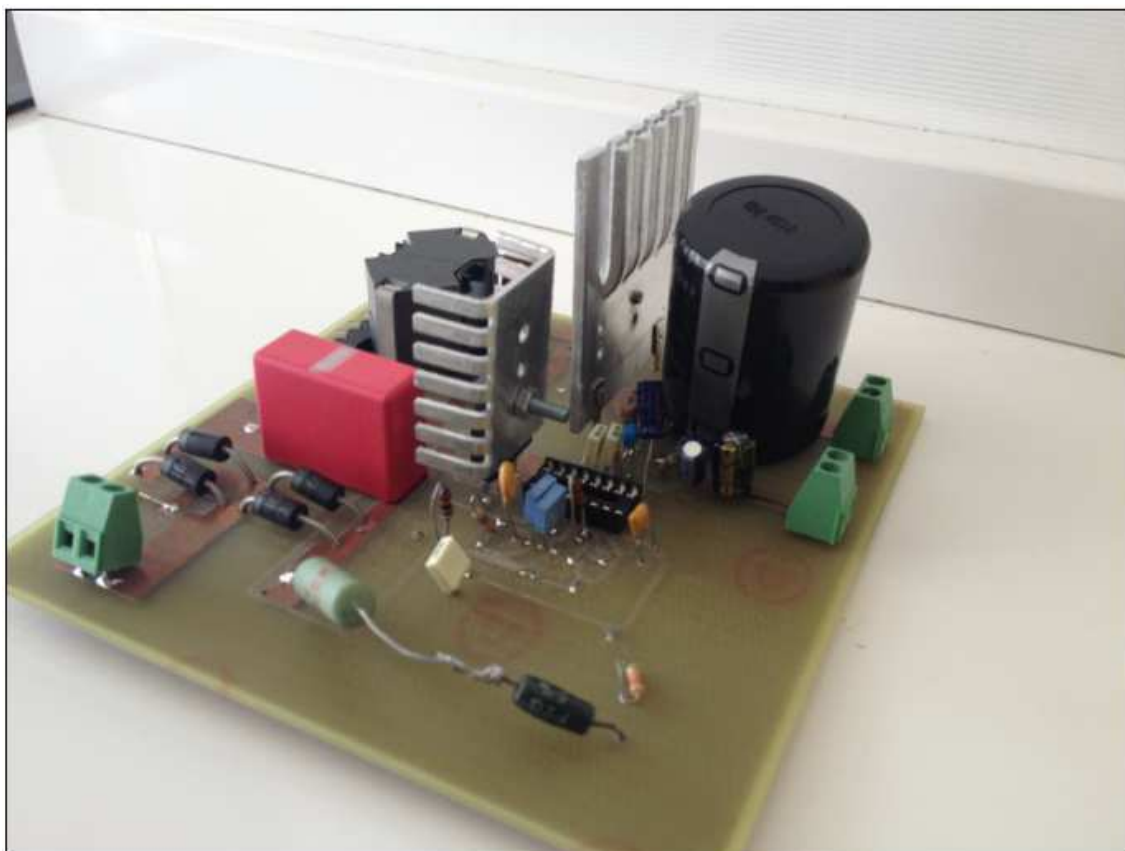


Figura 5. 22 Foto del prototipo.



## CAPÍTULO 6 PLANIFICACIÓN Y ESTUDIO ECONÓMICO

## 6.1 Planificación

La planificación de tareas llevadas a cabo para la realización del trabajo se muestra en la siguiente tabla:

Tareas	2013							2014	
	Junio	Julio	Agosto	Septiembre	Octubre	Noviembre	Diciembre	Enero	Febrero
Estudio del estado de la técnica									
Modelado dinámico del convertidor elevador con CFP									
Diseño de la etapa de potencia									
Diseño del circuito de control									
Simulación del convertidor en bucle cerrado									
Diseño de la PCB									
Pruebas experimentales									
Redacción de la memoria									

Tabla 6. 1 Planificación de tareas

## 6.2 Presupuesto

En la tabla (6.2) se detallan los precios unitarios y totales de los componentes utilizados para la implementación.

ELEMENTO	TIPO	VALOR	CANTIDAD	PRECIO/UNIDAD (€)	PRECIO TOTAL (€)
<b>Condensadores filtro EMI <math>C_{in2}</math>, <math>C_{in1}</math></b>	Condensador de poliéster	$C_{in1} = 680nF$ $C_{in2} = 680nF$	2	2.73	5.46
<b>Condensador de salida <math>C_o</math></b>	Condensador electrolítico 400V	$C_o = 470\mu F$	1	2.77	2.77
<b>Condensador C1</b>	Condensador electrolítico 35V	$C1 = 100\mu F$	1	0.09	0.09
<b>Diodos del puente rectificador</b>	Diodos MUR460 600V 4A		4	0.15	0.60

$D_1, D_2, D_3, D_4$					
<b>Diodo <math>D_o</math> + Disipador</b>	Diodo STTA806D 600V 8A 25ns		1	3.74 + 0.70	4.44
<b>Diodo <math>D_5</math></b>	Diodo STTA806D 600V 8A 25ns		1	3.74	3.74
<b>Transistor <math>Q</math> + Disipador</b>	SPW20N60S5 600V 20A 0.19 $\Omega$		1	3.79 + 0.85	4.64
<b>Bobinas del filtro EMI <math>L_{in1}, L_{in2}</math></b>	Toroide	$L_{in1} = 141\mu H$ $L_{in2} = 141\mu H$	2	0.22	0.44
<b>Bobina <math>L</math></b>	RM12	$L = 1mH$	1	2.19	2.19
<b>Resistencia sensor de corriente <math>RS</math></b>	HSA25 12.5W	$RS = 0.25\Omega$	1	1.93	1.93
<b>Conectores <math>V_{in}</math>, Carga, <math>V_{cc}</math></b>	MKDS 1,5 Phoenix contact		3	1.02	3.06
<b>Resistencias RFF1, RFF2, RFF3, RVAC, Rpk1, Rpk2, Rmo, Rci, RVI, RVD, RENA, Rcz, RVF, Rset, RB1, RD5</b>	Resistencias axiales 4 bandas	$RFF1 = 910k\Omega$ $RFF2 = 91k\Omega$ $RFF3 = 20k\Omega$ $RVAC = 620k\Omega$ $Rpk1 = 10k\Omega$ $Rpk2 = 1.8k\Omega$ $Rmo = 3.9k\Omega$ $Rci = 3.9k\Omega$ $RVI = 511k\Omega$ $RVD = 9.76k\Omega$ $RENA = 22k\Omega$ $Rcz = 4.44k\Omega$ $RVF = 13.97k\Omega$ $Rset = 10k\Omega$ $RB1 = 150k\Omega$ $RD5 = 1k\Omega$	16	0.12	1.92
<b>Condensadores CFF1, CFF2, CVF, C3, CT, C<sub>ss</sub>, C<sub>cp</sub>, C<sub>cz</sub>, C<sub>pk</sub>, C2</b>	Condensadores electrolíticos	$CFF1 = 0.1\mu F$ $CFF2 = 0.47\mu F$ $CVF = 350.73nF$ $C3 = 1\mu F$ $CT = 1.2nF$ $C_{ss} = 1nF$ $C_{cp} = 1.19nF$ $C_{cz} = 5.77nF$ $C_{pk} = 100pF$ $C2 = 1\mu F$	10	0.14	1.40
<b>Integrado UC3854</b>	DIL-16		1	0.83	0.83
<b>Fabricación placa PCB</b>			1	185	185
<b>TOTAL</b>					218.51

Tabla 6. 2 Coste de material



La tabla (6.3) recoge el coste de personal, y en el que se ha tenido en cuenta el coste/hora dedicado al conjunto de tareas de la tabla (6.1).

ACTIVIDAD	COSTE €/HORA	Nº DE HORAS	COSTE TOTAL (€)
Realización del Trabajo Fin de Grado	15	550	8250
<b>TOTAL</b>			8250

Tabla 6. 3 Coste de personal

En la tabla (6.4) se detalla el precio total del proyecto teniendo en cuenta el IVA.

TIPO DE COSTE	COSTE (€)
<b>MATERIAL</b>	218.51
<b>PERSONAL</b>	8250
<b>SUBTOTAL</b>	8468.51
<b>IVA (18%)</b>	1524.33
<b>TOTAL</b>	9992.84

Tabla 6. 4 Presupuesto final del proyecto.

El presupuesto final del proyecto asciende a la cantidad de **nueve mil novecientos noventa y dos euros y ochenta y cuatro céntimos**.



## CAPÍTULO 7 CONCLUSIONES Y TRABAJOS FUTUROS

## 7.1 Conclusiones y trabajos futuros.

### 7.1.1 Conclusiones

El trabajo ha sido dividido en una serie de capítulos que cumplen una función específica.

El capítulo 1 trata sobre la necesidad de eliminar armónicos y mejorar el factor de potencia, dentro del contexto de las fuentes de alimentación de los equipos conectados a la red. Para ello se exponen las diferentes soluciones a este problema y se selecciona la más adecuada, que impondrá los objetivos marcados para su diseño.

El capítulo 2 marca las bases teóricas del objetivo final. En primer lugar, se realiza el cálculo de las funciones de transferencia del convertidor elevador. De manera simultánea, las funciones de transferencia son halladas mediante asociación de bloques y mediante un proceso matemático. Entonces, dichas funciones de transferencia representan la “planta” del convertidor elevador realimentado. Tras una breve explicación de los distintos tipos de control, se modela el convertidor elevador en modo corriente promediada. Los lazos de control son implementados en uno solo asociando los bloques de los subcircuitos en un mismo diagrama.

El capítulo 3 es el diseño del corrector de factor de potencia. El capítulo comienza con una breve introducción que sirve de nexo entre las bases teóricas y el diseño del esquemático final. A lo largo de este capítulo, se describen los distintos subcircuitos que componen el esquemático, y sobre todo se detallan los cálculos de todos los componentes, que serán implementados en una hoja de cálculo.

El capítulo 4 se valida el diseño mediante simulación, con distintas configuraciones de la etapa de control, se muestran las formas de onda más significativas. Finalmente se extraen una serie de conclusiones que corroboran el diseño propuesto.

El capítulo 5 recoge los resultados del diseño y establece la base de la implementación. De manera detallada, se expone el proceso de diseño de la placa de circuito impreso y se muestra el prototipo final.

El capítulo 6 muestra el presupuesto del proyecto, teniendo en cuenta tanto el coste de los materiales como el coste de las tareas llevadas a cabo para el diseño e implementación.

El objetivo de construir el prototipo del convertidor elevador corrector de factor de potencia se ha cumplido. Para ello, se han cumplido todas las pautas que se han establecido en el apartado (1.6.2).

---

#### 7.1.2 Trabajos futuros

El trabajo desarrollado sienta las bases para diseños futuros. El proceso de modelado y diseño del corrector de factor de potencia es aplicable en casi la totalidad de los equipos conectados a la red. La hoja de cálculo desarrollada permite de manera sencilla y automática el diseño de una fuente de alimentación conmutada para equipos de todas las clases e implementados en cualquier red eléctrica del mundo.

Introduciendo los parámetros iniciales requeridos se calculan automáticamente los componentes que forman parte del diseño.

Adicionalmente, se puede realizar el modelado y control de otras topologías y comparar de manera más técnica las características con respecto al diseño de este trabajo.



## ANEXO 1

## Anexo1: Hoja de cálculo de los componentes

En la tabla que se observa a continuación se muestra la hoja de cálculo de Excel utilizada para el cálculo de los componentes mediante las expresiones del capítulo 3.

PARÁMETROS INICIALES		
Potencia de salida	Po	250
Tensión de entrada(eficaz)min	Vin(eficaz)min	80
Tensión de entrada(eficaz)	Vin(eficaz)	220
Tensión de entrada(eficaz)max	Vin(eficaz)max	265
Tensión de entrada (pico)min	Vin(pico)min	113,136
Tensión de entrada (pico)	Vin(pico)	311,124
Tensión de entrada (pico)max	Vin(pico)max	374,763
Frecuencia de entrada	fin	50
Frecuencia de conmutación	fsw	1,00E+05
Tensión de salida mínima	Vo(min)	350
tensión de salida	Vo	400
Hold-up time	$\Delta t$	3,40E-02

CÁLCULO BOBINA Y CONDENSADOR			
Ciclo de trabajo(MCC)	D	0,22219	$(V_o - V_{in(pico)})/V_o$
	D(max)	0,71716	$(V_o - V_{in(pico)min})/V_o$
Corriente de entrada(pico)	lin(pico)	1,60681818	$(1,4142 * P_o)/V_{in(eficaz)}$
	lin(pico)max	4,41875	$(1,4142 * P_o)/V_{in(eficaz)min}$
Corriente de entrada máxima(eficaz)	lin(eficaz)	1,13620293	$lin(pico)/1,4142$
	lin(eficaz)max	3,12455805	$lin(pico)max/1,4142$
Rizado corriente en la bobina	$\Delta I(max)$	0,88375	20% de lin(pico)max
Inductancia bobina convertidor	L	9,18E-04	$(V_{in(pico)min} * D(max))/(f_{sw} * \Delta I(max))$
Capacidad condensador de salida	Co	0,00045333	$(2 * P_o * \Delta t)/(((V_o)^2) - ((V_o(min))^2))$

CÁLCULO DE DISIPADORES		
Temperatura ambiente máxima	Tamb	50
TRANSISTOR Q (SPW20N60S5)		
Resistencia juntura	RDS(on)	0,19
Tiempo de conmutación de subida	tr	2,50E-08
Tiempo de conmutación de bajada	tf	3,00E-08

hoja de características

Resistencia térmica juntura-cápsula	$R_{\theta j-c}$	0,6	
Resistencia térmica cápsula-disipador	$R_{\theta c-s}$	0,5	
Temperatura máxima	$T_j$	150	
PÉRDIDAS NORMALES			
Corriente (eficaz)	$I_{d(eficaz)}$	1,28	
Pérdidas por conducción	$P_c$	0,311296	$((I_{d(eficaz)})^2) \cdot R_{DS(on)}$
Pérdidas por conmutación	$P_{sw}$	1,41E+00	$0,5 \cdot V_o \cdot I_{d(eficaz)} \cdot f_{sw} \cdot (t_r + t_f)$
Pérdidas totales	$P_t$	1,72E+00	$P_c + P_{sw}$
Resistencia térmica disipador	$R_{\theta s-a}$	57,0633413	$((T_j - T_{amb}) / P_t) - (R_{\theta j-c} + R_{\theta c-s})$
PÉRDIDAS MÁXIMAS			
Corriente eficaz máxima	$I_{d(eficaz)max}$	2,53	
Pérdidas por conducción	$P_c$	1,216171	$((I_{d(eficaz)max})^2) \cdot R_{DS(on)}$
Pérdidas por conmutación	$P_{sw}$	2,78E+00	$0,5 \cdot V_o \cdot I_{d(eficaz)max} \cdot f_{sw} \cdot (t_r + t_f)$
Pérdidas totales	$P_{tmax}$	4,00E+00	$P_c + P_{sw}$
Resistencia térmica disipador	$R_{\theta s-a}$	23,9051823	$((T_j - T_{amb}) / P_{tmax}) - (R_{\theta j-c} + R_{\theta c-s})$
SENSOR DE CORRIENTE RS 0,25Ω			
Resistencia	$R_S$	0,25	
PÉRDIDAS NORMALES			
Corriente (eficaz)	$I_{RS(eficaz)}$	1,97E+00	
Pérdidas por conducción	$P_c$	9,70E-01	$((I_{RS})^2) \cdot R_S$
DIODO Do (STTA806D)			
Temperatura máxima	$T_j$	150	
Resistencia térmica juntura-cápsula	$R_{\theta j-c}$	2,2	
Resistencia térmica cápsula-disipador	$R_{\theta c-s}$	0,5	
PÉRDIDAS NORMALES			
Corriente (eficaz)	$I_{Do(eficaz)}$	1,49	
Corriente (media)	$I_{Do(media)}$	9,10E-01	
Pérdidas por conducción	$P_c$	1,1419643	$1,15 \cdot I_{Do(media)} + 0,043 \cdot I_{Do(eficaz)}^2$
Pérdidas por corriente inversa	$P_{inv}$	0,11419643	$10\% P_c$
Pérdidas totales	$P_t$	1,25616073	$P_c + P_{inv}$
Resistencia térmica disipador	$R_{\theta s-a}$	76,907647	$((T_j - T_{amb}) / P_t) - (R_{\theta j-c} + R_{\theta c-s})$
PÉRDIDAS MÁXIMAS			
Corriente eficaz máxima	$I_{Do(eficaz)max}$	3,011	
Corriente media máxima	$I_{Do(media)max}$	1,90E+00	
Pérdidas por conducción	$P_c$	2,57E+00	$1,15 \cdot I_{Do(media)max} + 0,043 \cdot I_{Do(eficaz)max}^2$
Pérdidas por corriente inversa	$P_{inv}$	2,57E-01	$10\% P_c$
Pérdidas totales	$P_{tmax}$	2,83E+00	$P_c + P_{inv}$

hoja de características



Resistencia térmica disipador	$R_{\theta s-a}$	32,6066512
-------------------------------	------------------	------------

$$((T_j - T_{amb}) / P_{tmax}) - (R_{\theta j-c} + R_{\theta c-s})$$

LIMITADOR DE LA CORRIENTE DE PICO		
Resistencia Rpk1	Rpk1	1,00E+04
Corriente límite	$I_{pk(límite)}$	5,60E+00
Tensión para corriente límite	$V_{rs(límite)}$	1,40E+00
Tensión de referencia	$V_{ref}$	7,5
Resistencia Rpk2	Rpk2	1866,66667

$$I_{pk(límite)} * R_S$$

$$(V_{rs(límite)} * R_{pk1}) / V_{ref}$$

LAZO FEED-FORWARD		
Resistencia Rff1	Rff1	9,10E+05
Resistencia Rff2	Rff2	9,10E+04
Tensión Feed-Forward máxima	$V_{ffmax}$	4,5
Resistencia Rff3	Rff3	18886,7925
Distorsión armónica porcentual	%THD	1,5
Ganancia del lazo Feed-Forward	Gff	0,02265861
Frecuencia del 2º armónico del lazo	fr	100
Frecuencia de los polos del lazo	fp	15,0527772
Condensador Cff1	Cff1	1,16E-07
Condensador Cff2	Cff2	5,601E-07

$$V_{ffmax} (R_{ff1} + R_{ff2}) / (0,9 * V_{in(eficaz)max})$$

$$\%THD / 66,2\%$$

$$f_{in} * 2$$

$$((G_{ff})^{(1/2)}) * f_r$$

$$1 / (2 * 3,14 * f_p * R_{ff2})$$

$$1 / (2 * 3,14 * f_p * R_{ff3})$$

Rvac, RB1, Rset, Rmo, Ct		
Corriente límite de entrada al mult.	$I_{ac(límite)}$	6,00E-04
Resistencia Rvac	Rvac	6,25E+05
Resistencia RB1	RB1	1,56E+05
Corriente mínima de entrada al mult.	$I_{ac(min)}$	1,81E-04
Resistencia Rset	Rset	1,04E+04
Resistencia Rmo	Rmo	3,86E+03
Condensador Ct	Ct	1,21E-09

$$V_{in(pico)max} / I_{ac(límite)}$$

$$0,25 * R_{vac}$$

$$V_{in(pico)min} / R_{vac}$$

$$3,75 / (2 * I_{ac(min)})$$

$$V_{rs(límite)} / (2 * I_{ac(min)})$$

$$1,25 / (R_{set} * f_{sw})$$

REGULADOR DE CORRIENTE		
Resistencia Rci	Rci	3,86E+03
Ganancia del amplificador de corriente	Gar	1,09E+00
Amplitud pico-pico diente de sierra	Vs	5,2
Ganancia del regulador de corriente	Grc	4,77E+00
Resistencia Rcz	Rcz	1,84E+04
Frecuencia de cruce lazo interno	fci	1,59E+04
Condensador Ccz	Ccz	5,42E-10
Condensador Ccp	Ccp	8,63E-11

$$R_{mo}$$

$$(V_o * R_S) / (L * f_{sw})$$

$$V_s / G_{ar}$$

$$G_{rc} * R_{ci}$$

$$(V_o * R_S * R_{cz}) / (V_s * 2 * 3,14 * L * R_{ci})$$

$$1 / (2 * 3,14 * f_{ci} * R_{cz})$$

$$1 / (2 * 3,14 * f_{sw} * R_{cz})$$

LAZO EXTERNO DE TENSIÓN		
SENSOR DE TENSIÓN		

Resistencia sensor de tensión RVI	RVI	5,11E+05	
Resistencia sensor de tensión RVD	RVD	9,58E+03	0,01875*RVI
REGULADOR DE TENSIÓN			
Amplitud segundo armónico de Vo	Vo2	2,1953447	$P_o / (2 \cdot 3,14 \cdot f_r \cdot C_o \cdot V_o)$
$\Delta V$ tensión de salida del regulador	$\Delta V_{vao}$	4	
factor de máximo rizado de $\Delta V_{vao}$	RizadoVvao	0,015	
Ganancia del regulador de tensión	Grt	0,02733056	$(\Delta V_{vao} \cdot \text{RizadoVvao}) / V_o^2$
Condensador del regulador	Cvf	1,14E-05	$1 / (2 \cdot 3,14 \cdot RVI \cdot Grt)$
Frecuencia de cruce lazo externo	fvi	19,0757738	$(P_o / (\Delta V_{vao} \cdot V_o \cdot RVI \cdot C_o \cdot Cvf \cdot ((2 \cdot 3,14)^2)))^{(1/2)}$
Resistencia del regulador	Rvf	1,78E+05	$1 / (2 \cdot 3,14 \cdot fvi \cdot cvf)$

Tabla 8. 1 Hoja de cálculo en Excel para el cálculo de los componentes.

## BIBLIOGRAFÍA Y REFERENCIAS

- Referencias por temas:

### 1.2 Definición de factor de potencia y distorsión armónica

- [1] A. A. Pérez Miguel, N. Bravo de Medina, M. Llorente Antón, “La amenaza de los armónicos y sus soluciones”, Ed. CEDIC.

### 1.3 Entorno socio-económico

- [2] A. A. Pérez Miguel, N. Bravo de Medina, M. Llorente Antón, “La amenaza de los armónicos y sus soluciones”, Ed. CEDIC.
- [3] ON Semiconductor, “Power factor Correction (PFC) Handbook-CHAPTER1-Overview of Power Factor Correction Approaches”, Rev. 4, Feb-2011.

### 1.4 Marco regulador

- [4] MuhamadNazarudinZainalAbidin, Schaffner EMC Inc., “IEC 61000-3-2 Harmonics Standards Overview” Edsion, NJ, USA, May 2006.

### 1.5 Estado de la Técnica. Generalidades

- [5] O. García, J.A. Cobos, R. Prieto, P. Alou, J. Uceda, “Power Factor Correction: A Survey”. IEEE Power Electronics Specialist Conference (PESC) 2001. Pág.8 –13.

#### 1.5.1 Soluciones Pasivas

- [6] E. Maset, E. Sanchis, J. Sebastián, E. de la Cruz, “Improved Passive Solutions to Meet IEC 1000-3-2 Regulation in Low Cost Power Supplies”, IEEE International Telecommunications and energy Conference (INTELEC) 1996. Pág. 99- 106.

#### 1.5.2 Soluciones Activas

- [7] Jindong Zhang\*, Milan M. Jovanovic\*\*, and Fred C. Lee\*, “Comparison Between CCM Single-Stage And Two-Stage Boost PFC Converters”, \* Center for Power Electronics Systems, The Bradley Department of Electrical Engineering, Virginia Polytechnic Institute and State University Blacksburg, VA 24061-0111, \*\* Delta

Products Corporation Power Electronics Laboratory P.O. Box 12173 5101 Davis Drive  
Research Triangle Park, NC 27709.

- [8] KHALID W. RUSTOM, “Steady State and Dynamic Analysis and Optimisation of Single-Stage Power Factor Correction Converters”, B.S. Princess Sumaya University for Technology, 2000M.S. University of Central Florida, 2002.
  
- Proyectos Fin de Carrera:
- [9] Yeny Vázquez Gutiérrez, “Modelado y diseño del control de un convertidor elevador con control en modo corriente de pico”, Departamento de Tecnología Electrónica, Escuela Politécnica Superior, Universidad Carlos III de Madrid, Febrero 2011.
- [10] Emilio Girón González, “Diseño Automático del Circuito de Control del Convertidor CA/CC Elevador con Corrección del Factor de Potencia”, Departamento de Tecnología Electrónica, Escuela Politécnica Superior, Universidad Carlos III de Madrid, Julio 2009.
  
- Notas de aplicación:
- [11] PHILIP C. TODD, UNITRODE, “U-134, Application Note, UC3854 Controlled Power Factor Correction Circuit Design”.
- [12] Bill Andreyck, UNITRODE, “DN-39E, Optimizing Performance in UC3854 Power Factor Correction Applications”.
  
- Material docente:
- [13] Transparencias Sistemas Electrónicos de Potencia (GIEIA). Grado en Ingeniería Electrónica Industrial y Automática, Universidad Carlos III de Madrid, Curso Académico 2011-2012.